

UNIVERSIDADE FEDERAL DO MARANHÃO  
CENTRO DE CIÊNCIAS EXATAS E TECNOLOGIA  
DEPARTAMENTO DE ENGENHARIA DE ELETRICIDADE

**TAYSSARA ELIZAVIETA MARTINS VARÃO**

**UMA ABORDAGEM EXPERIMENTAL PARA A DISCIPLINA ANÁLISE DE  
SINAIS E SISTEMAS DO CURSO DE ENGENHARIA ELÉTRICA DA  
UNIVERSIDADE FEDERAL DO MARANHÃO**

São Luís  
2017

**TAYSSARA ELIZAVIETA MARTINS VARÃO**

**UMA ABORDAGEM EXPERIMENTAL PARA A DISCIPLINA ANÁLISE DE SINAIS  
E SISTEMAS DO CURSO DE ENGENHARIA ELÉTRICA DA UNIVERSIDADE  
FEDERAL DO MARANHÃO**

Monografia apresentada ao Curso de Engenharia Elétrica da Universidade Federal do Maranhão, para obtenção de grau de Bacharel em Engenharia de Elétrica.

Orientador: Prof. Dr. Manuel Leonel da Costa Neto

São Luís  
2017

Ficha gerada por meio do SIGAA/Biblioteca com dados fornecidos pelo(a) autor(a).  
Núcleo Integrado de Bibliotecas/UFMA

Martins Varão, Tayssara Elizavieta.

Uma abordagem experimental para a disciplina Análise de Sinais e Sistemas do curso de Engenharia Elétrica da Universidade Federal do Maranhão / Tayssara Elizavieta Martins Varão. - 2017.

188 f.

Orientador(a): Manuel Leonel da Costa Neto.

Monografia (Graduação) - Curso de Engenharia Elétrica, Universidade Federal do Maranhão, São Luís, 2017.

1. Análise de Sinais. 2. Análise de Sistemas. 3. Emona SIGEX. 4. LabVIEW. 5. NI ELVIS II. I. da Costa Neto, Manuel Leonel. II. Título.

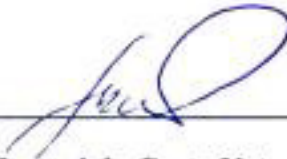
**UMA ABORDAGEM EXPERIMENTAL PARA A DISCIPLINA ANÁLISE DE  
SINAIS E SISTEMAS DO CURSO DE ENGENHARIA ELÉTRICA DA  
UNIVERSIDADE FEDERAL DO MARANHÃO**

Monografia apresentada ao Curso de Engenharia Elétrica da Universidade Federal do Maranhão, para obtenção de grau de Bacharel em Engenharia Elétrica.

Orientador: Prof. Dr. Manuel Leonel da Costa Neto

**Aprovada em 20/07/2017**


**BANCA EXAMINADORA**

  
\_\_\_\_\_  
**Prof. Dr. Manuel Leonel da Costa Neto (Orientador)**

Universidade Federal do Maranhão

  
\_\_\_\_\_  
**Prof. Msc. Luis Henrique Neves Rodrigues.**

Universidade Federal do Maranhão

  
\_\_\_\_\_  
**Prof. Esp. José Roberto Quezada Peña**

Universidade Federal do Maranhão



Dedico este trabalho a Deus, meu Criador, que me concedeu força e paciência para concluí-lo.  
Dedico a minha família, que tanto me apoiou.  
Dedico a você, Glauco Fabricio, por não me deixar desistir.

## AGRADECIMENTOS

Agradeço em primeiro lugar ao Pai Criador, que em todos os momentos me proveu força e graça para continuar, minha companhia e segurança ao longo de todos esses anos de caminhada. Graças te dou, Senhor pois és bom! Agradeço a minha família, que é minha base e meu sustento, tanto a minha família de sangue quanto a família que mantem ao longo dessa estada em São Luís. Obrigada meu pai, José Varão, por não ter medido esforços, nem físicos nem financeiros, para garantir que eu chegasse até aqui. Obrigada mãe, por ter tanta paciência e carinho mesmo quando eu não mereci, por sempre atender o telefone e me fazer falar, por ter feito de mim uma mulher forte o suficiente para seguir em frente, mesmo que as vezes sozinha. Agradeço a minha tia Marilene por ter me acolhido em sua casa nos primeiros anos de curso e à minhas primas por terem cedido um lugar para mim em suas vidas. Agradeço a minha tia Maridalva varão por ter aparecido na minha vida de forma tão repentina e permanecido com tanto carinho e apoio. Agradeço a minha melhor amiga Licia Mariana e sua família por ter me recebido em sua casa quando eu precisei de um lugar para morar. Agradeço também aos inúmeros amigos que fiz nessa caminhada, Sarah Mesquita, Jaqueline Sandes, Raony Serrão, Jefferson Taffarel por me trazer para realidade com sua clássica grosseria, ao Cândido José por ter me ajudado tantas vezes a estudar e a não desistir das disciplinas de Eletrônica e tantos outros que não há como citar aqui. Agradeço ao meu futuro esposo, Glauco Fabricio, que tem sido meu porto seguro nesses últimos anos de curso, que tem feito muito mais do que eu peço para garantir que eu consiga chegar ao fim dessa etapa, agradeço por ter se tornado meu melhor amigo, meu guarda-costas, meu protetor, por ter toda paciência que uma pessoa sã consegue ter. Obrigada por ser tão forte e gentil. Agradeço ao senhor Antonio Moreira, futuro sogro, por se colocar na posição de um pai e me receber em sua casa, por me ajudar a vir à faculdade terminar meu trabalho, por se preocupar comigo. Agradeço dona Jane que tanto me ajudou. Agradeço ao meu professor e orientador, Manuel Leonel, por ter tanta paciência no desenrolar desse projeto e por ser tão solícito, por ter me dado a oportunidade de desenvolver um projeto inédito e que eu não acreditei que conseguiria. Agradeço a instituição que me proporcionou uma formação completa e aos professores que tanto me ensinaram. Agradeço a todos por acreditarem mim. Deixo aqui o meu muito obrigada.

*“A força de um guerreiro não se encontra no ataque, mas sim na resistência.”*

*(Asmita de Virgem)*

## RESUMO

A disciplina Análise de Sinais e Sistemas faz parte do núcleo de conteúdos profissionalizantes do Curso de Engenharia Elétrica da UFMA, com 60 horas teóricas, conforme projeto pedagógico vigente. Com o desenvolvimento de novas tecnologias e novos métodos de ensino em Engenharia Elétrica, nos últimos anos, tornou-se importante o uso de plataformas tanto em software como em hardware para facilitar o processo ensino-aprendizagem e a interdisciplinaridade desta com outras disciplinas, tais como, Controle, Processamento Digital de Sinais e Instrumentação Eletrônica. O objetivo deste trabalho é apresentar um estudo sobre a utilização da placa SIGEx, desenvolvida pela Empresa Emona Instruments Pty Ltd Australia, em conjunto com a National Instruments, no ensino dos conteúdos teóricos da disciplina Análise de Sinais e Sistemas através de desenvolvimentos experimentais em laboratório. A metodologia é baseada em um estudo teórico dos tópicos desenvolvidos na disciplina e em testes realizados em experimentos contidos no manual da placa SIGEx, utilizando a plataforma NI Elvis e o LabVIEW. Como resultado é proposto um conjunto de experimentos que podem auxiliar o ensino da disciplina Análise de Sinais e Sistemas de forma prática e objetiva. Conclui-se que o conjunto de experimentos apresentado neste trabalho constitui-se em uma opção adequada para o ensino da disciplina Análise de Sinais e Sistemas e que experimentos adicionais, apresentados no manual da placa, podem ser usados em outras disciplinas como Circuitos Elétricos e Processamento Digital de Sinais.

Palavras-chave: Análise de Sinais. Análise de Sistemas. Emona SIGEx. NI Elvis. LabVIEW.

## **ABSTRACT**

The discipline Analysis of Signals and Systems is part of the core of professional content of the Electrical Engineering Course of UFMA, with 60 theoretical hours, according to the current pedagogical project. With the development of new technologies and new methods of teaching in Electrical Engineering, in recent years, it has become important to use both software and hardware platforms to facilitate the teaching-learning process and its interdisciplinarity with other disciplines, such as, Control, Digital Signal Processing and Electronic Instrumentation. The aim of this work is to present a study on the use of the SIGEx board, developed by Emona Instruments Pty Ltd Australia, in conjunction with National Instruments, in teaching the theoretical contents of the discipline Signals and Systems Analysis through experimental developments in the laboratory. The methodology is based on a theoretical study of the topics developed in the discipline and in tests carried out in experiments contained in the manual of the SIGEx board, using the platform NI Elvis and LabVIEW. As a result, we propose a set of experiments that can aid the teaching of the discipline of Analysis of Signals and Systems in a practical and objective way. It is concluded that the set of experiments presented in this work constitutes an adequate option for the teaching of the discipline Signals and Systems Analysis and that additional experiments, presented in the plate manual, can be used in other disciplines such as Electrical Circuits and Processing Digital Signals.

**Keywords:** Signal analysis. Systems analysis. Emona SIGEx, NI Elvis. LabVIEW.

## ISTADE FIGURAS

Figura 1-Instrumentos da plataforma NI ELVIS visualizados em um PC.....	26
Figura 2-Estação de Trabalho da plataforma NI ELVIS II. ....	27
Figura 3-Placa de Prototipagem Padrão. ....	27
Figura 4-Placa de prototipagem acoplada a Plataforma NI ELVIS II.....	27
Figura 5-Painel traseiro da estação de trabalho da plataforma NI ELVIS II .....	28
Figura 6-Esquema do Protoboard Padrão da Estação de Trabalho NI ELVIS II. ....	29
Figura 7-Vista das entradas e saídas analógicas no protoboard. ....	30
Figura 8-DMM NI ELVIS II. ....	30
Figura 9-Osciloscópio NI ELVIS II. ....	31
Figura 10-Gerador de funções FGEN: controles.....	32
Figura 11-Fonte de tensão da plataforma NI ELVIS II.....	32
Figura 12-entradas e saídas DIO da plataforma NI ELVIS II. ....	33
Figura 13-E/S programáveis da plataforma NI ELVIS II. ....	34
Figura 14-Analisador de Bode e VI de acesso. ....	34
Figura 15-Analisador de dois e três fios.....	35
Figura 16-Tela do Analisador de Sinal Dinâmico.....	35
Figura 17-Gerador de Onda Arbitrária- DAS.....	36
Figura 18-Conexões disponíveis para uso do relógio/contador .....	36
Figura 19-Diagrama de blocos para fluxo de dados.....	38
Figura 20-Exemplo de uma VI genérica com o LabVIEW.....	38
Figura 21-Painel Frontal SIGEx.....	42
Figura 22-Layout da placa Emona SIGEx ETT311 .....	43
Figura 23-Placa Emona SIGEx acoplada a NI ELVIS II .....	44
Figura 24-Módulo Gerador de Sequência do SIGEx. ....	44
Figura 25-Módulo Limitador do SIGEx.....	45
Figura 26-Módulo circuito RC do SIGEx. ....	45
Figura 27-Módulo Circuito Retificador de Meia Onda do SIGEx.....	46
Figura 28-Módulo Circuito Multiplicador do SIGEx.....	46
Figura 29-Módulo Integrador & circuito Dump/Hold do SIGEx.....	46
Figura 30-Filtro passa baixas do SIGEx.....	47
Figura 31-PCM Encoder do SIGEx.....	47

Figura 32-Decodificador para modulação em código de pulso do SIGEx.....	48
Figura 33-Filtro Passa Baixa Ajustável do SIGEx.....	48
Figura 34-Integradores. ....	49
Figura 35-Módulo S/H e unidades de atraso. ....	49
Figura 36-Conjunto de Somadores.....	50
Figura 37-Gerador de Pulso e Saída Digital.....	50
Figura 38-Gerador de Função da placa Emona SIGEx ETT 311.....	51
Figura 39-Saídas Analógicas da Emona SIGEx.....	51
Figura 40-Painel Frontal EMONA SIGEx Soft. ....	52
Figura 41-Localização dos pontos de ajustes no Painel Frontal SIGEx.....	53
Figura 42-Guias dos Laboratórios de Experimentos. ....	54
Figura 43-Aba da guia Digital Filter Design (DFD). ....	55
Figura 44-Guia ZOOM FFT.....	56
Figura 45-Guia PZ PLOT.....	56
Figura 46-Função degrau unitario .....	59
Figura 47-Função Impulso. ....	60
Figura 48-Sinal senoidal.....	60
Figura 49-Sistema sob análise.....	61
Figura 50-Saídas dos filtros BBLPF (em branco) e TLPF (em vermelho). ....	62
Figura 51-Respostas dos Blocos TLPF e BBLPF. ....	62
Figura 52-Modelo para resposta ao degrau. ....	63
Figura 53-Resposta ao degrau. ....	64
Figura 54-Resposta ao degrau para os sistemas em estudo.....	65
Figura 55-Resposta ao impulso. ....	65
Figura 56-Estágios de um sistema testado com um sinal senoidal.....	66
Figura 57-Leituras amplitude vs. Frequência no SFP. ....	67
Figura 58- Estágios de um conversor senóide – onda quadrada com limitador.....	67
Figura 59-Gráfico da tensão de entrada versus a de saída no limitador.....	68
Figura 60-Estágios de um limitador de uma sequência de pulsos digitais.....	68
Figura 61-Saída dos módulos BBLFP e LIMITER.....	69
Figura 62-Diagrama para testes em um sistema limitador. ....	72
Figura 63-Diagrama para testes em um sistema retificador de meia onda.....	72
Figura 64-Resposta limitador e retificador de meia onda não controlado. ....	73

Figura 65-Resposta do retificador de meia onda não controlado.....	74
Figura 66-Circuito Multiplicador para teste de linearidade incremental. ....	74
Figura 67-Saída do Multiplicador ceifada para valores a partir de 6,8V. ....	75
Figura 68-Modelo para análise da linearidade de um VCO.....	77
Figura 69-Sistema com feedback simples. ....	77
Figura 70-Sinais de saída do LIMITER (branco) e do integrador (vermelho).....	78
Figura 71-Diagrama blocos de um sistema com realimentação.....	78
Figura 72-Sinais de Entrada (branco) e saída (vermelho) do integrador. ....	79
Figura 73-Sistema para teste de aditividade de dois sinais .....	79
Figura74-Sinais de saída ANALOG: DAC-0 (vermelho) e DAC-1 (branco).....	80
Figura 75-Sinal de saída do somatório do bloco de ganho.....	80
Figura 76-Saída do sistema de teste para aditividade.....	81
Figura 77-Resposta em frequência para onda quadrada e senoidal.....	82
Figura 78-Sinal contínuo no tempo e sinal amostrado correspondente.....	84
Figura 79-Diagrama para realização de testes no sistema.....	85
Figura 80-Resposta do sistema.....	86
Figura 81-Saída ajuste de ganho sobre sinal de entrada.....	86
Figura 82-Sinal de entrada do sistema (vermelho) e sinal de saída (branco).....	87
Figura 83-Resposta do Sistema (branco) e sinal de entrada (vermelho).....	87
Figura 84-Modelo para discretização de onda senoidal meio retificada.....	88
Figura 85-Senoide retificada (branco) e discretizada no S/H (vermelho). ....	88
Figura 86-Saída do retificador e saída Y para ganhos de $b_0$ , $b_1$ e $b_2$ .....	89
Figura 87-Onda discretizadas com contribuições dos ganhos $b_0$ e $b_1$ e $b_0$ e $b_2$ . ....	89
Figura 88-Amostragem do sinal senoidal para frequência de 100Hz .....	90
Figura 89-Amostragem com sinal senoidal de entrada (vermelho) e ganhos "b".....	91
Figura 90-Amostragem do sinal senoidal com diferentes frequências.....	91
Figura 91-Montagem utilizada na placa Emona SIGEx ETT 311 .....	94
Figura 92-Sequência em atraso nos pontos B, C e D, respectivamente. ....	95
Figura 93-Saída no MULTIPLIER e no INTEGRATE DUMP/HOLD.....	95
Figura 94-MULTIPLIER e INTEGRATE DUMP/HOLD para B, C e D.....	96
Figura 95-Montagem simplificada para auto correlação.....	97
Figura 96-Localização do botão "SG PRBS" e "n". ....	97
Figura 97-Saídas DAC-0 e DAC-1 e função de autocorrelação. ....	98



Figura 98-Modelo para autocorrelação de função exponencial. ....	98
Figura 99-Resposta ao impulso filtro RC.....	99
Figura 100-Montagem para sondagem com sinal de ruído aleatório. ....	100
Figura 101-Filtro ótimo com INTEGRAT&DUMP. ....	100
Figura 102-Sinal de entrada e sinal com ruído.....	101
Figura 103-saída do módulo INTEGRATE D&H. ....	101
Figura 104-saída do módulo INTEGRATE D&H. ....	102
Figura 105-HARMONIC SUMMER, TAB 8. ....	104
Figura 106-Modelo para a integração de um período de onda.....	105
Figura 107-Sinais de Entrada sincronizados com o pulso de clock. ....	105
Figura 108-Entrada e saída do módulo INTEGRATE & DUMP/HOLD. ....	105
Figura 109-Uso do módulo TUNEABLE LPF.....	106
Figura 110-Montagem com DAC-1, DAC-0, MULTIPLIER E TUNEABLE LPF	106
Figura 111-Sinais harmônicos filtrados. ....	107
Figura 112-Fundamenta, segundo e terceiro harmônicos, respectivamente. ....	107
Figura 113-SFP Tab-8:HARMONIC GENERATOR e HARMONIC SUMMER. .	108
Figura 114-Filtragem dos harmônicos. ....	109
Figura 115-Filtragem para onda tipo cosseno. ....	109
Figura 116-Onda varrida por senoide não sincronizada.....	110
Figura 117-Teste para onda quadrada. ....	110
Figura 118-Montagem para filtragem de trem de impulso.....	112
Figura 119-Espectro do sinal de entrada filtrado. ....	113
Figura 120-Sinal de entrada e saída para impulso de 0,2ms de largura. ....	113
Figura 121-Sinal de entrada e saída para impulso de 0,4 ms de largura. ....	114
Figura 122-Origem dos harmônicos do sinal. ....	114
Figura 123-Função sinc(x) e seu espectro. ....	116
Figura 124-Saída da TUNEABLE LPF.....	116
Figura 125-Montagem para sequência pseudorandômica. ....	117
Figura 126-Espectro de sinal para chaves DIP e sinal SYNC.....	117
Figura 127-Montagem para gerar ruído analógico.....	118
Figura 128-Frequência de corte em 260Hz.Chaves DIP's em DOWN/DOWN. ....	119
Figura 129-Corte de um sinal senoidal.....	120
Figura 130-Espectro de frequência do sinal de saída para chaves DIP's.....	121

Figura 131-Amostragem de sinal. ....	124
Figura 132-Aliasing.....	124
Figura 133-Montagem para amostragem e resultado. ....	125
Figura 134-Amostragem e recuperação do sinal. ....	126
Figura 135-Sequência de espectro para diferentes frequências de amostragem. ....	128
Figura 136-Recuperação do sinal para $f=150\text{Hz}$ . ....	129
Figura 137-Sinal de múltiplas frequências .....	129
Figura 138-Espectro de sinal de múltiplas frequências .....	130
Figura 139-Modelo de montagem para codificação de sinal. ....	132
Figura 140-Codificação para níveis DC variáveis. ....	133
Figura 141-Codificação e decodificação de uma senoide .....	134
Figura 142-Modelo de montagem para codificação de sinal. ....	135
Figura 143-Modelo para filtro FIR.....	137
Figura 144-Saída Filtro FIR. ....	137
Figura 145-Atenuação do espectro.....	138
Figura 146-Aba PZ plot da placa Emona SIGEx ETT 311. ....	139
Figura 147-Modelo para filtro FIR com sinal com interferência. ....	140
Figura 148-Resultados da filtragem FIR e recuperação do sinal. ....	140
Figura 149-Filtro Digital IIR sem feedforward. ....	142
Figura 150-Polos do filtro digital IIR.....	142
Figura 151-Filtro digital IIR com feedforward. ....	143
Figura 152-Polos e zeros para filtro digital IIR. ....	144
Figura 153-Polos e zeros para filtro digital IIR passa baixa. ....	144
Figura 154-Polos e zeros ajustados para filtro digital passa faixa. ....	145
Figura 155-Filtro digital descaracterizado. ....	145
Figura 156-Aba DFD para filtro digital IIR passa alta.....	146
Figura 157-Equações obtidas. ....	146
Figura 158-Espectro de frequência.....	146
Figura 159-Montagem para investigação de tempo de resposta de um sistema. ....	151
Figura 160-Localização de comandos na aba Lab3. ....	152
Figura 161-Resposta ao impulso. ....	152
Figura 162-Mudança de escala.....	153
Figura 163- Circuito Limitador (LIMITER).....	155

Figura 164- Circuito Retificador (RETIFIER).....	155
Figura 165-Circuito Multiplicador (MULTIPLIER).....	156
Figura 166-Circuito VCO.....	156
Figura 167-Sistema com Realimentação.....	156
Figura 168-Sistema para Teste de Aditividade. ....	157
Figura 169-Modelo para Teste do Sistema.....	159
Figura 170-Modelo para Discretização e Convolução de onda senoidal. ....	160
Figura 171-Montagem para esquema de autocorrelação.....	162
Figura 172-Ponto seletor e DELAY INDEX .....	162
Figura 173-Montagem simplificada para correlação e autocorrelação. ....	162
Figura 174-Autocorrelação para função exponencial. ....	163
Figura 175-Filtro passa baixa RC.....	163
Figura 176-Modelo para filtro ótimo.....	164
Figura 177-Montagem para integração. ....	165
Figura 178-Montagem para multiplicação de senos e cossenos.....	166
Figura 179-Montagem para varredura de onda quadrada. ....	168
Figura 180-Espectro para trem de pulso.....	169
Figura 181-Montagem para sequência pseudorandômica. ....	170
Figura 182-Montagem para análise de espectro do bloco LIMITER.....	171
Figura 183-Montagem para amostragem natural .....	172
Figura 184-Montagem para amostragem com retentor de ordem zero. ....	172
Figura 185-Exemplo de amostragem e espectro de sinal.....	173
Figura 186-Modulo PCM ENCODER. ....	175
Figura 187.Modulo PCM DENCODER.....	175
Figura 188-Montagem para codificação e quantização.....	176
Figura 189-Habilitação da placa.....	176
Figura 190-Montagem para decodificação e reconstrução do sinal. ....	177
Figura 191-Montagem de filtro tipo FIR.....	179
Figura 192-Montagem para filtragem de sinal.....	179
Figura 193-Montagem de filtro tipo IIR sem feedforward.....	181
Figura 194-Montagem de filtro tipo IIR com feedforward. ....	182

## LISTA DE TABELAS

Tabela 1-Conexões do analisador de três fios. ....	35
Tabela 2-Experimentos propostos para a placa SIGEx .....	54
Tabela 3-Tempo de transição ao degrau.....	64
Tabela 4-Tensões de entrada e saída do limitador e do retificador. ....	73
Tabela 5-Valores de tensão de entrada e saída do Multiplicador.....	75
Tabela 6-Tensão de entrada versus frequência de saída do VCO .....	76
Tabela 7-Valores das harmônicas para onda senoidal e quadrada varridas. ....	111
Tabela 8-Amplitudes do sinal de saída do módulo LIMITER. ....	121
Tabela 9-Recuperação do sinal com filtro passa baixa. ....	126
Tabela 10-Amplitudes dos Sinais de Saída. ....	155
Tabela 11-Recuperação do sinal com filtro passa baixa. ....	173

## Sumário

<b>1</b>	<b>INTRODUÇÃO .....</b>	<b>21</b>
<b>2</b>	<b>A PLATAFORMA NI ELVIS II E O SOFTWARE LABVIEW .....</b>	<b>25</b>
1.1.	Descrição geral da plataforma NI ELVIS II.....	25
1.2.	Módulos do hardware da NI ELVIS II .....	26
1.3.	Interação entre o protoboard e a estação de trabalho .....	28
2.3.1	<i>Entradas e saídas analógicas do protoboard.....</i>	<i>29</i>
2.3.2	<i>Multímetro Digital (DMM) e Analisador de Impedâncias .....</i>	<i>30</i>
2.3.3	<i>Osciloscópio.....</i>	<i>31</i>
2.3.4	<i>Gerador de Funções (FGEN).....</i>	<i>31</i>
2.3.5	<i>Fonte de Tensão .....</i>	<i>32</i>
2.3.6	<i>E/S Digitais.....</i>	<i>32</i>
2.3.7	<i>Interface de Função Programável (PFI) .....</i>	<i>33</i>
2.3.8	<i>E/S Programáveis .....</i>	<i>33</i>
2.3.9	<i>Analisador de Bode.....</i>	<i>34</i>
2.3.10	<i>Analisador de Bode de dois e de três fios de tensão e corrente .....</i>	<i>34</i>
2.3.11	<i>Analisador de Sinais dinâmicos (DAS).....</i>	<i>35</i>
2.3.12	<i>Gerador de Onda Arbitrária.....</i>	<i>36</i>
2.3.13	<i>Relógio/contador .....</i>	<i>36</i>
2.4	O Software NI LABVIEW e o NI ELVISmx .....	37
2.4.1.	<i>Principais Características do NI LabVIEW .....</i>	<i>37</i>
2.4.2	<i>Principais Características do NI ELVISmx .....</i>	<i>39</i>
<b>3</b>	<b>A PLACA EMONA SIGEX ETT 311.....</b>	<b>41</b>
3.1	Requisitos de Instalação e uso da placa Emona Sigex ETT 311 .....	42
3.2	Módulos da placa Emona SIGEx Signal & Systems ETT 311.....	43
3.2.1	<i>Gerador de Sequência (Sequence Generator).....</i>	<i>44</i>

3.2.2	<i>Limitador (Limiter)</i> .....	45
3.2.3	<i>Circuito RC</i> .....	45
3.2.4	<i>Circuito Retificador de meia onda (Rectifier)</i> .....	45
3.2.5	<i>Circuito Multiplicador (Multiplier)</i> .....	46
3.2.6	<i>Integrador e circuito Dump/Hold (Integrate &amp; Dump/Hold)</i> .....	46
3.2.7	<i>Filtro Passa-Baixas (Baseband LPF)</i> .....	47
3.2.8	<i>Codificador por Modulação de Código de Pulso (PCM Encoder)</i> .....	47
3.2.9	<i>Decodificador para modulação em código de pulso (PCM Decoder)</i> .....	47
3.2.10	<i>Filtro Passa Baixa Ajustável (Tuneable Low Pass Filter)</i> .....	48
3.2.11	<i>Integradores (Integrators)</i> .....	48
3.2.12	<i>Módulo S/H (Sample &amp; Hold) e Unidades de Atraso</i> .....	49
3.2.13	<i>Somadores com ganho ajustável e somador de entradas simples</i> .....	49
3.2.14	<i>Acesso ao Gerador de Pulsos e Saída Digital da NI Elvis</i> .....	50
3.2.15	<i>Gerador de Funções (FUNCTION GENERATOR)</i> .....	50
3.2.16	<i>Saídas Analógicas (Analog Out)</i> .....	51
3.3	<b>Painel Frontal Emona SIGEx Soft (SFP)</b> .....	51
3.3.1	<i>Guias dos Laboratórios de Experimento</i> .....	53
3.3.2	<i>Guia Design de Filtro Digital (Digital Filter Design - DFD)</i> .....	55
3.3.3	<i>Guia ZOOM FFT</i> .....	55
3.3.4	<i>Guia PZ PLOT</i> .....	56
<b>4</b>	<b>DESENVOLVIMENTO DA PARTE EXPERIMENTAL</b> .....	<b>57</b>
4.1	<b>Sinais especiais, características e aplicações</b> .....	<b>58</b>
4.1.1	<i>Fundamentação Teórica</i> .....	58
4.1.2	<i>Experimento</i> .....	61
4.1.3	<i>Análise do Experimento</i> .....	69
4.2	<b>Sistemas Lineares e não Lineares</b> .....	<b>70</b>

4.2.1	<i>Fundamentação teórica</i> .....	71
4.2.2	<i>Experimento</i> .....	72
4.2.3	<i>Análise do Experimento</i> .....	82
4.3	Convolução .....	83
4.3.1	<i>Fundamentação Teórica</i> .....	83
4.3.2	<i>Experimento</i> .....	85
4.3.3	<i>Análise do Experimento</i> .....	92
4.4	Integração, Convolução, Correlação e Filtros Combinados .....	92
4.4.1	<i>Fundamentação teórica</i> .....	93
4.4.2	<i>Experimento</i> .....	93
4.4.3	<i>Análise do Experimento</i> .....	102
4.5	Série de Fourier .....	102
4.5.1	<i>Fundamentação teórica</i> .....	103
4.5.2	<i>Experimento</i> .....	104
4.5.3	<i>Análise do Experimento</i> .....	111
4.6	Análise de espectro de diferentes sinais .....	111
4.6.1	<i>Fundamentação Teórica</i> .....	112
4.6.2	<i>Experimento</i> .....	112
4.6.3	<i>Análise do Experimento</i> .....	122
4.7	Amostragem e aliasing .....	122
4.7.1	<i>Fundamentação Teórica</i> .....	123
4.7.2	<i>Experimento</i> .....	124
4.7.3	<i>Análise do Experimento</i> .....	130
4.8	Conversão Analógico/Digital .....	130
4.8.1	<i>Fundamentação Teórica</i> .....	130
4.8.2	<i>Experimento</i> .....	132

4.8.3	<i>Análise do Experimento</i> .....	135
4.9	Filtro em tempo discreto com sistema FIR .....	135
4.9.1	<i>Fundamentação Teórica</i> .....	135
4.9.2	<i>Experimento</i> .....	136
4.9.3	<i>Análise do Experimento</i> .....	141
4.10	Filtro em tempo discreto com sistema IIR .....	141
4.10.1	<i>Fundamentação Teórica</i> .....	141
4.10.2	<i>Experimento</i> .....	142
4.10.3	<i>Análise do Experimento</i> .....	147
4.11	Experimentos omitidos .....	147
<b>5.</b>	<b>PARTE EXPERIMENTAL PROPOSTA PARA A DISCIPLINA ANÁLISE DE SINAIS E SISTEMAS NA UFMA</b> .....	<b>150</b>
5.1.	Tempo de Resposta de Sistemas. ....	150
5.2.	Sistemas Lineares e não Lineares .....	154
5.3.	Convolução .....	158
5.4.	Integração, Convolução, Correlação E Filtros Combinados.....	160
5.5.	Série de Fourier .....	164
5.6.	Analizador de Espectro de vários sinais .....	168
5.7.	Amostragem e aliasing.....	171
5.8.	Conversão Analógico-Digital .....	174
5.9.	Filtros FIR.....	178
5.10.	Filtros IIR.....	180
<b>6</b>	<b>CONCLUSÕES</b> .....	<b>184</b>
6.1.	Trabalhos futuros .....	186
	<b>REFERENCIAS</b> .....	<b>187</b>



## 1 INTRODUÇÃO

A disciplina Análise de Sinais e Sistemas é oferecida regularmente no Curso de Engenharia Elétrica da Universidade Federal do Maranhão (UFMA) com carga horária de 60 horas teóricas, e faz parte do núcleo das disciplinas profissionalizantes em consonância com o item XXXIII - Modelagem, Análise e Simulação de Sistemas; Parágrafo 3, Artigo 6º da Resolução CNE/CES 11, de 11 de março de 2002, que Institui Diretrizes Curriculares Nacionais do Curso de Graduação em Engenharia<sup>1</sup>.

Análise de Sinais e Sistemas tem como objetivo aplicar ferramentas matemáticas na análise de sinais e sistemas lineares invariantes no tempo visando operações mais complexas em processamento de sinais analógicos e digitais, sistemas de comunicação e sistemas de controle. Assim, contempla basicamente conteúdos, tais como: conceituação sinais e sistemas; classificação de sinais para tempo contínuo e discreto; sistemas lineares invariantes no tempo (SLIT); análise de Fourier para sinais de tempo contínuo; resposta em frequência de um sistema; transformada de Laplace; amostragem de sinais; transformada Z e aplicações em sistemas de comunicações, filtros digitais e sistemas com realimentação (HAYKIN, 2001), (HSU, 2004), (LATHI, 2007) (OPPENHEIM.A.V. WILISKY, 2010). Pela característica de seu conteúdo, apresenta certo grau de dificuldade de aprendizado, considerando-se os conceitos que obrigatoriamente devem ser abordados.

A disciplina Análise de Sinais e Sistemas apresenta uma estrutura acadêmica que segue o modelo tradicional de ensino aprendizagem que envolve a utilização de sala de aula e livros textos, mantendo um caráter teórico-abstrato e pouco flexível, dificultando a absorção de conhecimento por parte dos alunos por não apresentar uma abordagem que permita uma análise real mais próxima da análise em sistemas físicos reais. A forma como a informação é apresentada é restringida a sinais em gráficos, métodos de teste matemático-analítico de propriedades e sistemas em diagramas, com sinais de entradas já determinados num enunciado, diferente da abordagem do mundo físico onde, por mais que os sinais a serem trabalhados possam ser conhecidos, provavelmente o sistema envolvido não terá sua estrutura revelada. Apenas essa abordagem não tem se mostrado eficiente. Desta forma, o desafio de uma

---

<sup>1</sup>Resolução CNE/CES 11/02 - <http://portal.mec.gov.br/cne/arquivos/pdf/CES112002.pdf>

abordagem prática surge e pede atenção para um desenvolvimento educacional completo.

Existem sistemas desenvolvidos em software e em hardware (DSP, FPGA, etc.) que podem e são utilizados de forma quase prática na confirmação de procedimentos e resultados teóricos, facilitando o processo ensino aprendizagem, sobretudo em Engenharia Elétrica, que têm como base conhecimentos teóricos de matemática e de física. Dentre as técnicas de ensino disponíveis tem-se o processo de simulação computacional, por meio de linha de texto ou por circuitaria virtual. Esses métodos disponíveis, por mais eficientes que sejam, continuam sendo limitados pois apresentam uma abordagem virtual simulada e não algo prático, como montagem e análise de sinais e sistemas reais a partir de hardware físico. Estas soluções disponíveis no mercado são eficientes até certo ponto, no que diz respeito a proporcionar ao aluno a possibilidade de modelagem e simulação de sistemas físicos, mas como a abordagem permanece em ambiente virtual, o conhecimento adquirido acaba sofrendo nova limitação e pede algum tipo de prática complementar.

Dentro desse contexto foi concebida uma plataforma de desenvolvimento prático educacional que permite experimentos em laboratórios, para análise de sinais, tais como os que estudam e comprovam a teoria abordada na disciplina Análise de Sinais e Sistemas. A saber, são experimentos que envolvem sinais, tempo de resposta de sistemas, o reflexo das propriedades inerentes a sinais e sistemas invariantes no tempo, convolução, análise de Fourier, polos e zeros no domínio de Laplace, amostragem, filtros FIR e IIR, dentre outros. Assim, a possibilidade de testar uma nova forma de apresentar os conceitos trabalhados na disciplina Análise de Sinais e Sistemas mostrou-se possível. Por meio da utilização de um hardware de desenvolvimento e prototipagem seguiu-se a execução de experimentos de ordem prática, tomando por base os tópicos abordados na disciplina já mencionada e de acordo com o cronograma abordado no curso de Engenharia Elétrica da Universidade Federal do Maranhão. O objetivo é buscar por melhorias na aprendizagem para responder a necessidade crescente de novos métodos de ensino, mais dinâmicos e mais eficientes e didáticos, adequados ao novo perfil de aluno.

Através deste estudo pode-se observar que os experimentos propostos apresentam uma gama de testes que podem ser realizados pelos alunos de forma que desenvolvam habilidades e competências através da medição, visualização, comprovação e desenvolvimento imediato durante o estudo de conceitos e fenômenos fundamentais em sinais e sistemas. Experimentos como os voltados para teste de linearidade de sistemas, teorema da amostragem e filtros digitais

se mostraram atraentes , didáticos e eficientes, podendo ser agregados de imediato à já mencionada disciplinas. Alguns dos experimentos, não todos, podem ainda ser adaptados para disciplinas como Eletrônica Analógicas, Circuitos Elétricos ou Automação e controle.

A necessidade de um processo dinâmico e eficiente para o desenvolvimento acadêmico do processo de aprendizagem bem como a avaliação técnica da placa de prototipagem cedida para estudo, visando responder a uma necessidade acadêmica de utilização prática dos conceitos explorados na disciplina Análise de Sinais e Sistemas do curso de Engenharia Elétrica da Universidade Federal do Maranhão, apresentam-se como justificativas palpáveis para o desenvolvimento do presente trabalho. A verificação e análise prática dos experimentos propostos pelo fabricante tornam-se, assim, de importância para usuários em geral.

O objetivo geral deste trabalho é realizar o estudo de uma plataforma de prototipagem para montagem real numa abordagem prática para a disciplina Análise de Sinais e Sistemas do curso de Engenharia Elétrica da Universidade Federal do Maranhão. Os objetivos específicos são: estudar as potencialidades experimentais da plataforma educacional centro deste estudo conforme cronograma acadêmico previsto para a disciplina Análise de Sinais e Sistemas, identificar as limitações desta plataforma e realizar a montagem dos experimentos propostos e presentes no manual do fabricante, presentes no capítulo 4 deste trabalho.

O trabalho desenvolvido é baseado em um estudo das técnicas que são utilizadas atualmente para o ensino de análise de sinais e sistemas. Assim, este trabalho apresenta a seguinte estrutura:

No Capítulo 1 é feita uma apresentação do problema justificando o assunto a ser tratado, onde são expostos as motivações e os objetivos.

No Capítulo 2 é apresentada a plataforma NI Elvis II e o software LabVIEW.

No Capítulo 3, é apresentada a placa Emona SIGEx ETT 311 com base nas informações disponibilizadas pela Empresa Emona Instruments Pty Ltd Australia.

No Capítulo 4 é exposto um conjunto de experimentos desenvolvidos com base na placa Emona SIGEx Signal & Systems ETT 311 e na plataforma NI ELVIS II que podem ser utilizados na disciplina Análise de Sinais e Sistemas.

No Capítulo 5 deste trabalho são apresentados os guias de experimentos propostos para uso na disciplina de Análise de Sinais e Sistemas, tomando por base a avaliação feita com a placa de prototipagem em estudo.

Por fim, no Capítulo 6 são descritas as discussões e conclusões oriundas deste trabalho.

O estudo obtido ao final deste trabalho torna-se mais uma opção para melhorar o aprendizado dos alunos, haja vista a possibilidade da aplicação dos conhecimentos em diversas situações na área de atuação profissional.

## 2 A PLATAFORMA NI ELVIS II E O SOFTWARE LABVIEW

Atualmente a instrumentação virtual tem ocupado um espaço nos laboratórios de ensino em Engenharia, considerando a flexibilidade, a redução dos custos e sobretudo a interatividade com usuários através de computadores (PCs). Dentre as várias tecnologias é dado um destaque a plataforma *Educational Laboratory Virtual Instrumentation Suite* (NI ELVIS) e ao software *Laboratory Virtual Instrument Engineering Workbench* (LabVIEW) produzidos pela NATIONAL INSTRUMENTS (NI). Através dessas tecnologias é possível desenvolver o ensino prático sobre teoria de projeto de circuitos elétricos e eletrônicos, instrumentação, controle, telecomunicações e sistemas embarcados. Nesta Seção são descritos os dispositivos que compõem a NI ELVIS e o LabVIEW, como base para o desenvolvimento deste trabalho.


### 1.1. Descrição geral da plataforma NI ELVIS II

A plataforma NI ELVIS II contém os principais instrumentos utilizados no desenvolvimento prático de circuitos elétricos e eletrônicos em geral, e interage com um PC através de uma conexão *universal serial bus* (USB), atuando na aquisição e exibição das medições de forma rápida e fácil. A versão disponível no Laboratório de Eletrônica do DE.EE - UFMA é composta por: gerador de forma de onda arbitrário, analisador bode, analisador de tensão e corrente, leitor de sinais digitais, gerador de sinais digitais, multímetro digital, gerador de funções, analisador de impedância, osciloscópio, analisador a três fios de tensão e corrente; fontes de alimentação variáveis e analisador dinâmico de sinais. A sua integração com o LabVIEW permite o acesso aos instrumentos, bem como o controle dos mesmos via software. Ela vem acompanhada do software NI ELVISmx necessário a utilização dos instrumentos que integram a plataforma. Este gera apenas uma janela de ícones acessíveis na tela de um computador, conforme mostrado na Figura 1. Nesta figura também é apresentada uma rápida descrição de cada ícone correspondente ao instrumento.

A estação de trabalho da NI ELVIS II é constituída por cabos de força para energização e conexão via USB ao PC e opera com uma placa de prototipagem removível (NATIONAL INSTRUMENTS, 2013). Assim, basta adicionar a placa referida ao desenvolvimento de determinada disciplina para transformar a plataforma NI ELVIS II em um laboratório específico para aplicação prática tais como a placa add-on Quanser QNET DC Motor, para sistemas de controle, ou a placa add-on EMONA FOTEx para comunicação ou mesmo a placa add-on EMONA SIGEx Signal & Systems ETT 311(NATIONAL INSTRUMENTS, 2016), alvo deste trabalho, para o estudo de Sinais e Sistemas.

Figura 1-Instrumentos da plataforma NI ELVIS visualizados em um PC.



	<b>Digital Multimeter</b>	DC voltage, AC voltage, Current (DC and AC), Resistance, Capacitance, Inductance, Diode test, Audible continuity
	<b>Oscilloscope</b>	two channels, scaling and position adjustment knobs, modifiable timebase, autoscaling, digital or analog hardware triggering, cursors for accurate screen measurements
	<b>Function Generator</b>	5MHz, output sine, square, or triangle waveforms, amplitude selection, and frequency settings, DC offset setting, frequency sweep capabilities, amplitude and frequency modulation
	<b>Variable Power Supply</b>	positive (0 and +12 V) or negative (-12 and 0 V)
	<b>Bode Analyzer</b>	set the frequency range of the instrument, choose between linear and logarithmic display scales
	<b>Dynamic Signal Analyzer</b>	continuous or single scan measurements, apply various window and filtering options
	<b>Arbitrary Waveform Generator</b>	uses Waveform Editor (included with NI ELVISmx), load waveforms, generate two waveforms simultaneously, run continuously or once
	<b>Digital Reader</b>	reads digital data from eight consecutive lines at a time (0..7, 8..15, 16..23), continuous single reading.
	<b>Digital Writer</b>	manually create a digital pattern or select predefined Patterns (ramp, toggle, walking 1s), control eight consecutive lines, continuous or single write, TTL compatible
	<b>Impedance Analyzer</b>	capable of measuring the resistance and reactance for passive two-wire elements at a given frequency.
	<b>2-wire Current-Voltage Analyzer</b>	conduct diode parametric testing, view current-voltage curves; full flexibility in setting parameters such as voltage and current ranges
	<b>3-wire Current-Voltage Analyzer</b>	conduct transistor parametric testing, view current-voltage curves; base current settings for measurements of NPN and PNP transistors

Fonte: [http://www.ni.com/white-paper/8599/pt/#\(2016\)](http://www.ni.com/white-paper/8599/pt/#(2016)).

## 1.2. Módulos do hardware da NI ELVIS II

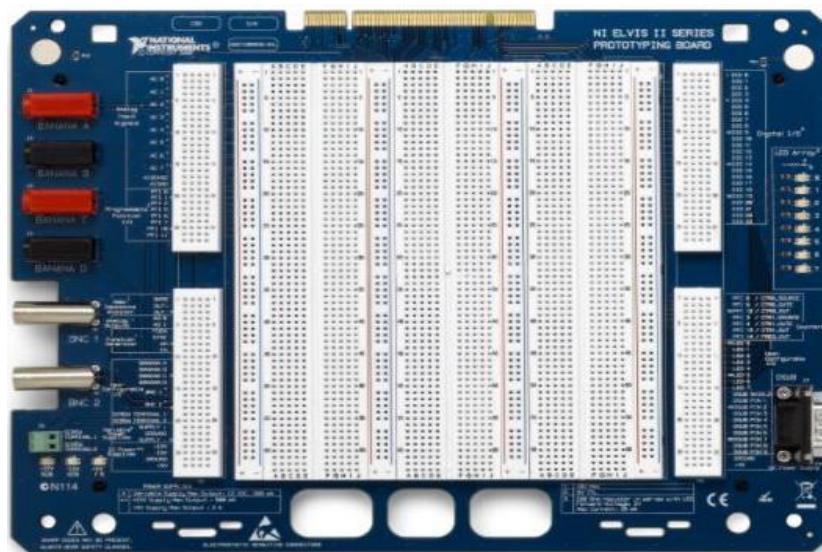
A plataforma NI ELVIS II é montada de forma modular para integrar num modelo compacto os principais itens laboratoriais necessários as práticas de circuitos elétricos e eletrônicos. Ela possui duas partes de hardware principais que são a estação de trabalho, conforme mostrado na Figura 2, e a placa de prototipagem padrão, conforme mostrado na Figura 3. Esta última é adquirida junto a estação de trabalho e foi desenvolvida de modo a responder as necessidades práticas de montagens e prototipagens para uso em eletrônica, sendo a parte removível da plataforma que possibilita o uso de outras placas. A Figura 4 apresenta a conexão de ambas as partes.

Figura 2-Estação de Trabalho da plataforma NI ELVIS II.



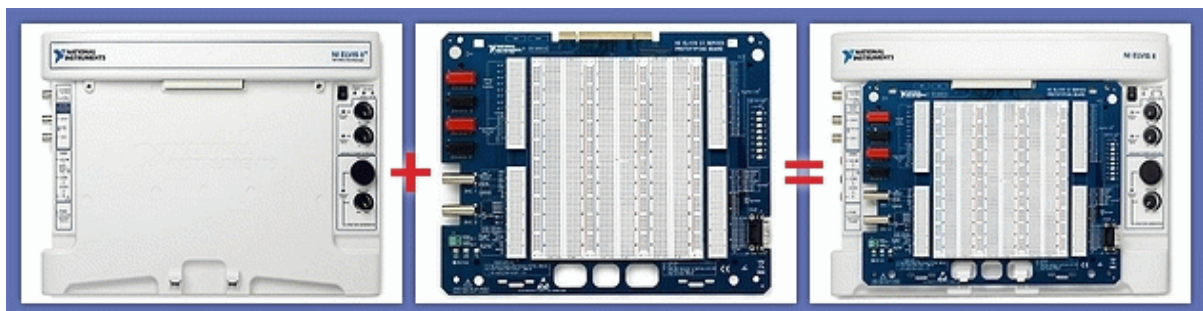
Fonte: [quanser.com/products/rcptk/documentation/ni\\_elvis\\_ii\\_plus.html](http://quanser.com/products/rcptk/documentation/ni_elvis_ii_plus.html). (2006).

Figura 3-Placa de Prototipagem Padrão.



Fonte: [ni.com/product-documentation/8433/en/](http://ni.com/product-documentation/8433/en/)(2006).

Figura 4-Placa de prototipagem acoplada a Plataforma NI ELVIS II.

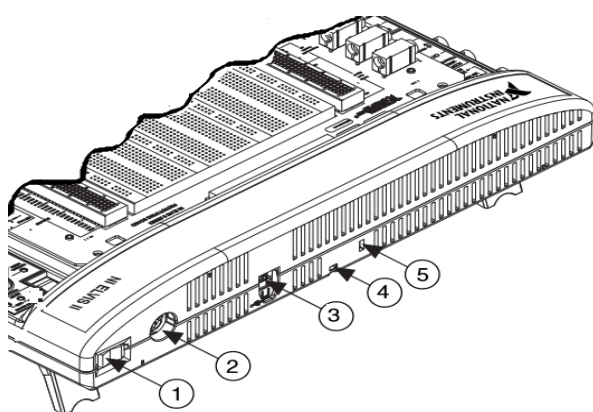


Fonte: [sotvorimvmeste.ru/viewtopic.php?f=33&t=134](http://sotvorimvmeste.ru/viewtopic.php?f=33&t=134)



A estação de trabalho inclui um gerador de frequência, osciloscópio, multímetro digital, gerador de função e fonte de tensão variável. No canto superior direito encontram-se o botão liga/desliga e os LED's indicativos referentes a energização da mesma e da comunicação estabelecida com o computador após a conexão do cabo USB. A Figura 5 apresenta a parte traseira da estação, onde é feita a alimentação e demais conexões.

Figura 5-Painel traseiro da estação de trabalho da plataforma NI ELVIS II



- 1 Interruptor liga/desliga.
- 2 Conexão para a fonte de energia.
- 3 Porta USB para conexão com o PC.
- 4 Ranhura para conexão de cabos.
- 5 Conector para cabo de segurança.

Fonte: Adaptado de NI Educational Laboratory Virtual Instrumentation Suite II (NI ELVISTM II) User Manual. (2016).

### 1.3. Interação entre o protoboard e a estação de trabalho

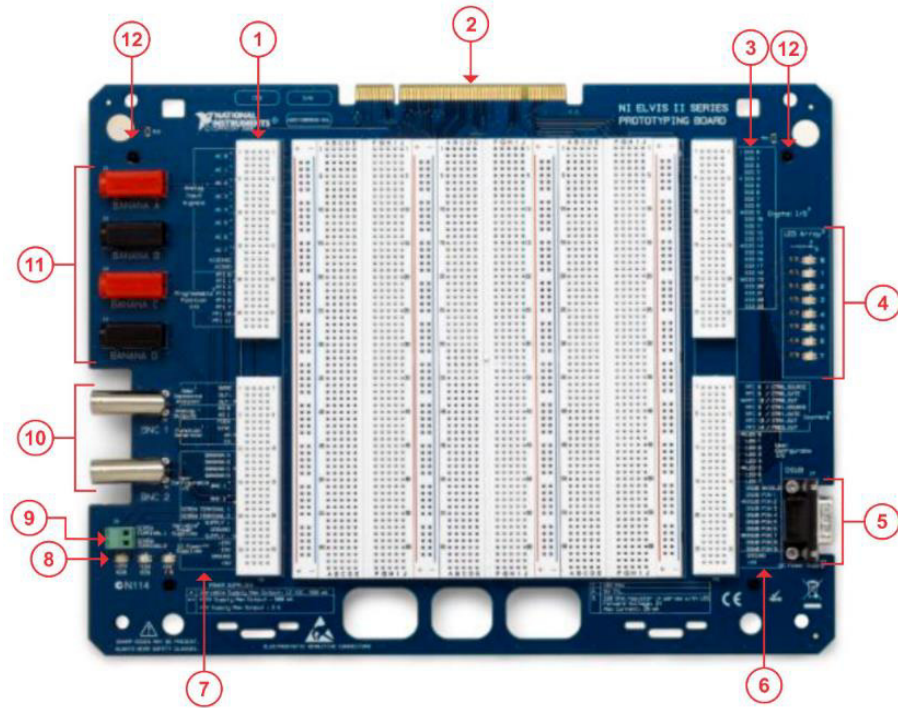
A Figura 6 apresenta um protoboard padrão para a NI ELVIS II, contendo os seguintes dispositivos:

1. Entradas de sinal analógico e E/S funções programáveis.
2. Conector com a interface da estação de trabalho.
3. E/S Digitais.
4. LED's configuráveis.
5. Conector D-SUB.
6. Contador, E/S configuráveis e fonte de tensão CC.
7. DMM/Analisador de Impedância, saídas analógicas, gerador de função, E/S configuráveis, fonte de tensão variável e fonte de tensão CC adicional.
8. Indicadores das fontes CC
9. Terminais ajustáveis por chaves.



- 10. Conectores tipo BNC configuráveis.
- 11. Conectores tipo banana configuráveis e
- 12. Parafusos de segurança para o protoboard.

Figura 6-Eschema do Protoboard Padrão da Estação de Trabalho NI ELVIS II.

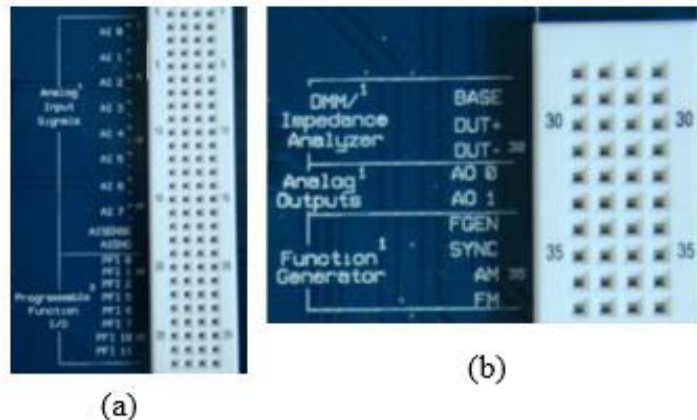


Fonte: Adaptado de MATERIAL DIDÁTICO PARA O NI ELVIS.

### 2.3.1 Entradas e saídas analógicas do protoboard

O protoboard da série NI ELVIS II possui oito diferentes canais de entrada analógica referenciadas com AI7... AI0. Estes canais, ou entradas, podem ser referenciadas a um extremo (SER), quando estão referenciadas ao terra, ou não referenciadas a um só extremo (NRSE), quando podem ser tratadas como entradas flutuantes. Além destes, existem duas saídas analógicas que são referenciadas por AO 0 e AO 1. Internamente, a saída AO 0 é utilizada no analisador de impedância a três fios na conexão do terminal de BASE para uso do Transistor de Junção Bipolar (TBJ). A Figura 7a apresenta as entradas analógicas AI7... AI0 e a Figura 7b apresenta as saídas analógicas AO 0 e AO 1, presentes no protoboard.

Figura 7-Vista das entradas e saídas analógicas no protoboard.



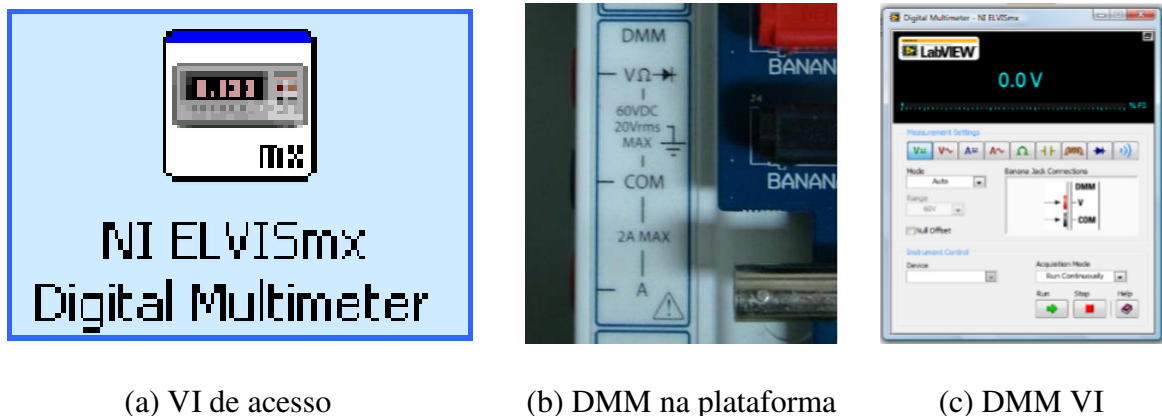
Legenda: (a) Entradas analógicas; (b) Saídas analógicas.

Fonte: Adaptado de Manual del estudiante NI ELVIS II.

### 2.3.2 Multímetro Digital (DMM) e Analisador de Impedâncias

A plataforma NI ELVIS II possui um multímetro digital (DMM) que utiliza cabos com conectores tipo banana para realizar as medições. O DMM realiza leituras de tensão DC e AC, corrente e resistência, teste de diodos e teste de continuidade. Possui as três entradas para a conexão das pontas de prova, uma referenciada ao terra, COM, e outras duas devidamente simbolizadas para medição de tensão, resistência, teste de diodo, teste de continuidade e medição de corrente. Também é capaz de medir impedâncias de elementos passivos básicos a uma determinada frequência. Para tal, as entradas nomeadas por DUT+ e DUT- devem ser utilizadas pois são as entradas do Analisador de Impedâncias. As leituras são realizadas por meio das VI's (*Virtual Instruments*) apresentadas na Figura 8 e o acesso a estas VI's se dá por meio de ícone apresentado no *Instrument Launcher* da plataforma.

Figura 8-DMM NI ELVIS II.



(a) VI de acesso

(b) DMM na plataforma

(c) DMM VI

Fonte: Adaptado de Manual del estudiante NI ELVIS II.

### 2.3.3 Osciloscópio

A plataforma NI ELVIS II conta como um osciloscópio de dois canais com conexão por cabo BNC, impedância de entrada de  $1M\Omega$ , taxa de amostragem de 1,25MS/s que permite a medição de sinais, análise de filtros e possui ponta de prova com atenuação de 1X e 10X. Como observado na Figura 9 o osciloscópio possui todas as funções presentes num aparelho convencional e pode ser utilizado e ter as escalas de amplitude e tempo ajustadas por meio da VI de manuseio.

Figura 9-Osciloscópio NI ELVIS II.



Canais 0 e 1

VI do osciloscópio

Fonte: Adaptado de Manual del estudante NI ELVIS II.

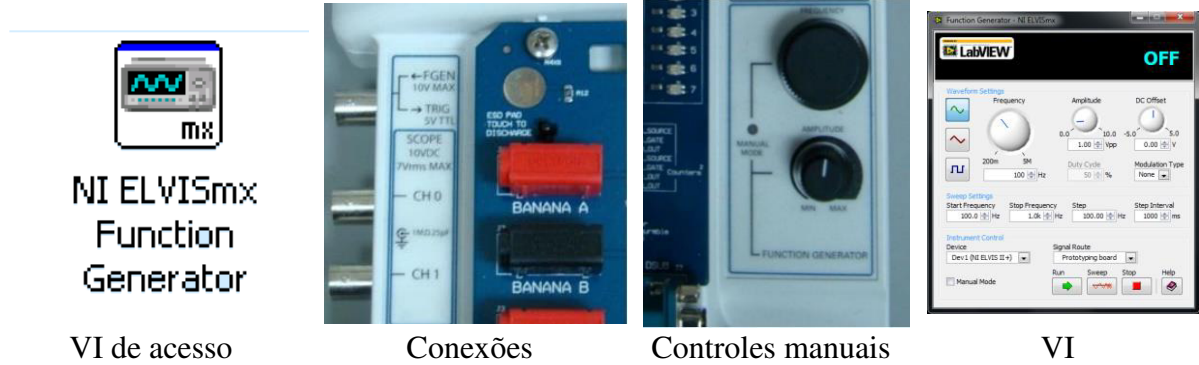
### 2.3.4 Gerador de Funções (FGEN)

Existem duas formas de utilização do Gerador de Função da plataforma NI ELVIS II:

- Por meio do conector BNC FGEN/TRIG ou
- Por meio do terminal de saída FGEN do protoboard, conforme visto na Figura 10.

Além desses dois modos de utilização, a plataforma NI ELVIS II possui outros terminais de saída, a saber são eles SYNC, AM e FM, e possui o modo de uso manual para a definição de amplitude e frequência. Para maiores informações, consulte o Manual do Fabricante. O acesso ao gerador de funções é feito por meio da VI apresentada na Figura 10 presentes no *Instrument Launcher* da plataforma.

Figura 10-Gerador de funções FGEN: controles.



VI de acesso

Conexões

Controles manuais

VI

Fonte: Adaptado de Manual del estudiante NI ELVIS II

### 2.3.5 Fonte de Tensão

A fonte de tensão da plataforma NI ELVIS II possui saídas de +15V, -15V e +5 e saídas variáveis por meio dos terminais SUPPLY+ e SUPPLY- presentes no protoboard da plataforma, conforme a Figura 11. Estes por sua vez possuem variação de 0 a +12V e de -12V a 0, respectivamente. A fonte de tensão possui também um controle para o modo manual, encontrado no extremo superior direito da plataforma. Os níveis de tensão descritos anteriormente são alcançados quando referenciados ao terra (GROUND) com corrente de 500mA. O controle dos níveis de tensão de  $\pm 12 \text{ V}$  se faz de modo manual por meio do instrumento SFP ativado no *Instrument Launcher* da plataforma por meio da VI apresentada na Figura 11 acessado por meio da VI de NI ELVISmx correspondente.

Figura 11-Fonte de tensão da plataforma NI ELVIS II.



Acesso físico NI ELVIS II

Controles manuais

VI

VI de acesso

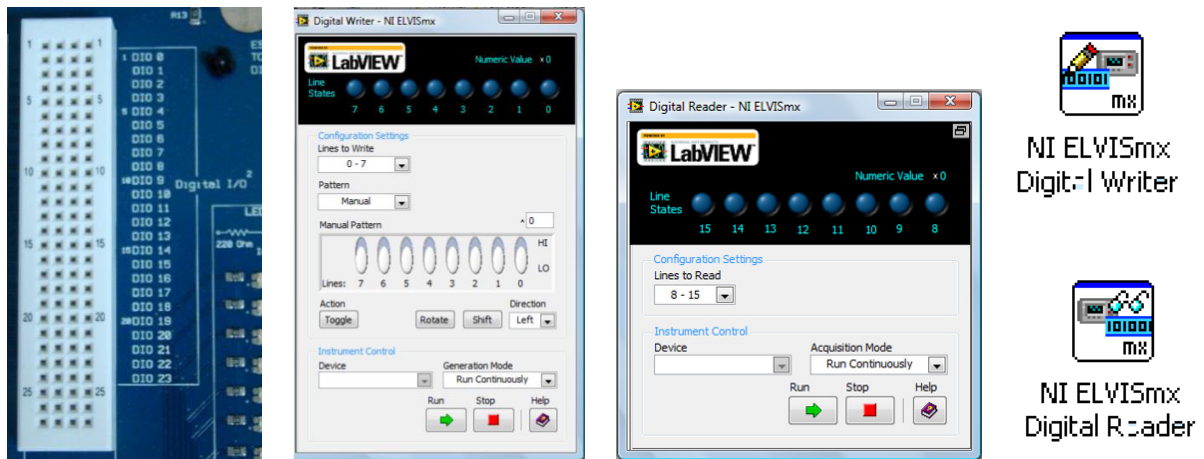
Fonte: Adaptado de Manual del estudiante NI ELVIS II.

### 2.3.6 E/S Digitais

No protoboard da plataforma NI ELVIS II existem trilhas que podem ser configuradas para serem usadas como entradas e/ou saídas digitais. São representadas pela sigla DIO (Digital INPUT/OUTPUT) conforme mostrado na Figura 12. As entradas digitais têm a capacidade de ler 8 bits consecutivos por vez (trilhas de 0 à 23), podendo ser acessadas de modo

independente, garantindo versatilidade. Tanto os níveis das entradas quanto das saídas são compatíveis com a família TTL. Na sequência, da esquerda para a direita na Figura 12, entradas DIO no protoboard padrão da NI ELVIS II, o VI Digital Writer para entradas digitais, o VI Digital Reader para saídas digitais, e os ícones para acesso aos, presentes no painel gerado pelo *Instrument Launcher*.

Figura 12-entradas e saídas DIO da plataforma NI ELVIS II.



Fonte: Adaptado de MANUAL DEL ESTUDIANTE NI ELVIS II.

### 2.3.7 Interface de Função Programável (PFI)

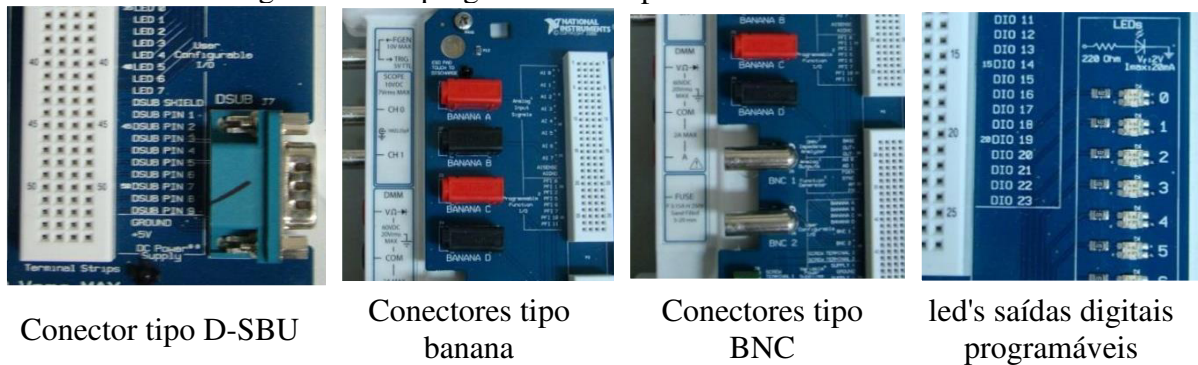
As oito entradas PFI (*Function Programmable Interface*, em inglês), estão dispostas próximas as entradas analógicas (P0 à P11) e possuem compatibilidade com a família TTL. Também podem receber sinais vindos das saídas ou das entradas analógicas ou ainda do contador. Além disso, é possível configurá-las para funcionar como I/O estáticas. Para maiores informações, consultar o manual do fabricante.

### 2.3.8 E/S Programáveis

A plataforma NI ELVIS II dispõe de conectores programáveis, com interligação com as trilhas do protoboard, e de oito LED's bicolores (verde/amarelo) auxiliares para sinalizar saídas digitais. Estão arranjados com resistores de 220 $\Omega$  e trabalham com +5V (cor verde) e -5V (cor amarela). Abaixo apresenta-se uma lista desses conectores e na Figura 13 a sua localização e identificação na referida plataforma.



Figura 13-E/S programáveis da plataforma NI ELVIS II.



Conector tipo D-SBU

Conectores tipo banana

Conectores tipo BNC

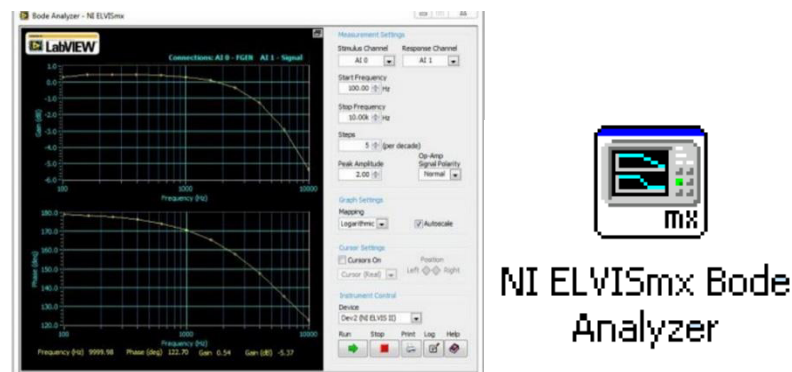
led's saídas digitais programáveis

Fonte: MANUAL DEL ESTUDIANTE NI ELVIS II. Editado por Tayssara Varão.

### 2.3.9 Analisador de Bode

O analisador de bode utiliza o gerador de funções para trabalhar com dois canais de entrada analógica e assim gerar o gráfico para análise da resposta em frequência do sinal medido, conforme mostrado na VI da Figura 14. Ele é acessado no *Instrument Launcher* por meio do ícone NI ELVISmx Bode Analyzer e permite a análise por meio de dois gráficos do sinal de entrada, um apresentando a resposta em magnitude e o outro a resposta em fase do mesmo sistema em estudo. As escalas podem ser ajustadas para escala linear ou logarítmica. Informações mais específicas estão disponíveis em *NI ELVISmx Help*.

Figura 14-Analisador de Bode e VI de acesso.



Fonte: Adaptado de MANUAL DEL ESTUDIANTE NI ELVIS II.

### 2.3.10 Analisador de Bode de dois e de três fios de tensão e corrente

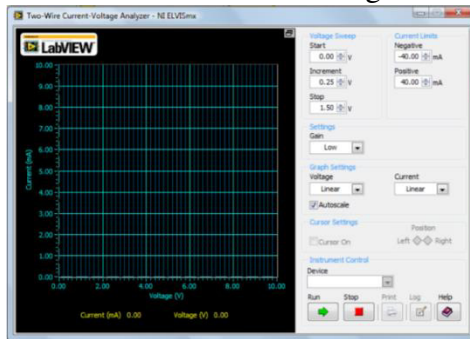
Para a realização desta análise são utilizadas as entradas DUT+ e DUT- para traçar gráficos de tensão/corrente do diodo e para Transistor de Junção Bipolar (TBJ), com variação de tensão  $\pm 10$  V e corrente de até 40 mA. A Tabela 1 apresenta as conexões para o uso do TBJ. O analisador de dois fios é para uso e teste do diodo e o de 3 fios para uso e teste do TBJ. A Figura 15 apresenta a tela e o ícone de acesso no *Instrument Launcher*.

Tabela 1-Conexões do analisador de três fios.

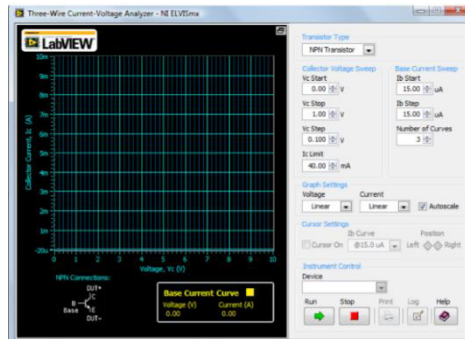
Terminal do TBJ	Conexão no Protoboard
Base	BASE
Coletor	DUT+
Emisor	DUT-

Fonte: Adaptado de MANUAL DEL ESTUDIANTE NI ELVIS II.

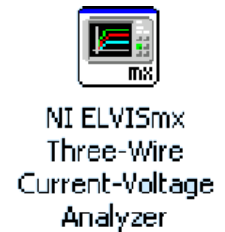
Figura 15-Analisador de dois e três fios.



Tela analisador de dois fios



Tela analisador de três fios



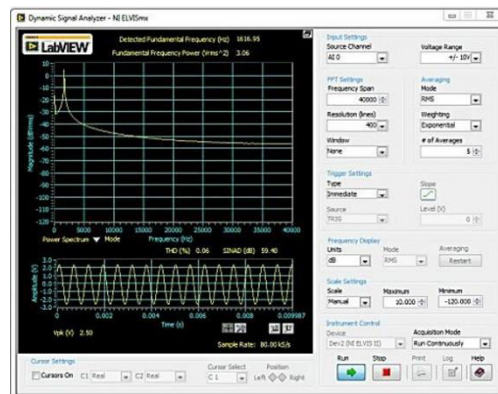
Ícone de acesso ao analisador

Fonte: Adaptado de MANUAL DEL ESTUDIANTE NI ELVIS II.

### 2.3.11 Analisador de Sinais dinâmicos (DAS)

Através do analisador de Sinais Dinâmicos é possível trabalhar um sinal analógico no domínio da frequência proveniente das entradas AI do protoboard padrão. A tela correspondente a este analisador é apresentada na Figura 16.

Figura 16-Tela do Analisador de Sinal Dinâmico.

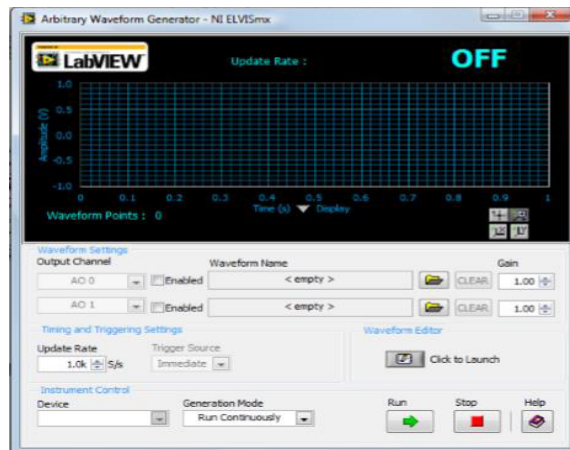


Fonte: Adaptado de MANUAL DEL ESTUDIANTE NI ELVIS II.

### 2.3.12 Gerador de Onda Arbitrária

Por meio do gerador de onda arbitrária pode-se criar formas de onda variadas e disponibilizá-las, na forma de tensões, nas saídas analógicas AO do protoboard. Para tanto utiliza-se o *software Waveform Edition* para configurá-las e o DAS, conforme tela mostrada na Figura 17, para usá-las. Para maiores detalhes vide *NI ELVISmx Help*.

Figura 17-Gerador de Onda Arbitrária- DAS.



Fonte: Adaptado de MANUAL DEL ESTUDIANTE NI ELVIS II.

### 2.3.13 Relógio/contador

O protoboard disponibiliza dois dispositivos do tipo relógio/contador para serem usados em aplicações que requeiram detecção de borda, contagem em nível TTL e geração de pulsos. Os canais são as linhas Counter 0 e Counter 1 e os sinais gerados, a saber, CTR0\_SOURCE, CTR0\_GATE, CTR0\_OUT, CTR1\_GATE e CTR1\_OUT, são acessíveis apenas via *software*. A Figura 18 apresenta as conexões disponíveis para uso do relógio/contador.

Figura 18-Conexões disponíveis para uso do relógio/contador



Fonte: Adaptado de MANUAL DEL ESTUDIANTE NI ELVIS II.



## 2.4 O Software NI LABVIEW e o NI ELVISmx

O *software NI LabVIEW* é uma plataforma pertencente a *National Instruments* que tem por objetivo dispor aos usuários uma ferramenta versátil e dinâmica para projeto, desenvolvimento e testes de aplicações em diferentes ambientes intercambiáveis com os equipamentos e elementos disponibilizado pela própria NI e por seus parceiros comerciais. Com a utilização do NI LabVIEW pode-se trabalhar desde o ensino em sala de aula até o projeto e desenvolvimento de novas tecnologias.

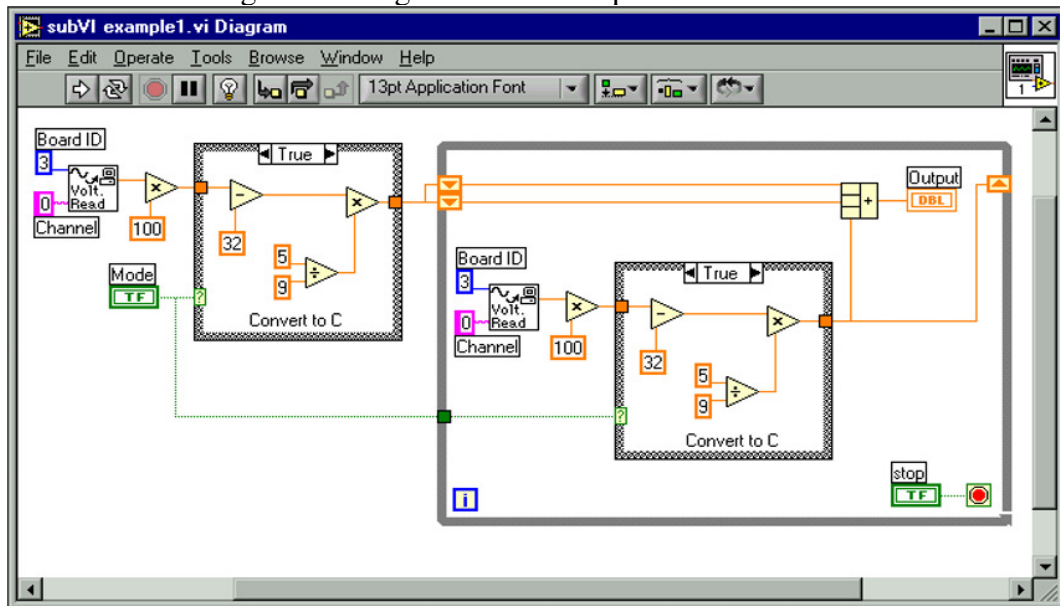
Segundo o exposto em NATIONAL INSTRUMENTS, Ambiente gráfico de desenvolvimento de sistemas LabVIEW:

*“O pilar central dessa abordagem é o LabVIEW, um ambiente de desenvolvimento criado especificamente para acelerar a produtividade de engenheiros e cientistas. Com a sua sintaxe de programação gráfica que torna simples visualizar, criar e codificar sistemas de engenharia, o ambiente LabVIEW é o que melhor pode ajudá-lo a traduzir suas ideias em realidade, reduzir os tempos dos testes e obter informações com base nos dados coletados”*

### 2.4.1. Principais Características do NI LabVIEW

O *software NI LabVIEW* trabalha com linguagem de programação gráfica baseada em fluxo de dados para criar aplicações, fugindo da convencional linguagem de programação por linha de texto. É uma ferramenta versátil e dinâmica, base da plataforma *National Instruments* e suas aplicações e que por essas características torna-se uma solução viável e robusta para uso acadêmico no processo de ensino-aprendizagem. A Figura 19 apresenta um exemplo do uso do diagrama de blocos no ambiente de projeto *NI LabVIEW* para gerar o fluxo de dados em uma aplicação genérica.

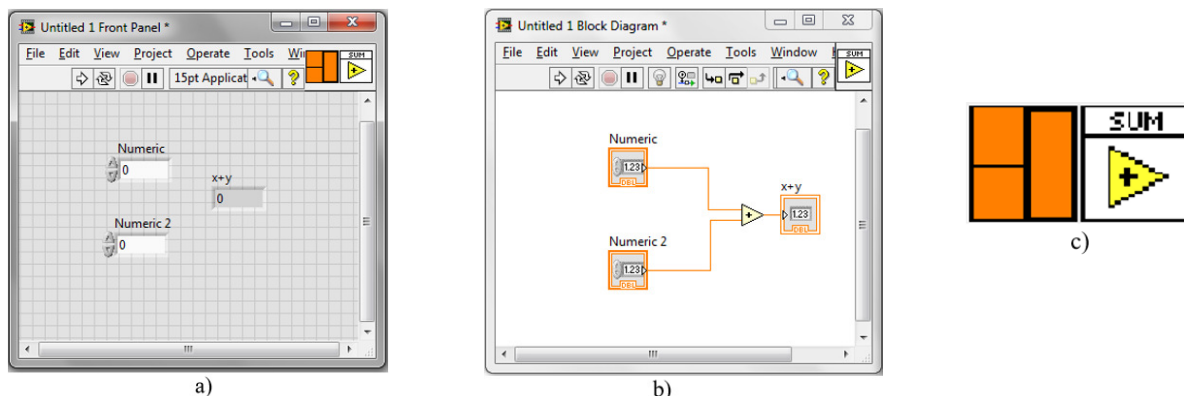
Figura 19-Diagrama de blocos para fluxo de dados



Fonte: ETDE\_Projecao\_Introd\_LV\_parte1.pdf

O LabVIEW foi criado para interagir com outros produtos de software, sejam estes de outras abordagens de desenvolvimento ou plataformas de fonte aberta (AMBIENTE GRÁFICO DE DESENVOLVIMENTO DE SISTEMAS LABVIEW, 2017). Os programas em LabVIEW são conhecidos como VI's (*Virtual Instruments*) e são compostos de três partes principais: Painel frontal, Diagrama de blocos e Ícones conectores. Um exemplo para uma VI genérica é apresentado na Figura 20, onde temos, da esquerda para a direita, o painel frontal, o diagrama de blocos e o ícone conector.

Figura 20-Exemplo de uma VI genérica com o LabVIEW.



Fonte: ETDE\_Projecao\_Introd\_LV\_parte1.pdf.

O painel frontal é a interface com o usuário enquanto que o diagrama de blocos pode ser interpretado como o código de programação para controlar os objetos do painel frontal. Os ícones conectores são os itens necessários para montar o diagrama de blocos e criar o fluxo

necessário para a manipulação dos dados. Os programas criados podem funcionar de forma paralela e simultânea e, como o programa é compilado e não interpretado, a performance desenvolvida no NI LabVIEW é comparável com as linguagens de programação de alto nível.

Por meio de VI's pode-se controlar as funcionalidades de software e hardware da plataforma NI ELVIS II e ter o controle dos processos e experimentos desenvolvidos em conjunto com a plataforma supracitada. O LabVIEW oferece ferramentas para resolver os problemas com maior rapidez e eficiência. As áreas de aplicações mais frequentes são: aquisição de dados e processamento de sinais (medições, processamento de sinais e análises avançadas); Controle de instrumentos (automatização da coleta de dados, controle de vários instrumentos e visualização dos testes); automatização de sistemas de teste e validação (validação ou teste de fabricação de seu produto, e visualização dos testes); Sistemas embarcados de monitoramento e controle (reutilização de códigos ANSI C e HDL, integrar hardware pronto para o uso, criar protótipos, acessar ferramentas especializadas para a área médica, robótica e outras mais); e especialmente para o ensino acadêmico (utilização de uma abordagem de aprendizagem prática e interativa, combinando o projeto de algoritmos com medições de dados do mundo real) (RADZYNER & MANFREDINI, 2011).

#### 2.4.2 Principais Características do NI ELVISmx

O NI ELVISmx é um software desenvolvido pela *National Instruments* baseado na programação de fluxo de dados utilizado em NI LabVIEW. Por utilizar uma plataforma de desenho e desenvolvimento que utiliza uma linguagem de programação visual, o NI ELVISmx apresenta-se na forma de instrumentos virtuais (VI's). O software inclui instrumentação SFP (*soft front panel*), VI's de LabVIEW e os blocos *SignalExpress* previsto para a série NI ELVIS II. Ele é o software necessário para comunicação entre o computador e a plataforma NI ELVIS II de modo que só é ativado, permitindo o manuseio de suas VI's, quando a plataforma é conectada e ligada ao computador com o software instalado. De acordo com exposto em (NI ELVIS II, 2016), não se pode modificar diretamente o código fonte das VI's mas pode-se modificar ou melhorar a funcionalidade dos instrumentos modificando o código LabVIEW. Para maiores detalhes, consultar o *User Manual- 2008, NI Educational Laboratory Virtual Instrumentation Suite II* (NI ELVIS™ II).

O NI ELVISmx também apresenta um painel de acesso das VI's que fica disponível para a interação com o usuário. Possui 12 (doze) instrumentos virtuais que são acessíveis por meio do click em sua referida VI e que possui as mesmas funcionalidades de seus equivalentes

em hardware. Os detalhes das VI's e suas funções são apresentadas nas subseções 2.3.1 à 2.3.13 deste trabalho. Deve-se ter em mente que a utilização do instrumento virtual não deve correr conjuntamente com seu equivalente em hardware presente na estação de trabalho da plataforma NI ELVIS II pois gera conflito. Para mais informações sobre os conflitos existentes deve-se consultar Manual Del Estudiante Ni Elvis II.

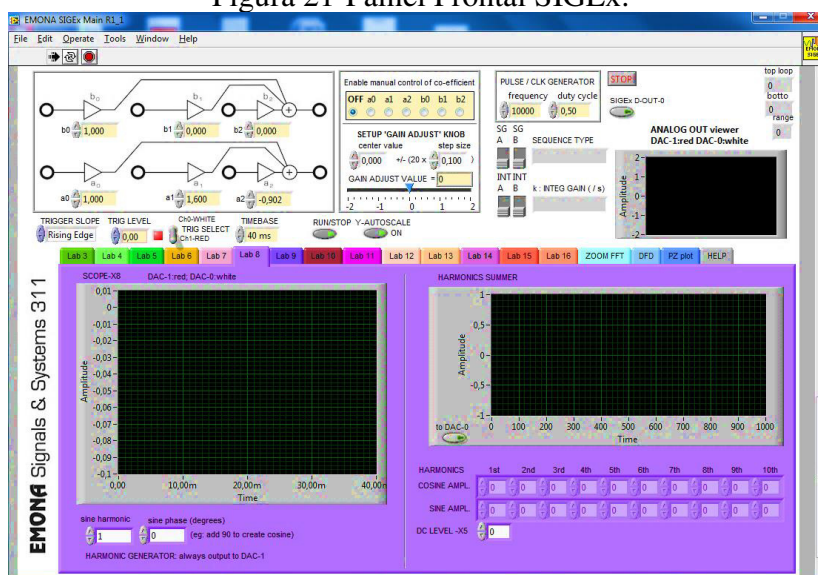
### 3 A PLACA EMONA SIGEX ETT 311

A placa Emona SIGEx Signal & Systems ETT 311, para uso na plataforma de prototipagem multidisciplinar NI ELVIS II, foi desenvolvida especificamente para o ensino prático de Sinais e Sistemas nos cursos de Engenharia Elétrica. Sua proposta é apresentar um meio prático para o ensino da disciplina Análise de Sinais e Sistemas, permitindo uma visualização e interação com os conceitos e princípios teóricos desenvolvidos no decorrer da disciplina supra citada. Os experimentos propostos no manual da placa usada conjuntamente com a plataforma NI ELVIS II envolvem os conceitos de linearidade de sistemas, convolução, polos e zeros no domínio de Laplace, dentre outros. (NATIONAL INSTRUMENTS, 2008). Deste parágrafo em diante, a placa Emona SIGEx Signal & Systems será referenciada apenas por placa SIGEx.

O conjunto montado por meio da plataforma NI ELVIS II e a placa SIGEx transforma o módulo numa plataforma de ensino dinâmica para o ensino e análise de sinais e sistemas. Ela permite, por meio de uma organização modulada de seus componentes de circuitos, a montagem fácil e rápida de experimentos voltados para esta área e uma análise direta dos sinais gerados e enviados para a circuitaria física dos sistemas presentes na placa, operando em conjunto com o software para análise computacional refletido em seu painel frontal. Além disso, a sua organização visual é prática e de fácil localização e utiliza uma simbologia comum aos estudantes de engenharia.

O ponto diferencial do uso da placa SIGEx em comparação com as demais placas Emona disponíveis é o fato desta ser organizada de modo a apresentar todos os instrumentos necessários em uma tela virtual completa denominada de Painel Frontal da SIGEx (SPF, abreviação do inglês para *SIGEx Painel Front*). O SPF apresenta todos os comando necessários ao desenvolvimento dos experimentos e à coleta de dados, permitindo, por exemplo, apresentar tanto as telas disponibilizadas com a resolução visível quanto gerar um modelo simplificado dos gráficos. O SPF é organizado em guias que reúne todos os instrumentos necessários para cada experimento, conforme apresentado na Figura 21.

Figura 21-Painel Frontal SIGEx.



Fonte: Adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.1 Requisitos de Instalação e uso da placa Emona Sigex ETT 311

A principal recomendação a respeito do uso e instalação da placa SIGEx dada pela fabricante diz respeito ao perigo de descargas eletrostáticas (RADZYNER & MANFREDINI, 2011). Embora este produto tenha sido projetado para ser o mais robusto possível, a descarga eletrostática (ESD) pode danificá-lo ou perturbá-lo. Assim, ele deve ser protegido todo tempo contra a ESD. (Traduzido de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1 introduction, 2011). Para maiores detalhes a respeito das medidas de segurança contra descargas eletrostáticas deve ser consultado o manual do fabricante.

Para utilizar a placa SIGEx junto à plataforma NI ELVIS II torna-se necessário a instalação do software LabVIEW 2009 ou superior e do NI ELVIS. O software da Emona SIGEX é instalado através do CD-ROM fornecido junto com a placa que inclui a SIGEx SFP, o Manual do Usuário e arquivos PDF Manual Lab. Disposto destes softwares instalados basta seguir para as conexões físicas de energização da plataforma NI ELVIS II, já com a placa instalada. Logo que a plataforma for energizada o computador reconhecerá comunicação com a mesma.

O kit SIGEx inclui todos os cabos e conectores necessários ao desenvolvimento dos experimentos. Algumas convenções são utilizadas:

- a) Terminais indicados por um círculo representam sinais analógicos, normalmente com tensão de  $\pm 2$  V;

- b) Terminais indicados por um quadrado representam sinais digitais de nível TTL  $\pm 5$  V;
- c) Terminais de entrada dos blocos da placa são sempre posicionados à esquerda e os terminais de saída sempre estarão a direita de cada bloco funcional.

Os sinais gerados pela placa SIGEx são aplicados aos instrumentos presentes na plataforma NI ELVIS II através da Placa Universal de Base Emona ETT-040 em conexão com o circuito da ELVISmx, e após o processamento pelo LabVIEW eles são apresentados na tela como requerido. A placa SIGEx é um bom exemplo dessa integração de hardware disponível e controle de software (RADZYNER & MANFREDINI, 2011).

### 3.2 Módulos da placa Emona SIGEx Signal & Systems ETT 311

A placa SIGEx personaliza a instrumentação disponível na NI ELVIS para criar instrumentos de experimentos específicos que podem ser utilizados para criar muitas estruturas diferentes de circuitos (RADZYNER & MANFREDINI, 2011). Ela é organizada em uma sequência de blocos, compostos por circuitos eletrônicos, que geram uma função simples e que isoladamente não compõem um experimento. Para a realização de um experimento, blocos diferentes com funções diferentes são interligados de modo a constituir um circuito específico e produzir o efeito proposto em cada guia de experimento. Na Figura 22 tem-se uma visão geral da placa SIGEx e na Figura 23 tem-se uma visão da placa conectada à plataforma NI ELVIS II.

Figura 22-Layout da placa Emona SIGEx ETT311

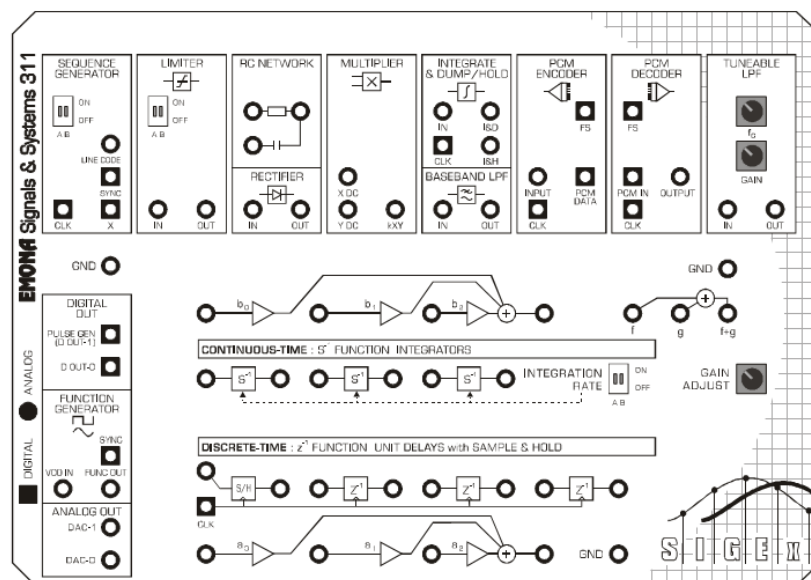
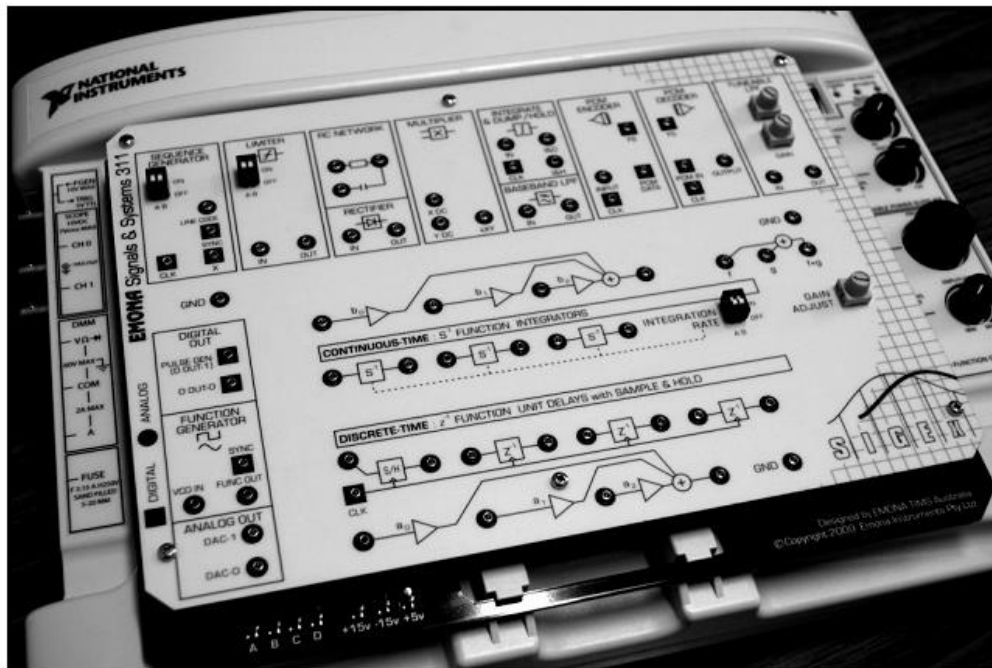


Figura 23-Placa Emona SIGEx acoplada a NI ELVIS II

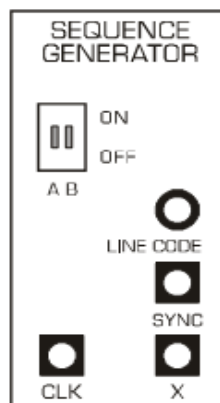


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.1 Gerador de Sequência (Sequence Generator)

O módulo rotulado de *SEQUENCE GENERATOR*, ou Gerador de Sequência, no português, possibilita a geração de linhas de códigos binários com nível lógico TTL de cinco volts para nível lógico 1 e zero volts para nível lógico zero. Possui dois micro interruptores chamados de chaves DIPS que permitem a seleção de quatro tipos diferentes de sequências de dados, conforme mostrado na Figura 24.

Figura 24-Módulo Gerador de Sequência do SIGEx.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

O fluxo de dados gerado é disponibilizado na saída *LINE CODE* do módulo *SEQUENCE GENERATOR* e seu funcionamento é sincronizado por meio de um sinal de *clock*

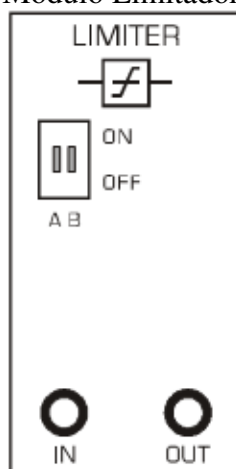


gerado de dois outros possíveis pontos de acesso da placa: *PULSE GENERATOR* ou do *SYNC*. O estado dos interruptores DIP é exibido na SFP SIGEx.

### 3.2.2 Limitador (Limiter)

O módulo Limitador (*LIMITER*) foi montado de modo a dispor ao usuário um circuito limitador de ganho ajustável. É usual para sinais senoidais analógicos ou para linhas de fluxo de dados codificados. A Figura 25 apresenta o referido módulo.

Figura 25-Módulo Limitador do SIGEx.

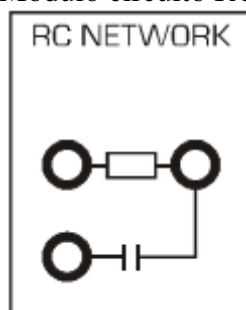


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.3 Circuito RC

O módulo de Circuito RC, ou *RC NETWORK*, apresentado na Figura 26 é constituído de um resistor e um capacitor conectados para uso como filtro passa baixa ou filtro passa alta, conforme o experimento requisitado.

Figura 26-Módulo circuito RC do SIGEx.

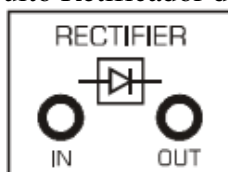


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.4 Circuito Retificador de meia onda (Rectifier)

O módulo circuito retificador utiliza um diodo comercial para retificação de meia onda de sinal senoidal, conforme mostrado na Figura 27.

Figura 27-Módulo Circuito Retificador de Meia Onda do SIGEx.

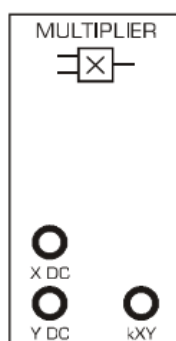


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.5 Circuito Multiplicador (Multiplier)

A Figura 28 apresenta o módulo referente ao circuito multiplicador (*MULTIPLIER*). Ele tem uma estrutura de modo a possibilitar a multiplicação de dois sinais analógicos de entrada com ganho aproximadamente unitário.

Figura 28-Módulo Circuito Multiplicador do SIGEx.

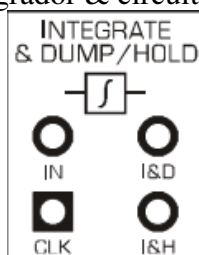


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.6 Integrador e circuito Dump/Hold (Integrate & Dump/Hold)

O termo *Dump* relaciona-se a “despejar”. Para o circuito em questão diz respeito a apresentar na saída imediatamente o valor integrado do sinal de entrada. Já o modo *Hold* refere-se a “armazenar” o que, neste contexto, refere-se a “segurar” o sinal anteriormente integrado. Nos dois modos, este módulo permite a integração de sinais ao longo de um período de uma forma de onda de entrada em correlações e funções de filtragem. Seu funcionamento ocorre em sincronia com um sinal de *clock* e só integra um sinal de entrada por vez. A Figura 29 apresenta o bloco Integrador.

Figura 29-Módulo Integrador & circuito Dump/Hold do SIGEx.

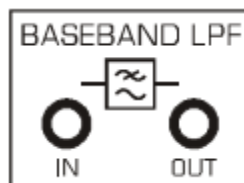


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.7 Filtro Passa-Baixas (Baseband LPF)

O filtro passa baixas (*BASEBAND LPF*) apresentado na Figura 30 é do tipo Butterworth de quarta ordem e serve tanto como análise de sinais como para funções gerais de filtragem.

Figura 30-Filtro passa baixas do SIGEx.

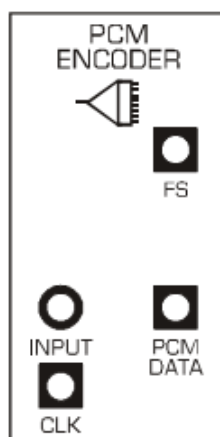


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.8 Codificador por Modulação de Código de Pulso (PCM Encoder)

O módulo Codificador por Modulação de Código de Pulso (*PCM ENCODER*), apresentado na Figura 31, é capaz de implementar tal modulação em um único sinal analógico por vez e gerar um código de 8 bits. Possui uma taxa de amostragem com um fluxo de dados PCM de até 20 kbps. Isso permite o uso de uma frequência para baixos sinais no limite *Nyquist* de cerca de 1,25 KHz.

Figura 31-PCM Encoder do SIGEx.

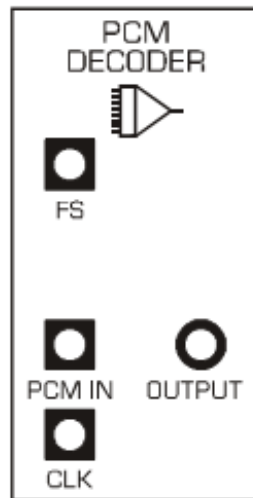


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.9 Decodificador para modulação em código de pulso (PCM Decoder)

Este módulo é capaz de decodificar um fluxo de dados digitais de até 8 bits gerados pelo codificador PCM descrito na Seção 3.2.8. É necessário um sincronizador de sistemas para garantir a sincronização e não há filtro na saída do módulo que possa verificar a quantização do sinal. A Figura 32 apresenta o módulo decodificador.

Figura 32-Decodificador para modulação em código de pulso do SIGEx.

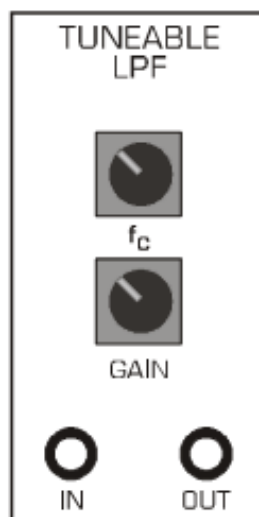


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.10 Filtro Passa Baixa Ajustável (Tuneable Low Pass Filter)

Este módulo é constituído por um filtro elíptico de oitava ordem com frequência de corte e ganho ajustáveis, conforme mostrado na Figura 33. Pode processar sinais analógicos e sinais digitais em nível TTL.

Figura 33-Filtro Passa Baixa Ajustável do SIGEx.

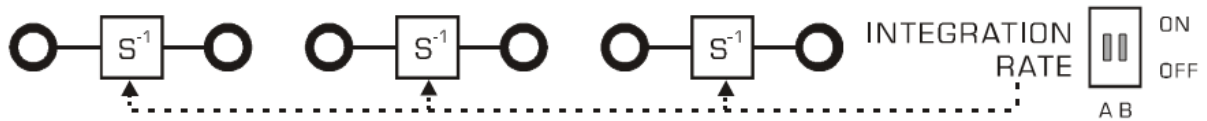


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.11 Integradores (Integrators)

Trata-se de três blocos montados com integradores simples, conforme mostrado na Figura 34, e interligados a mesma chave DIP seletora que é usada para definir a taxa de integração dos blocos. São utilizados para os experimentos no domínio de Laplace.

Figura 34-Integradores.

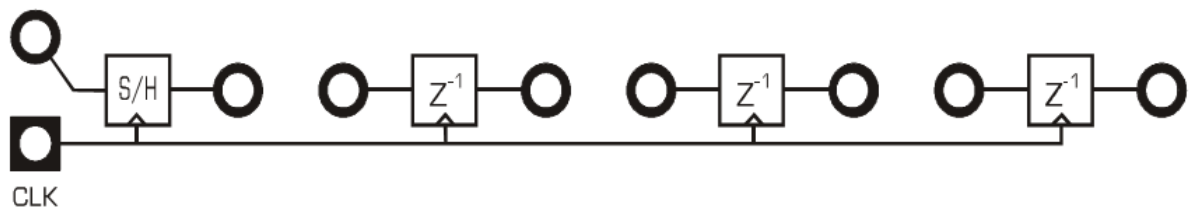


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.12 Módulo S/H (Sample & Hold) e Unidades de Atraso.

O circuito eletrônico *Sample & hold* tem a função de reter o valor de uma amostra de sinal analógico de entrada do sistema e mantê-lo por um tempo pré-determinado, para ser usado posteriormente em determinada aplicação, como por exemplo na conversão Analógico-Digital. O tempo em que a amostra é mantida pode ser determinado por um pulso de *clock*. No caso do bloco disponível na placa SIGEx, apresentado na Figura 35, ele retém um valor de amostra por período de clock em nível TTL. Cada unidade de atraso, rotulada por  $Z^{-1}$ , produz um atraso em sinal discreto no tempo de uma unidade e é bastante usado na implementação de filtros digitais FIR e IIR.

Figura 35-Módulo S/H e unidades de atraso.

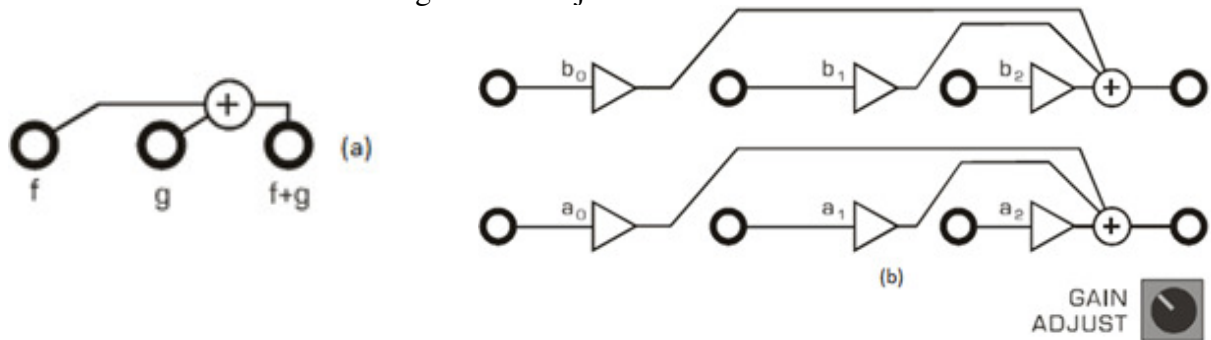


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.13 Somadores com ganho ajustável e somador de entradas simples.

A placa SIGEx dispõe de dois conjuntos de circuitos somadores. Um dos conjuntos é composto apenas por um somador simples de duas entradas, sem ajuste de ganho, conforme mostrado na Figura 36(a). O outro conjunto dispõe de um arranjo maior com duas seções somadoras com entradas nomeadas por:  $(a_0, a_1, a_2)$  e  $(b_0, b_1, b_2)$  com ganhos ajustáveis, conforme mostrado na Figura 36(b). Os ganhos são ajustáveis através do painel frontal SFP e os somadores são normalmente utilizados para implementar os canais de feedback para gerar sistemas com realimentação.

Figura 36-Conjunto de Somadores.



(a) Somador simples

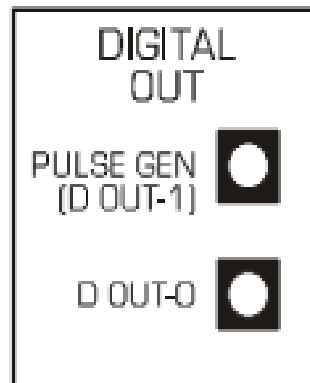
(b) Somadores de ganhos ajustáveis.

Fonte: Fundamentals of Signal &amp; Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.14 Acesso ao Gerador de Pulsos e Saída Digital da NI Elvis

O Gerador de Pulsos da plataforma NI ELVIS II possui uma gama de frequências e de ciclo de trabalho e isso pode ser controlada por meio do SFP da placa SIGEx. Nos experimentos propostos esse sinal é disponibilizado na saída de nome Pulse GEN (D OOUT-1), conforme mostrado na Figura 37 e é utilizado para gerar o sinal de *clock* necessário nos experimentos. Por outro lado, a saída digital de nome D OUT-0, mostrado na Figura 40 não é utilizada nos experimentos propostos.

Figura 37-Gerador de Pulso e Saída Digital.



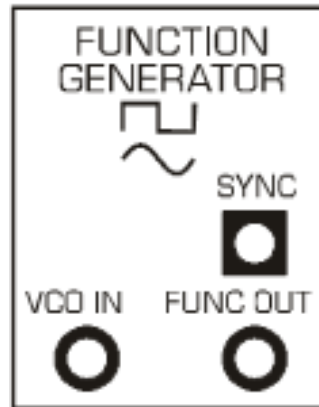
Fonte: Fundamentals of Signal &amp; Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.15 Gerador de Funções (FUNCTION GENERATOR)

A plataforma NI ELVIS II dispõe de um Gerador de Funções (*FUNCTION GENERATOR*) tal qual o descrito na Seção 2.3.4. Neste caso, os sinais gerados estão disponíveis nas saídas da placa SIGEx, No módulo *FUNCTION GENERATOR*, conforme apresentado no módulo na Figura 38. O controle dos sinais entregues na saída do módulo *FUNCTION GENERATION* é realizado por meio do painel do NI ELVIS II *Instrument*

*Launcher.*

Figura 38-Gerador de Função da placa Emona SIGEx ETT 311.

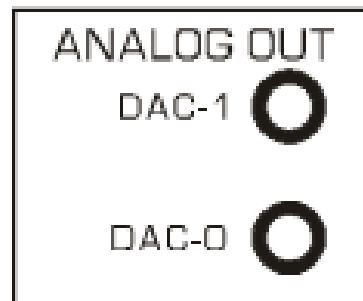


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.2.16 Saídas Analógicas (Analog Out)

A placa SIGEx possui duas saídas analógicas intituladas DAC-0 e DAC-1, conforme mostrado na Figura 39, que possibilitam o uso de diferentes tipos de onda periódica, de acordo com o experimento a ser realizado.

Figura 39-Saídas Analógicas da Emona SIGEx.

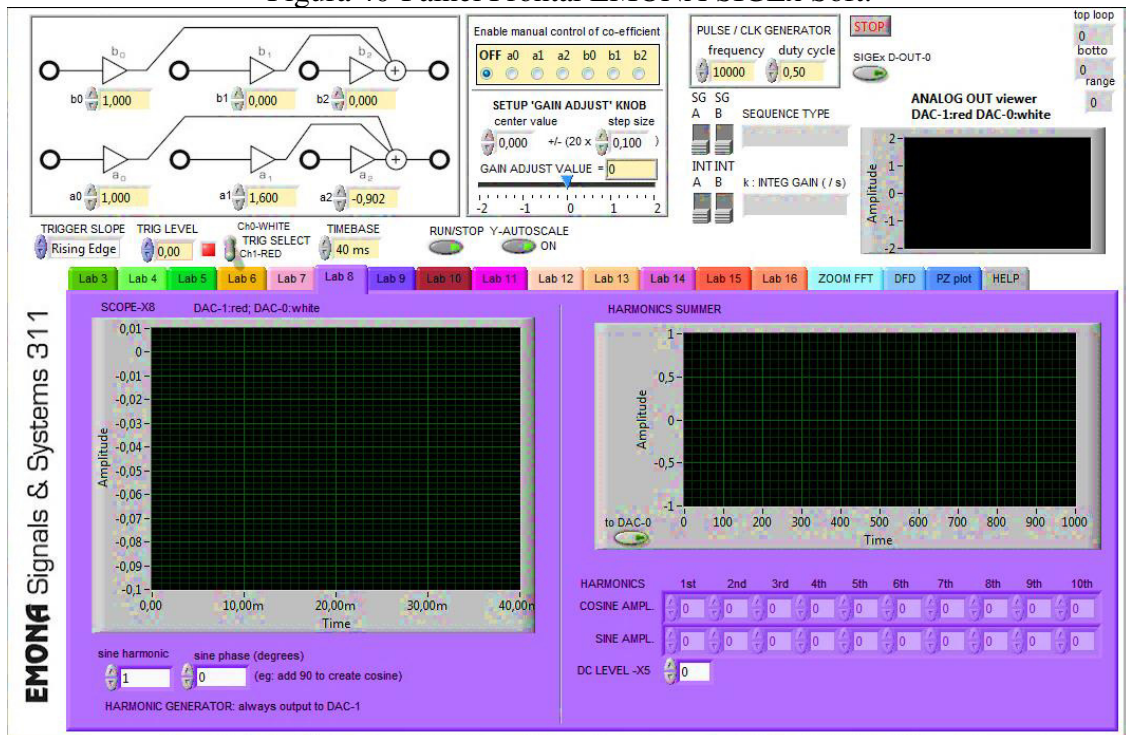


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

## 3.3 Painel Frontal Emona SIGEx Soft (SFP)

O painel frontal da placa SIGEx é visto no display de um PC e pode ser utilizado para controlar elementos do hardware SIGEx, como também para fornecer a instrumentação necessária para se medir na prática experimentos específicos, dispostos nas abas (RADZYNER & MANFREDINI, 2011). Tanto a placa quanto o Painel Frontal SIGEx foram desenvolvidos para uso na academia e permite que os usuários tenham acesso aos códigos fontes das VI's por meio do CD SIGEX de instalação, disponibilizado com o kit. A Figura 40 mostra a visão do painel frontal SIGEx disponibilizado para utilização da placa.

Figura 40-Painel Frontal EMONA SIGEx Soft.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

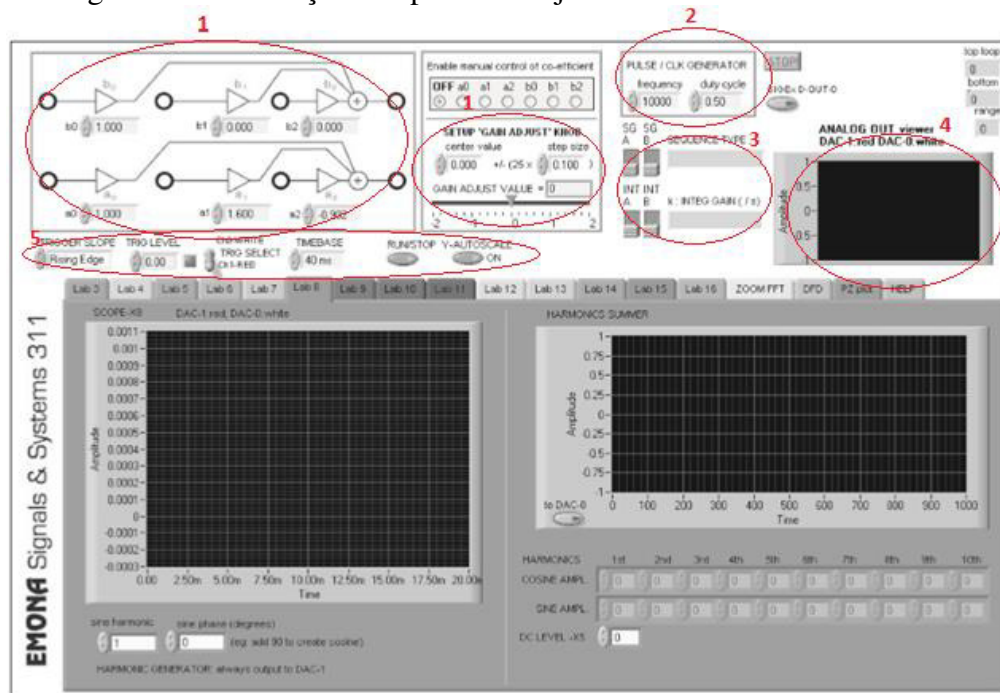
Na Figura 41 são destacadas as localizações dos pontos de ajustes no SFP.

- Na parte interna do círculo 1 estão os ajustes de ganhos para os somadores, que são atualizados automaticamente e enviados ao hardware da placa em conjunto com a plataforma NI ELVIS II. Da esquerda para a direita tem-se os ajustes dos ganhos para os somadores de três entradas e o ajuste para o GAIN ADJUST, este último permitindo valores em nível de rampa. Isso permite que determinada faixa de valores possa ser ajustável através de um botão.
- Na parte interna do círculo 2 tem-se o ajuste do gerador de pulsos (*PULSE/CLK GENERATOR*), que é realizado nas janelas definidas por *FREQUENCY* e *DUTY CYCLE* assim como a linha D-OUT-0 pode ser alterada.
- Na parte interna do círculo 3 encontra-se as chaves DIP's indicadas por SG (*SEQUENCE TYPE*) e INT (*INTEG GAIN*) e são selecionadas conforme o tipo de sinal desejado.
- Na parte interna do círculo 4 tem-se a tela indicada por *ANALOGIC OUT VIEWER*, que apresenta o sinal disponibilizado nas saídas DAC-0 e DAC-1 do bloco saída analógica apresentado em 3.2.16. Estas variam conforme o experimento desenvolvido.



- e) Na parte interna do círculo 5, tem-se os controles para a tela do osciloscópio. O *Trig level* define o nível de tensão de disparo, podendo ser ajustado em 0 V ou 1 V. O *Trig slope* é utilizado para selecionar se a leitura do sinal será desencadeada na borda positiva ou na borda negativa. O *Triggered LED* indica quando um ponto de disparo ocorre, ficando verde, e o *Trig select* seleciona qual o canal do osciloscópio está funcionando como gatilho. Com o *Timebase* a escala de tempo, eixo x da tela do *ecran*, pode ser selecionada. O RUN/STOP possibilita pausar a leitura do osciloscópio e com o botão *Y autoscale* colocado em ON, o eixo y fica com sua escala no modo de auto ajuste, útil no estudo de sinais de amplitude variável.

Figura 41-Localização dos pontos de ajustes no Painel Frontal SIGEx.

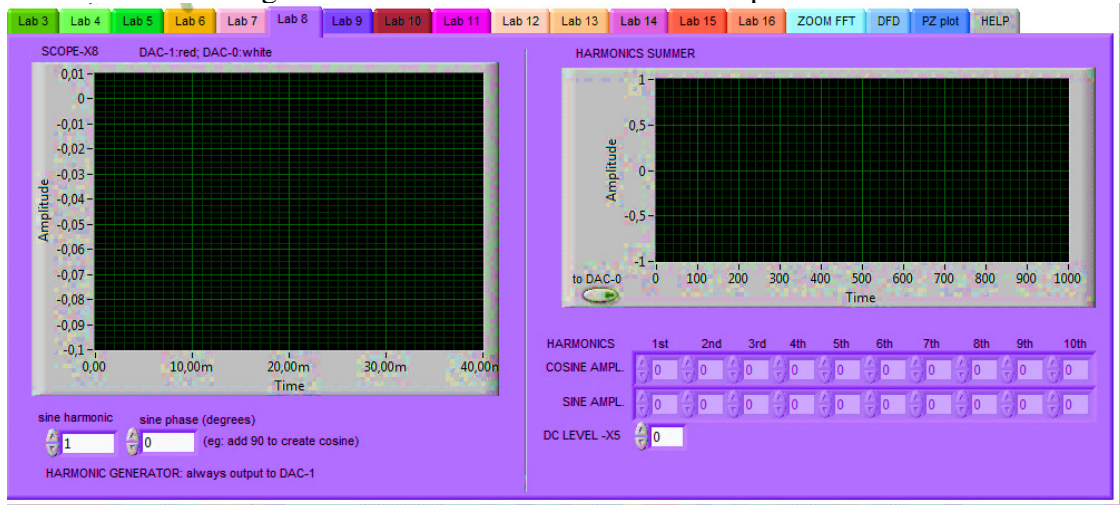


Fonte: Adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.3.1 Guias dos Laboratórios de Experimento

A parte inferior do SFP vista no display de um PC apresenta as chamadas SFP TAB (Painel Frontal de Visualização da Guia), divididas em guias, cada uma concentra as informações e ajustes necessários para o desenvolvimento de um experimento diferente. Estas guias são numeradas de Lab 3 até Lab 16, ZOOM FFT, DFD, PZ plot e HELP. A Figura 42 apresenta as telas de visualização das medições e os TABs. A seleção do experimento se dá pelo click com o mouse na referida guia e isso habilita e libera o uso da instrumentação necessária. Nos experimentos onde os cursores X e Y estão habilitados as medições se tornam mais rápidas e precisas.

Figura 42-Guias dos Laboratórios de Experimentos.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Na Tabela 2 são apresentados os experimentos propostos pelo fabricante da placa SIGEx e estão dispostos nas guias numeradas de Lab 3 até Lab 16. Estes experimentos propostos têm por objetivo principal servir de base para uma visualização prática e rápida dos conteúdos referentes a disciplina de Análise de Sinais e Sistemas.

Tabela 2-Experimentos propostos para a placa SIGEx

Guias	Experimentos Propostos	Guias	Experimentos Propostos
Lab 3	Sinais especiais, características e aplicações	Lab 10	Análise do domínio do tempo de um circuito RC
Lab 4	Sistemas lineares e não lineares	Lab 11	Polos e zeros no domínio de Laplace
Lab 5	Desvendando a convolução	Lab 12	Amostragem e aliasing
Lab 6	Integração, convolução, correlação e filtros correspondentes	Lab 13	Conversão analógico-digital
Lab 7	Explorando números complexos e exponenciais.	Lab 14	Filtros de tempo discreto com sistemas FIR
Lab 8	Construindo um analisador de série de Fourier	Lab 15	Polos e zeros no plano z com sistemas IIR
Lab 9	Análise do espectro de vários tipos de sinal	Lab 16	Filtros de tempo discreto - aplicações práticas

Fonte: Feito pelo autor.

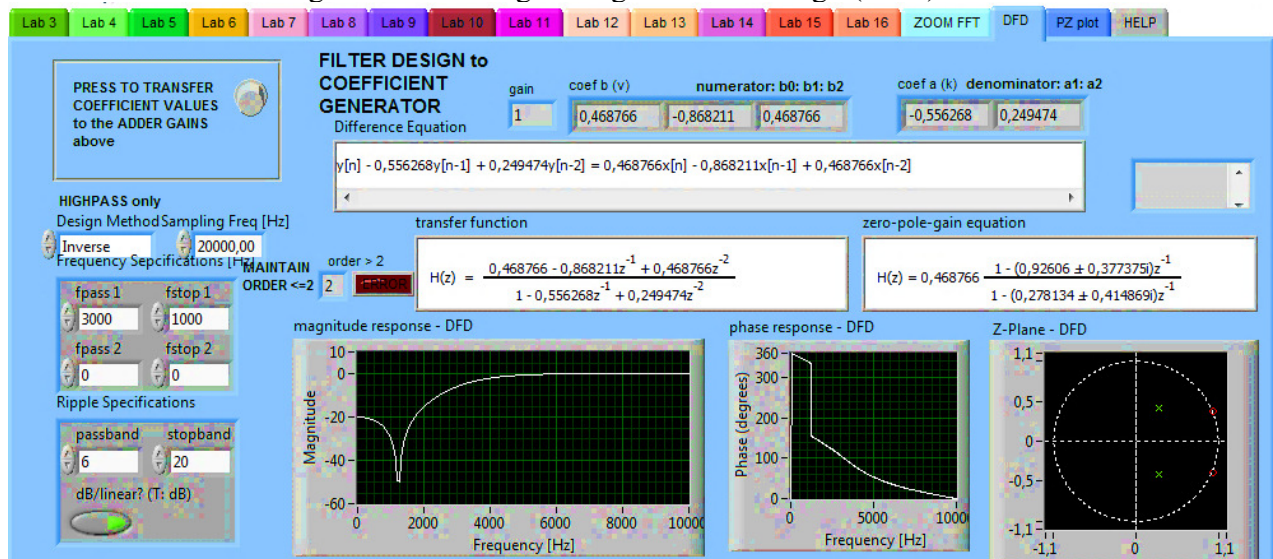
Alguns experimentos propostos podem ser descartados para o propósito deste trabalho pois, tratam-se de conhecimentos adquiridos em disciplinas anteriores. Estes experimentos estão contidos no Lab 7, Lab 10, Lab 11 e Lab 16, respectivamente.

### 3.3.2 Guia Design de Filtro Digital (Digital Filter Design - DFD)

Neste guia encontram-se as ferramentas necessárias para o projeto de filtros digitais. O usuário seleciona um tipo de filtro a partir do qual a função de transferência será calculada. A partir deste os coeficientes da função de transferência são extraídos, configurados e enviados ao hardware da placa de forma automática. A Figura 43 apresenta um exemplo conforme descrito anteriormente. Como pode ser observado, as respostas calculadas são exibidas na tela.

A placa SIGEx é fisicamente limitada para filtros de até segunda ordem. Acima disso uma mensagem de erro é emitida pelo sistema da placa.

Figura 43-Aba da guia Digital Filter Design (DFD).

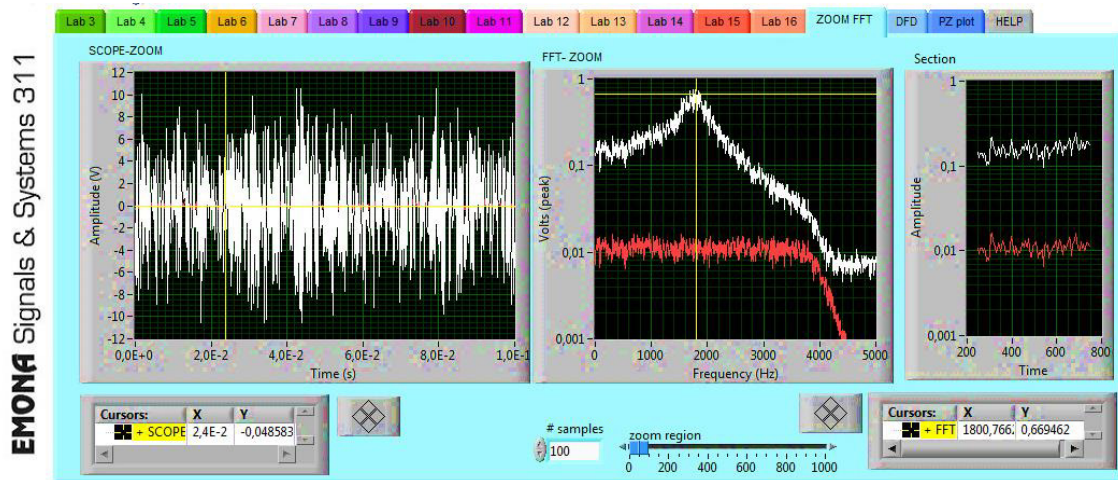


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.3.3 Guia ZOOM FFT

Esta guia não está relacionada a um experimento em particular mas foi desenvolvida para propósito geral de visualização na tela relativa ao SIGEx. Ela possui um display de osciloscópio, um display de espectro do sinal e um display de ampliação para a FFT (Transformada Rápida de Fourier). Este último é um display de mil pontos que possibilita definir a quantidade de amostras a ser apresentada. A Figura 44 apresenta a localização dos comandos e ajustes da guia.

Figura 44-Guia ZOOM FFT.

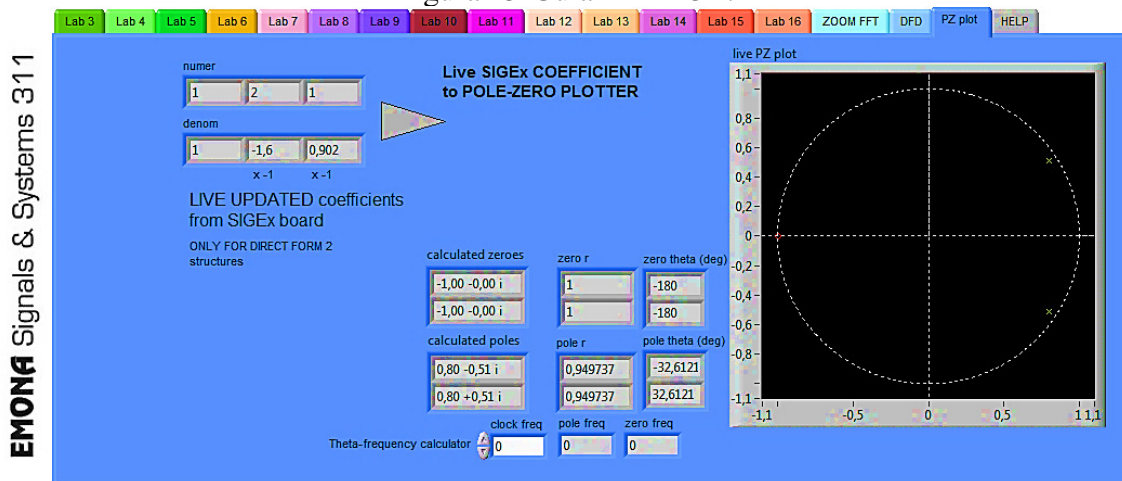


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 3.3.4 Guia PZ PLOT

Esta guia usa componentes e as respostas obtidos na guia Digital Filter Design para calcular e plotar os polos e zeros sobre o círculo unitário dos coeficientes da função de transferência, configurado diretamente pela placa SIGEx . Uma utilização interessante para esta guia é quando utiliza-se o *Gain Adjust* para modificar manualmente os ganhos dos somadores triplos e vê-los variando simultaneamente no gráfico de polos e zeros do círculo unitário mostrado na Figura 45 abaixo.

Figura 45-Guia PZ PLOT.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.



#### 4 DESENVOLVIMENTO DA PARTE EXPERIMENTAL

Os resultados dos experimentos apresentados nesta seção dizem respeito as sugestões presentes no guia de experimentos da fabricante da placa em teste. Optou-se por utilizar os experimentos propostos no intuito de testá-los e identificar suas características e até que ponto respondem a sua proposta, verificando assim sua potencialidade e suas incoerências. Tanto o guia quanto o próprio manual da placa não apresentam versões em língua portuguesa, deixando margem para uso de linguagem técnica para preenchimento das lacunas que surgiram durante a tradução para aplicação. No geral, o texto é repetitivo nos exercícios, o que o torna por vezes confuso mas, mesmo assim, ainda consegue transmitir o passo a passo do processo sem perda de sentido.

Foram selecionados 10 dos 16 experimentos que compõem a proposta da placa para serem apresentados neste trabalho por serem os que melhor responderam a proposta apresentada e mais se adaptaram a realidade da disciplina Análise de Sinais e Sistemas ministrada no curso de Engenharia Elétrica da Universidade Federal do Maranhão. Estes foram:

Lab 3 – Sinais Especiais, características e aplicações: diz respeito a realização de teste de tempo de resposta de sistemas a entrada degrau e impulso, apresenta a forma prática de criar um impulso e verifica como uma onda senoidal tem características singulares que a torna um sinal de bom uso geral em sistemas;

Lab 4 – Sistemas lineares e não lineares: verifica como a propriedade da homogeneidade e aditividade são suficientes para testar e determinar a linearidade de um sistema;

Lab 5 – Desvendando a convolução: propõem o conhecimento intuitivo do processo pelo qual um sistema pode ser completamente caracterizado por sua resposta ao impulso;

Lab 6 – Integração, convolução, correlação e filtros combinados: apresenta o processo de correlação entre sinais para verificar seu nível de similaridade e qual a sua relação com o processo de convolução, para apresentar o conceito de filtros combinados;

Lab 8 – Construindo um analisador de série de Fourier: propõem o trabalho de filtragem de harmônicos em ondas arbitrárias construídas pelo usuário e a visualização prática da composição de sinais como somatório de senóides e cossenóides;

Lab 9 – Análise do espectro de vários tipos de sinais: verifica a influência da mudança da frequência de um sinal de saída e a frequência e forma de seu espectro de sinal, além de fazer

um breve estudo sobre a função  $\text{sinc}(x)$  e apresentar as noções de ruído branco gaussiano aditivo para estudo de canal ruidoso;

Lab 12 – Amostragem e aliasing: de forma prática e direta, realiza o processo de amostragem para sinais e estuda o efeito aliasing existente em meios de recuperação de sinal amostrado quando a taxa de amostragem de Nyquist não é respeitada;

Lab 13 – Conversão analógico -digital: realiza o processo de codificação binária de um sinal analógico para uso em um sistema, codificando-o e posteriormente decodificando e recuperando este mesmo sinal;

Lab 14 – Filtros de tempo discreto com sistema FIR: apresenta o estudo de filtros digitais com modelagem de resposta finita ao impulso;

Lab 15 – Polos e zeros no plano  $z$  com sistemas IIR analisa as topologias de um filtro digital com sistema IIR com e sem feedforward e como, a partir da localização de polos e zeros no plano  $z$ , o filtro pode ser caracterizado como passa-baixa, passa-alta ou passa-faixa.

Os experimentos que não aparecem aqui têm seu comentário reservado no item 4.11 desta seção, a saber, os experimentos Lab 1, 2, 7, 10, 11 e 16.

Vale salientar que o guia fornecido pelo fabricante trata-se de um material em desenvolvimento sendo o mesmo ainda a primeira edição de modo que até mesmo os resultados obtidos neste trabalho podem ser utilizados para o aprimoramento do mesmo. As afirmações teóricas apresentadas aqui condizem com o exposto em (HAYKIN, 2001), (OPPENHEIM, 2010), (HSU, 2004) e (LATHI, 2007).

#### **4.1 Sinais especiais, características e aplicações**

Neste tópico introdutório são abordados os três principais tipos de funções utilizadas para a investigação e modelagem de sistemas, a saber, a função degrau, a função impulso e a função senoidal. A proposta inicial para este experimento está relacionado com os seguintes itens:

- a) Resposta ao degrau e ao impulso para a caracterização do tempo de resposta do sistema;
- b) Utilização de sinal senoidal para análise de sistemas;
- c) Recuperação de um sinal digital.

##### *4.1.1 Fundamentação Teórica*

Segundo Hsu (HSU, 2004) o conceito e a teoria de sinais e sistemas são necessários em quase todas às áreas de Engenharia Elétrica e também em muitas outras disciplinas científicas e da engenharia. Esta afirmação serve de argumento para o desenvolvimento deste experimento pois visa o estudo de sinais mais comumente utilizados tanto para a modelagem quanto para a análise de um sistema em desenvolvimento ou já consolidado.

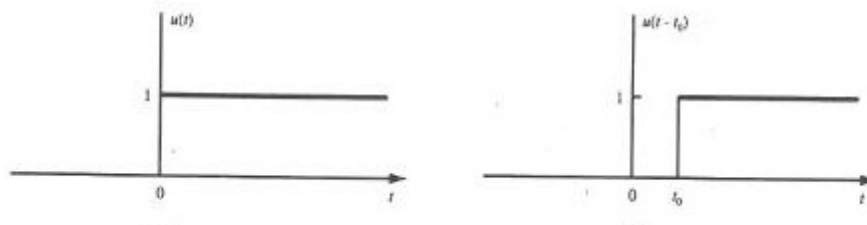
A necessidade de conhecer o comportamento e uso de sinais é útil para a simulação de condições de funcionamento. É de interesse para o estudante e para o professor de Análise de Sinais e Sistemas o bom entendimento destes três sinais que se apresentam em forma de função. Quando se trabalha com sinais e sistemas deve-se ser capaz de prever e testar o comportamento do mesmo frente as mudanças físicas inerentes aos componentes e interligações como as produzidas por capacitâncias e indutâncias parasitas, perda por comutação de sinais e perda por resistência de contatos. Como não se pode eliminar estes comportamentos, o sistema deve ser capaz de responder de forma adequada a isso. Em fase de estudo, desenvolvimento e prototipagem, alguns sinais são usados para teste e estes serão estudados a seguir.

O primeiro deles é o sinal degrau, modelado a partir da função degrau. De acordo com Hsu (HSU, 2004), a função degrau unitário é definida como:

$$u(t) = \begin{cases} 1 & t > 0 \\ 0 & t < 0 \end{cases}$$

A Figura 46 (a) apresenta esta função. Observe que para  $t=0$  o valor da função é indeterminado pois ela é descontinua. Na figura 46 (b) vê-se a função degrau deslocada no tempo.

Figura 46-Função degrau unitario



(a) Degrau unitário por definição

(b) Degrau unitário deslocado no tempo

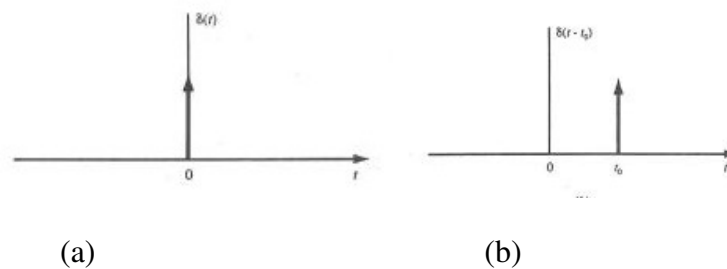
Fonte: adaptado de HWEI (2004).

O outro estudo recai sobre a função impulso, também conhecida como delta de Dirac. Segundo Haykin (HAYKIN, 2001) a função impulso é definida por:

$$\delta(t) = \begin{cases} 0 & t \neq 0 \\ \infty & t = 0 \end{cases} \quad \text{e} \quad \int_{-\infty}^{\infty} \delta(t) dt = 1$$

Desta forma, pode-se definir o impulso como o limite de uma função que tem uma área unitária dentro de um intervalo de tempo infinitesimal. Num sistema real esta função é utilizada para representar um distúrbio repentino de grande amplitude, mas com um tempo de duração muito curto. Na Figura 47 (a) tem-se a representação gráfica do impulso na origem dos eixos e na Figura 47 (b) o impulso deslocado de  $t_0$  no tempo.

Figura 47-Função Impulso.



Fonte: adaptado de HWEI (2004).

O último sinal usado no experimento é o senoidal tempo contínuo, conforme apresentado na Figura 48. Ele pode ser representado pela equação:

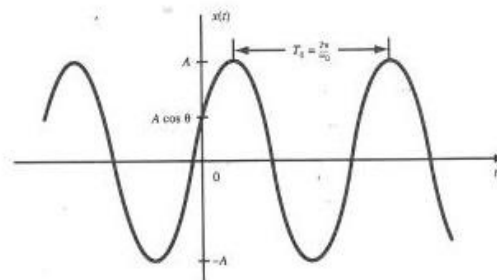
$$x(t) = A \cos(\omega_0 t + \theta)$$

Onde  $A$  é a amplitude,  $\omega_0$  é a frequência em radianos por segundo e  $\theta$  é o ângulo de fase em radianos.

O período fundamental de um sinal senoidal pode ser medido por meio da equação.

$$T_0 = \frac{2\pi}{\omega_0}$$

Figura 48-Sinal senoidal.



Fonte: adaptado de HWEI (2004).

Os três sinais aqui apresentados servem de “mecanismo universal” para a determinação da inércia em sistema elétrico/eletrônico e são aplicados em diferentes momentos



ao longo dos experimentos aqui desenvolvidos.

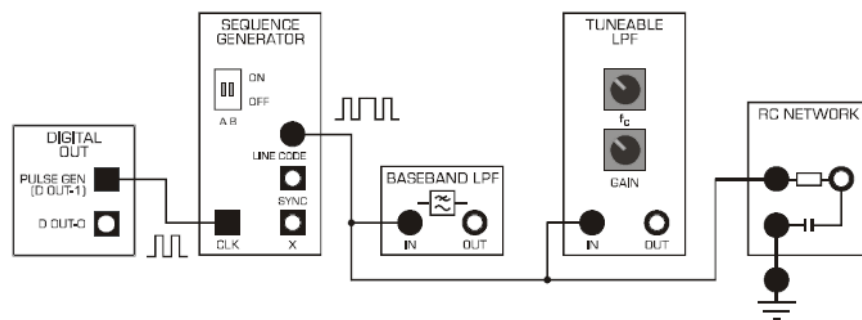
#### 4.1.2 Experimento

Neste tópico trabalha-se as consequências imediatas do retardo de resposta inerente aos sistemas físicos e realiza-se uma introdução ao processo de reconstrução de um sinal original. Ele é dividido em três partes diferentes e ao longo de seu desenvolvimento pode-se analisar os seguintes pontos:

- Como o tempo de resposta física inerente aos componentes eletrônicos pode gerar oscilações nas respostas (resposta ao degrau e ao impulso);
- Como um sistema responde a uma entrada senoidal e
- Como utilizar um circuito limitador para reconstruir um sinal.

Os resultados obtidos aqui seguem as orientações presentes no manual do fabricante. Num primeiro momento é analisado o tempo de resposta nos sistemas em teste para verificar a instabilidade destes quando na mudança de estado (nível) do sinal de entrada. A montagem é realizada conforme mostrado na Figura 49.

Figura 49-Sistema sob análise.



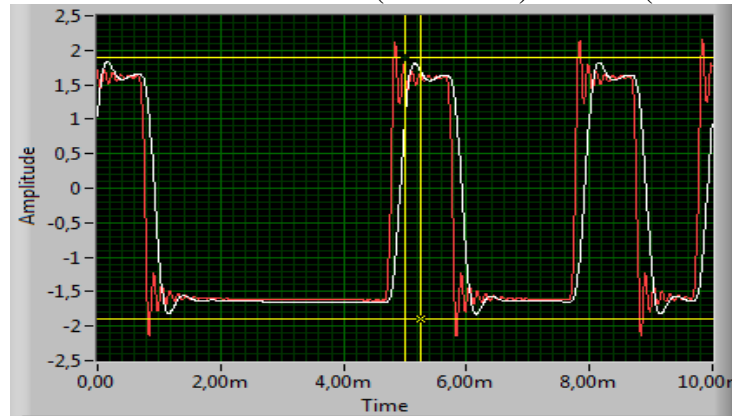
Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Para o gerador de pulso (saída *PULSE GEN* do módulo *DIGITAL OUT*) usou-se frequência de 1KHz e ciclo de trabalho (*DUTY CICLE*) de 0,5 (50%). As chaves DIP's do gerador de sequência (*SEQUENCE GENERATION*) foram postas na posição UP/UP e o osciloscópio ajustado para base de tempo de 10ms, canal zero (CH0) em nível de disparo de 1V. O módulo *TUNEABLE LPF* com os botões de frequência ( $f_c$ ) e de ganho (*GAIN*) ajustados para posição de 12 horas.

O menor intervalo de sequência gerado coincide com um período de clock que vale 1ms. Em seguida, a sequência gerada foi passada pelos módulos *BASEBAND LPF* (*BBLPF*),

signal que aparece em branco, e *TUNEABLE LPF (TLPF)*, que aparece em vermelho. A Figura 50 apresenta o resultado mencionado.

Figura 50-Saídas dos filtros BBLPF (em branco) e TLPF (em vermelho).

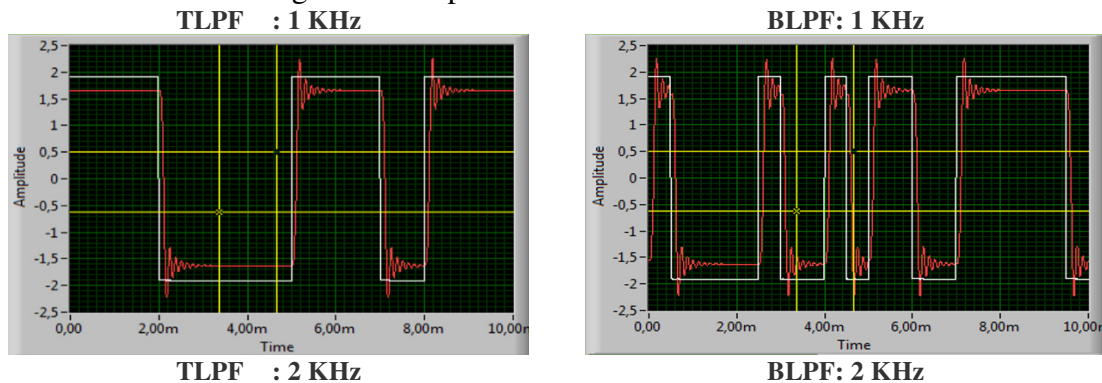


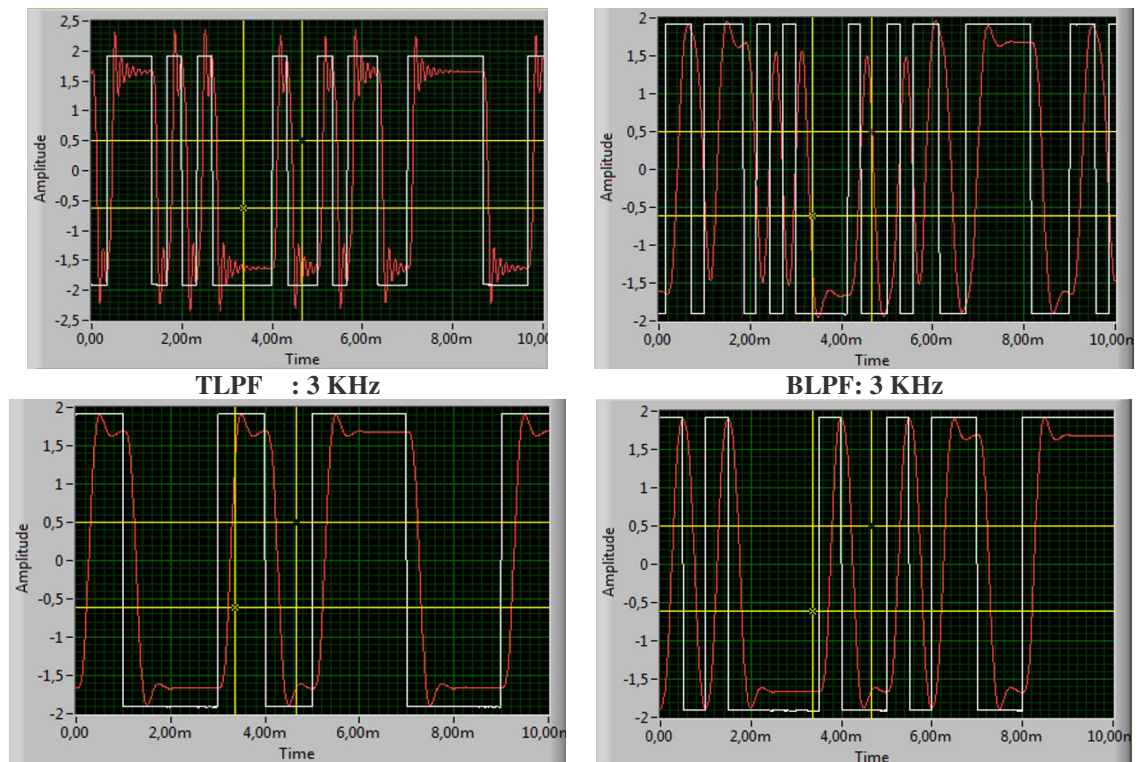
Fonte: Feito pelo autor.

Nota-se a presença de oscilações em ambos os sinais e as diferenças entre eles. O BBLPF possui overshoot menor se comparado ao TLPF. Este último apresenta uma sequência bem maior de oscilações antes de estabilizar. O comparativo entre as duas ondas dos sinais de saídas destaca o problema referente a inércia que sistemas físicos apresentam em relação a comutação do sinal.

Com a mudança da frequência do sinal de entrada ocorre variação na comutação para a borda de subida e para a borda de descida. No entanto, a reação do sistema com relação ao retardo de resposta e acomodação do sinal perdura. Na Figura 51 podem ser visualizados estes resultados no que diz respeito a resposta dada pelo TLPF e pelo BBLPF para valores de frequência de 1KHz, 2KHz e 3KHz.

Figura 51-Respostas dos Blocos TLPF e BBLPF.

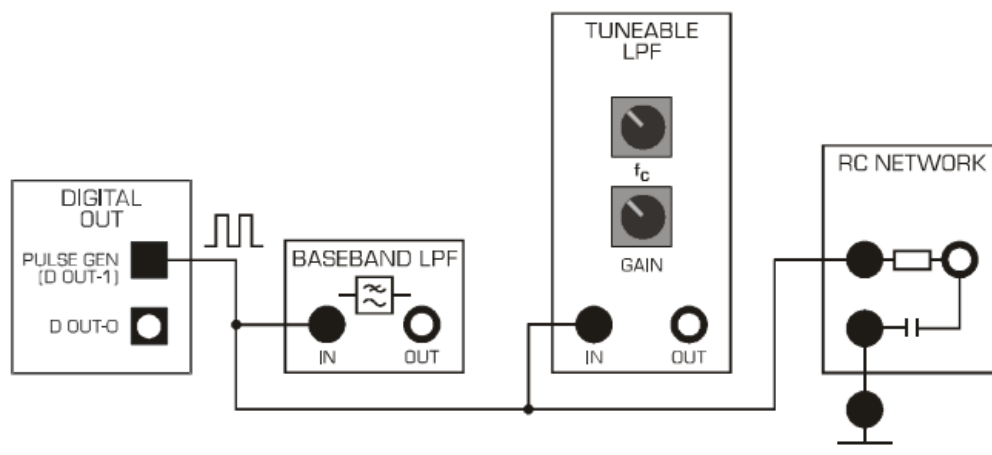




Fonte: Feito pelo autor.

O ponto seguinte verifica-se como ocorre a resposta a função degrau. A montagem é como a apresentada na figura 52.

Figura 52-Modelo para resposta ao degrau.

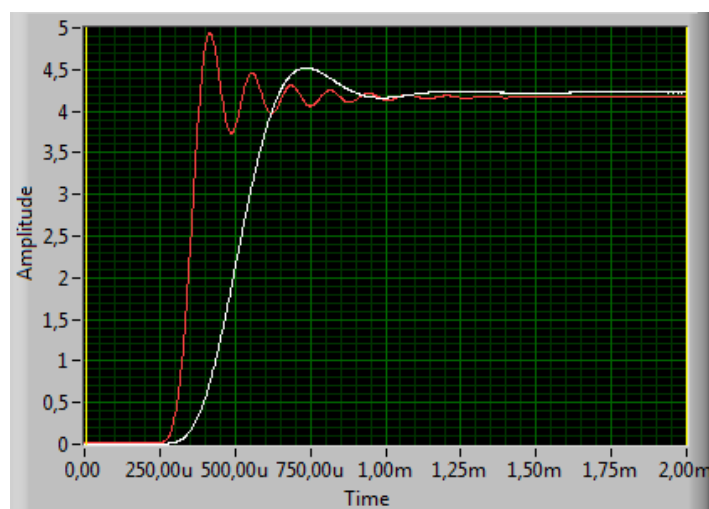


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

As configurações utilizadas englobam gerador de sequência (*PULSE GENERATOR*) com frequência de 250 Hz e ciclo de trabalho (*DUTY CYCLE*) de 0,5 (50%). Osciloscópio com base de tempo de 2ms, *Rising edge trigger em CH0* e *Trigger level = 1V*.

A definição apresentada para a função degrau unitário apresentada em 4.1.1 nos mostra uma definição analítica de um sinal que ocorre de forma infinita a partir do ponto em que sua amplitude torna-se 1. Numa abordagem prática com componentes físicos isso é conseguido por meio de uma função que gera uma onda quadrada com período longo o suficiente para que o sistema ao qual ela faz parte consiga interpretar apenas o semiciclo de valor positivo. A Figura 53 apresenta o descrito, mostrando a resposta do bloco TLPF e BBLPF, respectivamente em vermelho e em branco.

Figura 53-Resposta ao degrau.



Fonte: Feito pelo autor.

O tempo de subida da resposta ao degrau é um indicador do tempo necessário para o sistema responder ao distúrbio e alcançar estabilidade. A Tabela 3 abaixo apresenta o tempo de resposta ao degrau para os três sistemas em teste.

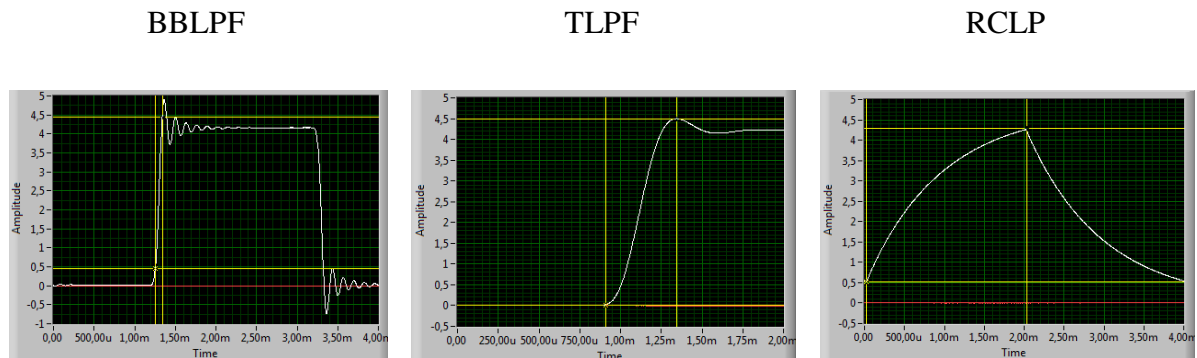
Tabela 3-Tempo de transição ao degrau.

Intervalo de medição (em % do valor final de tensão de saída)	BB LPF ( $\mu$ s)	T LPF ( $\mu$ s)	Bloco RCLP ( $\mu$ s)
10-90 de subida	200	85	2100
10-90 de descida	200	85	2100

Fonte: Feito pelo autor.

Os resultados foram obtidos diretamente da tela do osciloscópio do SFP com uso dos cursores de eixo x e y disponíveis tal qual exemplificado na Figura 54 abaixo.

Figura 54-Resposta ao degrau para os sistemas em estudo.

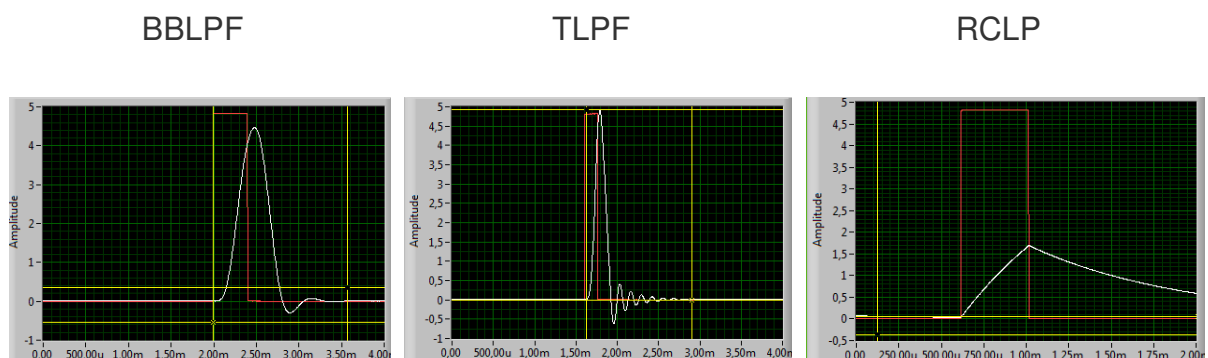


Fonte: Feito pelo autor.

Como já expresso em 4.1.1, a função impulso, ou simplesmente impulso, é utilizada para sondar um sistema no intuito de prevê seu comportamento frente a um distúrbio rápido e de grande magnitude.

Para esta parte do experimento, utiliza-se a variação do ciclo de trabalho (*DUTY CICLE*) do bloco gerador de pulso (*PULSE GENERATOR*) para se chegar a uma aproximação física real e prática de uma função impulso. A montagem é a mesma e as configurações iniciais também. A redução do ciclo de trabalho foi realizada de forma gradativa e observado ao longo das mudanças a reação do sistema quanto ao estreitamento do pulso, iniciando-se de valores de 0,5 até alcançar o valor de 0,01. Aqui entende-se por sistema cada um dos blocos utilizados cuja entrada é o pulso variado por meio da mudança do ciclo de trabalho. Para cada um pode-se observar os efeitos conforme a Figura 55 abaixo.

Figura 55-Resposta ao impulso.



Fonte: Feito pelo autor.

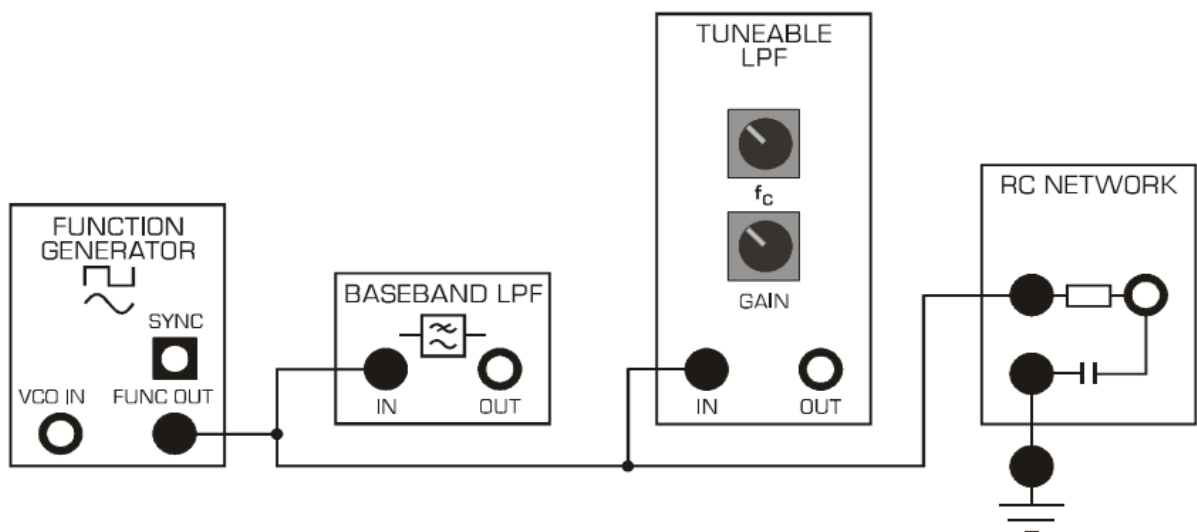
A partir do ciclo de trabalho (*DUTY CICLE*) de 0,1(10%), a oscilação presente no módulo BBLPF (imagem a esquerda da Figura 55) muda apenas de amplitude de pico máxima mas a forma permanece a mesma. Para o módulo TLPF isso ocorre com ciclo de trabalho de

4% (imagem central da Figura 55). O período ou tempo de oscilação tal qual aparece na Figura 55 acima, é 1,57ms, tendo um pulso de entrada com largura máxima aproximada de 1,57ms e de 1,27ms, tendo uma largura do pulso de entrada de aproximadamente 158us para BBLPF e TLF, respectivamente.

Para o RCLPF (imagem a direita na Figura 55), o sinal de saída apresentará variação para todos os valores de ciclo de trabalho disponíveis, tornando impossível a determinação do período de oscilação pedido.

Do exposto anteriormente, ver 4.1.1, a forma da resposta ao impulso é inteiramente determinada pelas características do sistema. Para esta parte do experimento foi utilizado a montagem apresentada na Figura 56. O objetivo é realizar observações básicas a cerca deste sinal para estudo de sistemas desconhecidos.

Figura 56-Estágios de um sistema testado com um sinal senoidal



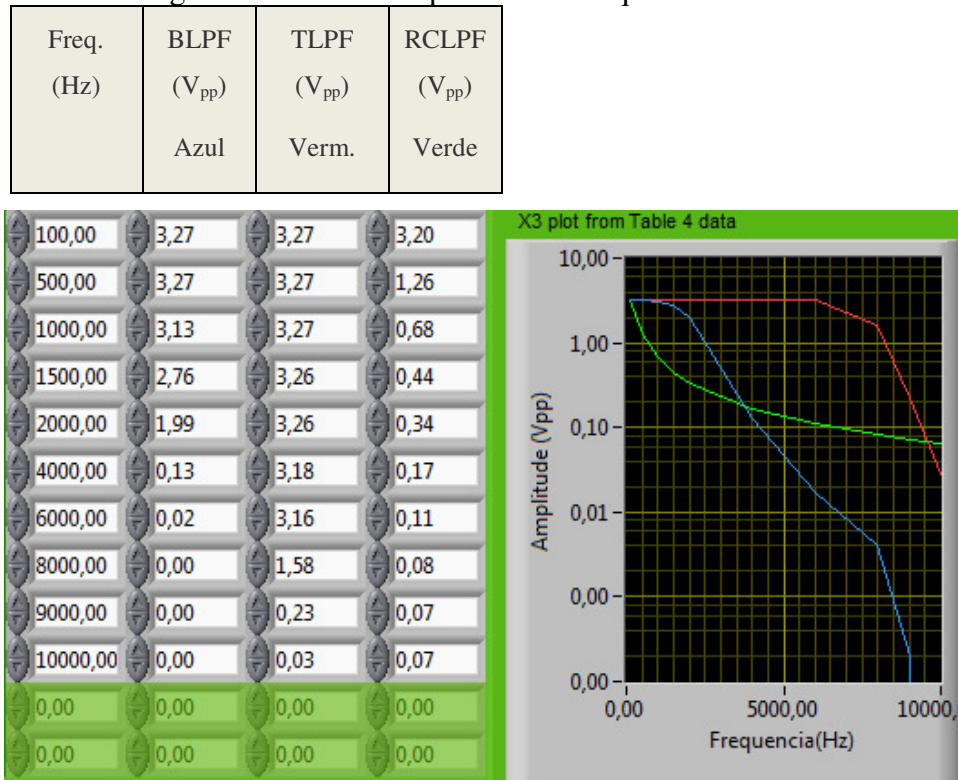
Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Nesta etapa foi utilizado o gerador de função (*Function Generator*) do NI ELVIS *Instrument Launcher* para gerar a onda senoidal a partir do sinal enviado da plataforma NI ELVIS II. As configurações para esta etapa foram as seguintes: gerador de função (*Function Generator*) com senoide de amplitude de 4 Vpp e frequência: 100 Hz.

Os valores de frequência foram aumentados progressivamente, iniciando os valores em 100 Hz até atingir 10 KHz e os valores de amplitude de saída foram registrados no SFP, como pode ser observado na Figura 57.



Figura 57-Leituras amplitude vs. Frequência no SFP.

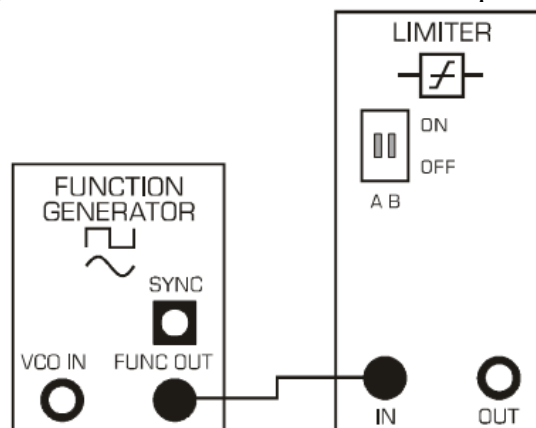


Fonte: Feito pelo autor.

O sinal senoidal de entrada possui uma frequência maior do que a resposta do sistema em análise. Desta forma, antes mesmo que o sistema estabilise, o sinal muda de sentido e as leituras ficam imprecisas.

Agora a proposta é utilizar um circuito limitador, disponível no bloco *LIMITER* da placa SIGEx, conforme mostrado na Figura 58, para converter uma onda senoidal em uma onda quadrada no intuito de utilizá-lo como um reconstrutor simples para um sinal digital.

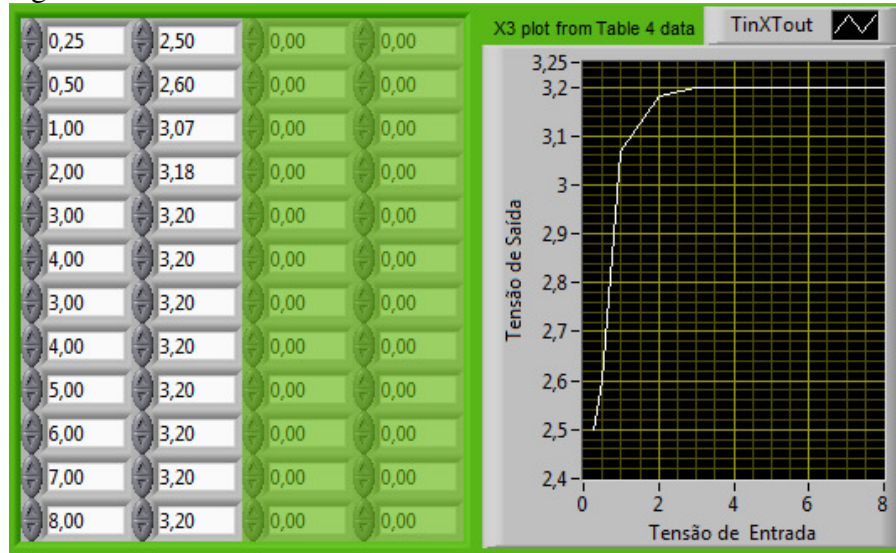
Figura 58- Estágios de um conversor senóide – onda quadrada com limitador



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

As chaves DIP's do bloco limitador (*LIMITER*) estavam em *DOWN/DOWN*. O gerador de função com frequência de 1200 Hz, onda senoidal com amplitude de 4 Vpp. O osciloscópio com base de tempo em 2 ms, *rising edge trigger* no canal zero e *trigger level* = 0 V. Os resultados obtidos neste teste são apresentados no gráfico da Figura 59.

Figura 59-Gráfico da tensão de entrada versus a de saída no limitador.

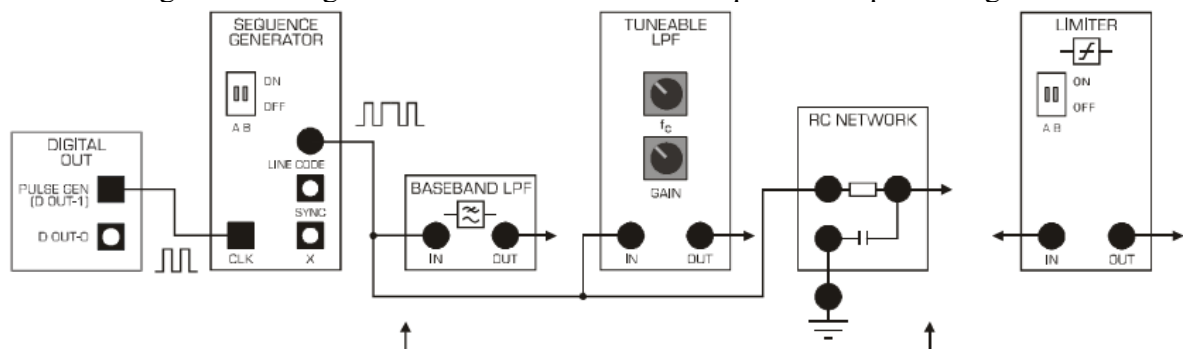


Legenda: 1ª coluna: tensão de entrada e 2ª coluna: tensão de saída grampeada.

Fonte: Feito pelo autor.

A montagem da Figura 58 fornece uma visão preliminar da capacidade do circuito limitador em produzir uma onda quadrada a partir de uma onda senoidal. Para a configuração utilizada, o sinal é grampeado em 3,2 volts. O passo seguinte é a utilização do circuito limitador para reconstruir o sinal de entrada a partir da saída de cada um dos blocos utilizados como sistema. Estes podem ser visualizados na Figura 60. Para cada bloco foi testado com sinal de clock com frequências limites diferentes até alcançar valores dos quais o sinal já não poderia ser recuperado de forma satisfatória.

Figura 60-Estágios de um limitador de uma sequência de pulsos digitais

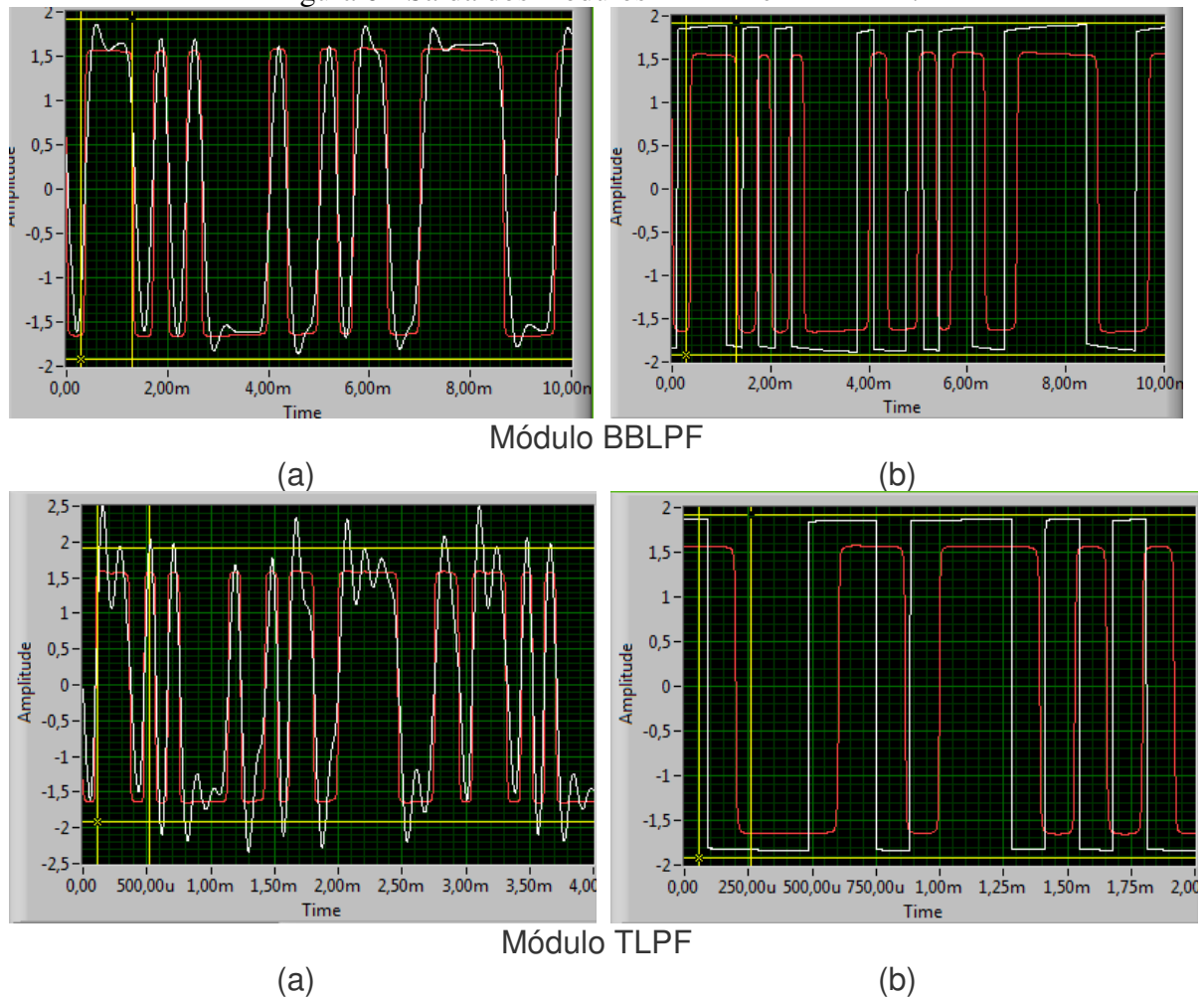


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.



A Figura 61 apresenta, respectivamente do lado esquerdo (a), a recuperação do sinal de entrada para os blocos BBLPF ( frequência máxima de 3000Hz) e TLPF(frequência máxima de 7550Hz) e do lado direito (b) o comparativo entre o sinal de entrada (clock) e o sinal recuperado com o uso do circuito limitador. O sinal em branco é o sinal de entrada e o sinal em vermelho é o sinal recuperado na saída do circuito limitador.

Figura 61-Saída dos módulos BBLPF e LIMITER.



Fonte: Feito pelo autor.

A utilização do filtro RC do bloco RCLPF é insatisfatória pois apresenta pouca recuperação do sinal com o uso do limitador. A melhor resposta ocorre para uma frequência de 550Hz mas ainda assim o sinal não é confiável. Assim, o limitador permite a recuperação de sinais a uma taxa muito mais elevada se comparado com a recuperação do sinal efetuada no início do experimento.

#### 4.1.3 Análise do Experimento

O texto em si se alonga de forma redundante e isso gerou confusão acerca do

desenvolvimento do experimento. Há observações em termo de cuidados a serem tomados quando da medição porém isso só é informado depois da montagem ser feita. Por exemplo, a rede RC pode gerar uma pequena interferência na medição da resposta do sistema em termo da estabilidade dos outros dois blocos usados, BBLPF e TLPF, no entanto, essa observação só é realizada no manual após a sequência de instruções de montagem e medição ser feita. Outra consequência da forma como o texto foi trabalhado reflete na demora em expressar o que deve ser feito. Os dois primeiros processos dizem respeito a medir o tempo de resposta quanto a entrada ao degrau e quanto a resposta ao impulso, no entanto alonga-se muito para dizer isso e o texto é tão similar que faz parecer que se estar repetindo o mesmo trecho acidentalmente.

O bloco *SEQUENCE GENERATOR* recebe o sinal de *clock* a partir do gerador de pulso (saída *PULSE GEN*, bloco *DIGITAL OUT*) e esta saída satura para um valor DC fixo com o decorrer do tempo ou se a placa for desligada e religada com as ponteiros do osciloscópio conectadas. Quando isso ocorre, é necessário desligar todo o sistema (placa, plataforma e computador) por alguns instantes e depois reiniciar o processo. No manual do fabricante há apenas uma menção a isso e diz que basta desligar a placa por alguns instantes que o problema é resolvido. Isso não se mostrou verdade no exemplar usado.

O trabalho com entrada senoidal mostrou-se proveitoso pois pode-se visualizar a influência da frequência em termos da resposta de um sistema usado e a versatilidade deste tipo de sinal. A parte final faz uso do bloco limitador (*LIMITER*) para testar a possibilidade de transformar uma onda senoidal numa onda quadrada. Aqui afirmo que a omissão desta parte não traz prejuízo a sequência do teste visto que trata-se apenas de verificar a característica de ceifamento deste modelo de circuito e o passo seguinte é uma sugestão de circuito detector de pulso primitivo que recupera uma onda quadrada usada como sinal de entrada. Nisto, o desempenho do sistema e as avaliações feitas são bem-vindas.

## **4.2 Sistemas Lineares e não Lineares**

Nesta Subsecção será abordada a análise de sistemas Lineares e Não Lineares, utilizando conceitos adquiridos e desenvolvidos com base na teoria sobre sinais, sistemas e linearidade de sistemas. Esse experimento é importante, pois permite uma visualização e interação com sinais reais aplicados em sistemas físicos por intermédio da utilização da placa SIGEx e plataforma NI ELVI II. O objetivo deste experimento é verificar a linearidade de alguns sinais mediante a aplicação de sinais de entrada conhecidos e do uso de sistemas com respostas também conhecidas. Para isso faz-se uso de testes de linearidade pela verificação da validade das

propriedades da superposição e da homogeneidade.

#### 4.2.1 *Fundamentação teórica*

Um sinal é formalmente definido como uma função de uma ou mais variáveis, a qual veicula informações sobre a natureza de um fenômeno físico. (HAYKIN.2001). Por outro lado, sistemas são utilizados para processar sinais para permitir modificações ou extração de informação adicional dos sinais (LATHI.2007).

Um sistema é dito linear quando sua saída é proporcional a sua entrada. Isso quer dizer que o sistema em questão satisfaz ao princípio da superposição, ou seja, se na sua entrada tem-se vários sinais diferentes onde cada um dos sinais reflete uma saída também diferente, o valor da saída global do sistema é dado pelo somatório das respostas individuais de cada sinal de entrada. Caso um sistema viole o princípio da superposição, o sistema é dito não-linear.

Assim, segundo (LATHI.2007): se uma entrada  $x_1$  está atuando sozinha e possui um efeito  $y_1$ , e se outra entrada  $x_2$  também atuando sozinha e possui efeito  $y_2$ , então, quando as duas entradas estiverem atuando no sistema, o efeito total será  $y_1 + y_2$ . Portanto, se

$$x_1 \rightarrow y_1 \quad e \quad x_2 \rightarrow y_2$$

Então, para todo

$$x_1 + x_2 \rightarrow y_1 + y_2$$

Um sistema linear deve também atender a propriedade de homogeneidade, ou escalonamento, segundo a qual afirma que, se um sinal de entrada sofrer uma variação de  $k$  vezes, o efeito sentido na saída também será de  $k$  vezes. Ou seja, se para um sinal de entrada  $x$  corresponde um sinal  $y$  de tal modo que

$$x \rightarrow y$$

e para todo  $k$  real ou imaginário corresponder

$$kx \rightarrow ky$$

Então, tal sistema responde a propriedade do escalonamento.

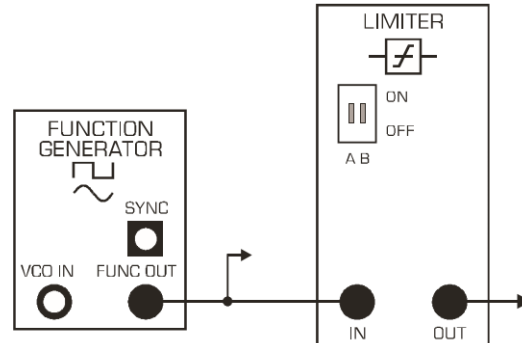
Para os casos em que um sistema em estudo satisfaz as condições descritas anteriormente (princípio da superposição, também chamado propriedade de aditividade, e propriedade da homogeneidade), o sistema é dito linear. Caso contrário, será um sistema não linear.

#### 4.2.2 Experimento

Um circuito limitador estabelece um valor limite da tensão de saída, independente da variação da tensão de entrada. Desta forma, não atende a propriedade da homogeneidade e é caracterizado como um sistema não linear.

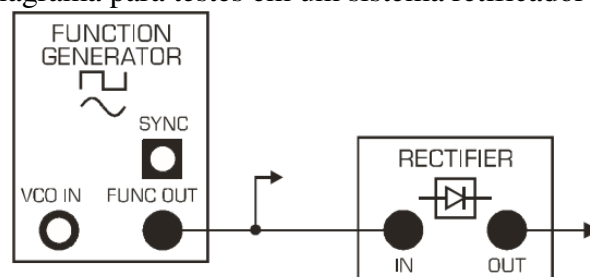
Um circuito retificador de meia onda realiza o processo de retificação da metade de um sinal alternado. Observa-se que quando a amplitude do sinal de entrada é alterada, a saída do sistema também sofre variação na mesma proporção. Assim, um circuito retificador de meia onda é um sistema linear. A montagem do circuito limitador e do circuito retificador de meia onda se deu por meio do uso do esquema apresentado nas Figuras 62 e 63 os resultados podem ser comparados por meio da Tabela 4 e observados nas Figuras 64 e 65. Para os dois casos usou-se Gerador de Funções com frequência de 1000 Hz, amplitude inicial de 1 Vpp, senoide, Limitador (*LIMITER*) com chaves DIP's na posição OFF/OFF (para limite "médio")<sup>2</sup> e osciloscópio com base de tempo de 4 ms, disparado na borda de subida no canal zero, nível de disparo de 0 V.

Figura 62-Diagrama para testes em um sistema limitador.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Figura 63-Diagrama para testes em um sistema retificador de meia onda.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

<sup>2</sup> Consulte SIGEx Manual do Usuário para obter detalhes.

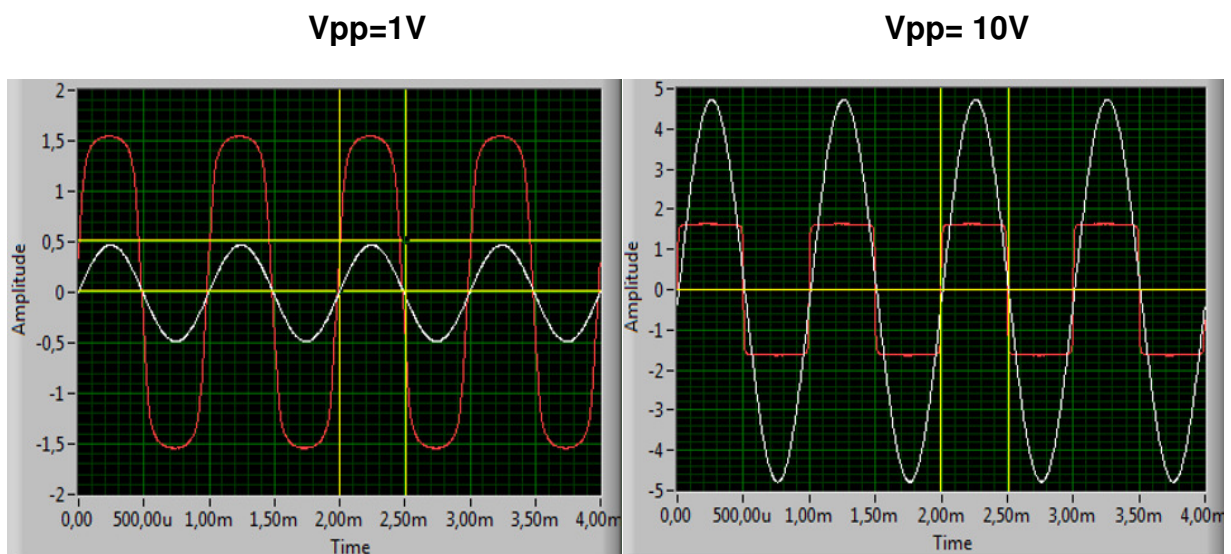
Tabela 4-Tensões de entrada e saída do limitador e do retificador.

Amplitude do sinal de entrada (Vpp)	Amplitude do sinal de saída do Limitador (Vpp)	Amplitude do sinal de saída do Retificador (Vpp)
1 V	1,6 V	0,17 V
3 V	1,6 V	1,03 V
4,5 V	1,6 V	1,71 V
8,3 V	1,6 V	3,48 V
10 V	1,6 V	4,28 V

Fonte: Feito pelo autor

Observa-se que o limitador apresenta na sua saída 1,6 V para valores de entrada entre 1 Vpp e 10 Vpp, conforme relacionados na Tabela 4. Na Figura 64 são apresentados os resultados para sinais de entrada de **Vpp=1 V** e **Vpp=10 V**. Nesta figura as senoides em branco representam o sinal de entrada enquanto os sinais em vermelho correspondem a saída do limitador. Desta forma, este sistema não atende o princípio da homogeneidade e portanto, é não linear.

Figura 64-Resposta limitador e retificador de meia onda não controlado.

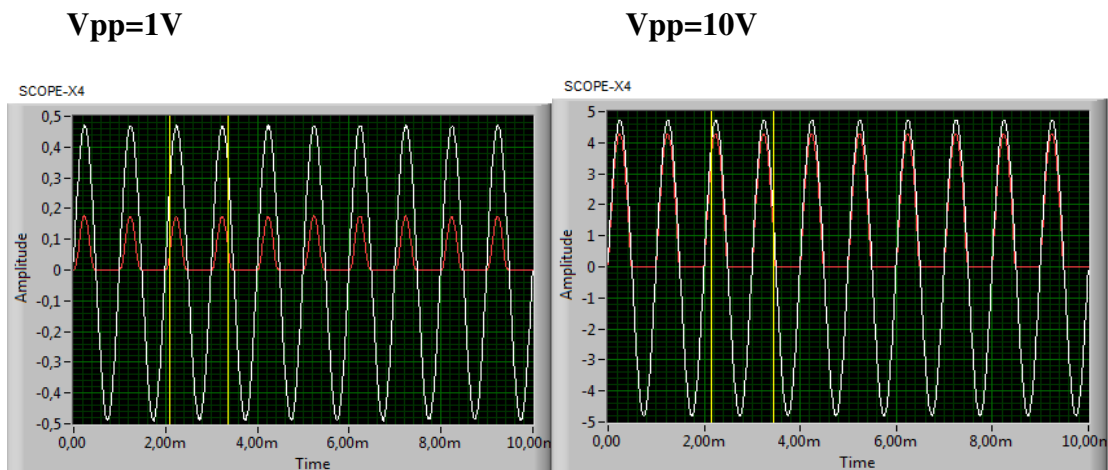


Fonte: Feito pelo autor

Por outro lado, observa-se o que o retificador de meia onda apresenta na sua saída valores proporcionais aos valores do sinal de entrada entre 1 Vpp e 10 Vpp, conforme

relacionados na Tabela 4. Na Figura 65 são apresentados os resultados para sinais de entrada de  $V_{pp}=1\text{ V}$  e  $V_{pp}=10\text{ V}$ . Nesta figura as senoides em branco representam o sinal de entrada enquanto que as semi senoides em vermelho correspondem a saída do retificador de meia onda. Desta forma, este sistema satisfaz a propriedade da homogeneidade e pode ser classificado como linear.

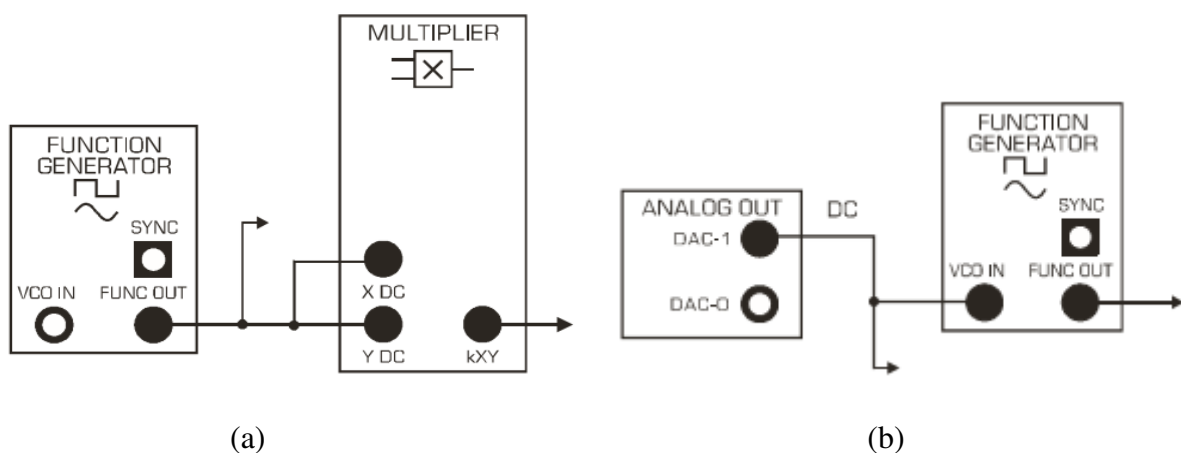
Figura 65-Resposta do retificador de meia onda não controlado.



Fonte: Feito pelo autor

Outra forma de realizar o teste de linearidade é verificar a linearidade incremental do sistema, ou seja, a medida que o sinal de entrada sofre uma variação incremental, o sinal de saída, após passar pelo sistema de análise, deve sofrer também uma variação incremental proporcional à variação sofrida na entrada. Neste experimento isso é testado por meio de um circuito multiplicador, disponível no bloco MULTIPLIER. A montagem segue o esquema apresentado na Figura 66 (a).

Figura 66-Circuito Multiplicador para teste de linearidade incremental.



Legenda: Figura 66 (a): Teste de linearidade Incremental. Figura 66 (b): Teste com VCO.

Fonte: Adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

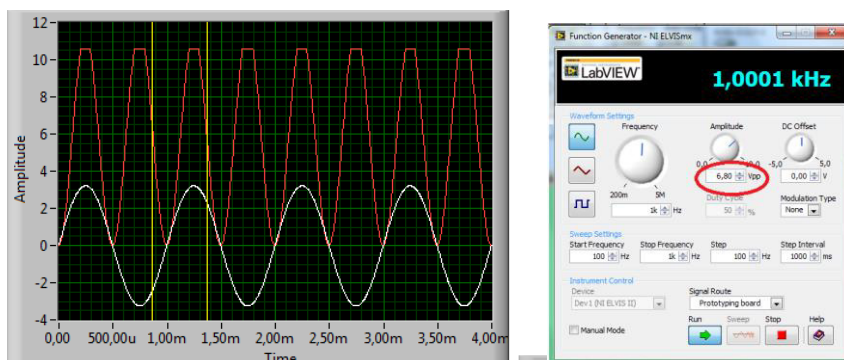
Por meio desta montagem, pode-se testar inicialmente a propriedade da homogeneidade do sistema. Caso esta apresente falha, o sistema será não linear e demais testes, como o de aditividade (sobreposição), não se tornam necessários. Este teste (homogeneidade) não necessita de réplicas detalhadas visto que, por características do uso do SPF e do uso do FGEN presente no *Instrument Launch* da NI ELVIS II, os resultados refletidos na saída podem ser vistos instantaneamente na tela do computador. Para níveis de sinal de entrada com amplitude acima de 6,8V, o sinal da saída aparece ceifado (grampeado). As medições realizadas são apresentadas na Tabela 5 e o ponto de ceifamento do sistema é mostrado na Figura 67.

Tabela 5-Valores de tensão de entrada e saída do Multiplicador

Amplitude de Entrada (Vpp)	Amplitude da Saída (Vpp)
1	0,2782
2	1,0266
3	2,2943
4	4,0726
5	6,3589
6	9,1008
A partir de 6,8	10,7137

Fonte: Feito pelo autor

Figura 67-Saída do Multiplicador ceifada para valores a partir de 6,8V.



Fonte: Feito pelo autor

Os três sistemas estudados neste primeiro momento mostraram outras características de sistemas lineares: são sistemas ditos sem memória pois sua resposta a um dado sinal de entrada é instantânea.

O VCO é um circuito oscilador cuja frequência do sinal de saída é controlada por tensão DC na entrada. A placa Emona SIGEx ETT 311 contém um circuito desse tipo, que é usado também para teste de linearidade conforme a interligação de blocos apresentada na Figura 66 (b). O teste de linearidade foi realizado com base na variação da frequência do sinal da saída FUNC OUT. Para tal, foram feitos os seguintes ajustes: Gerador de função com frequência de 2000Hz, amplitude de 4 Vpp, forma de onda senoidal, modulação FM. Os resultados obtidos são apresentados na Tabela 6.

Tabela 6-Tensão de entrada versus frequência de saída do VCO

Tensão de entrada DC (V)	Frequência da saída VCO (Hz)
-3	868,56
-2	1239,16
-1	1610,31
0	1968,5
1	2364,07
2	2770,08
3	3164,56

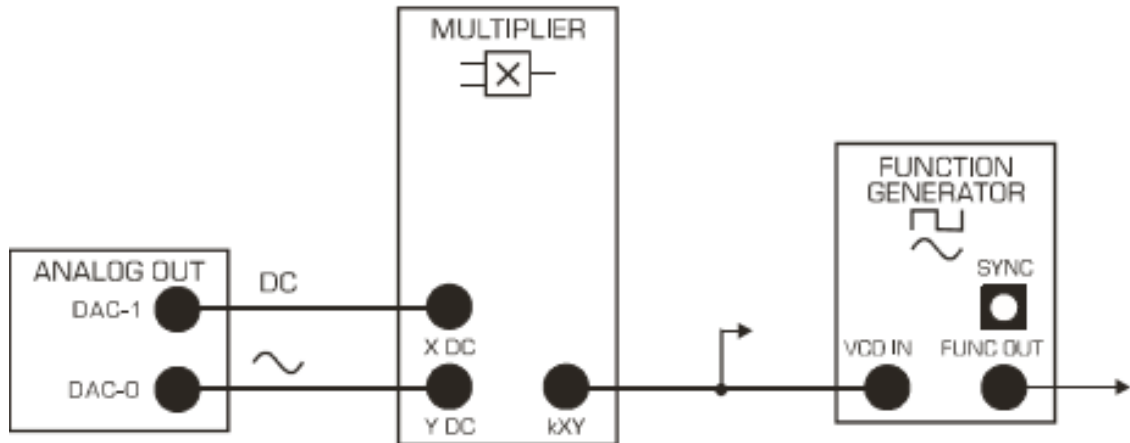
Fonte: Feito pelo autor

Observando os dados obtidos, percebe-se uma proporcionalidade entre a variação dos valores de tensão DC aplicadas a entrada e a mudança no valor da frequência do sinal de saída do VCO, o que confirma a linearidade do sistema utilizado.

Uma aplicação para o VCO seria a modulação em frequência de um sinal (FM), para transmissão, por meio de uma tensão de entrada DC. Para tal, o sistema apresentado na Figura 66 (b) deve ser modificado, resultando no sistema apresentado na Figura 68.



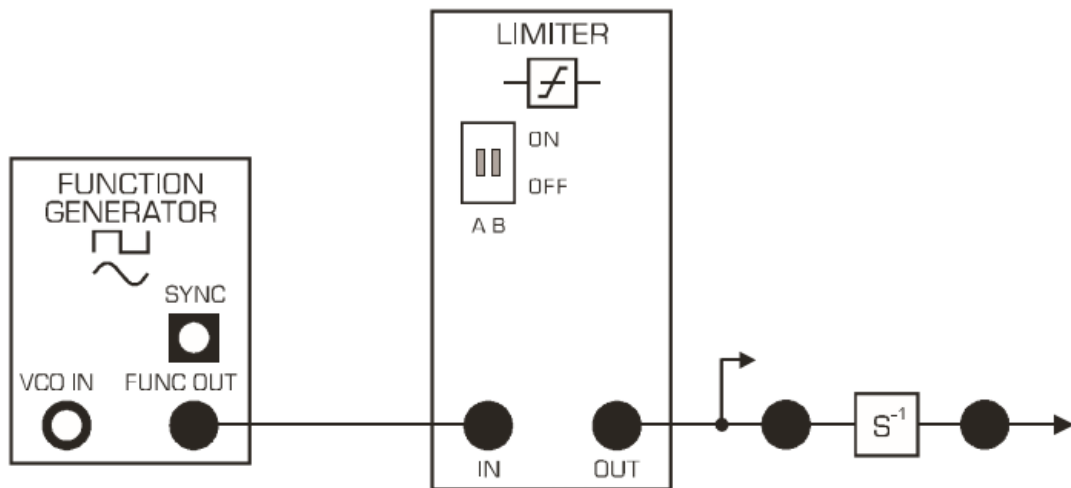
Figura 68-Modelo para análise da linearidade de um VCO.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

O teste de linearidade segue-se para a verificação de um sistema com feedback, implementado com um módulo de Laplace (funcionando como integrador) presente na placa e o uso de um integrador, conforme apresentado na Figura 69.

Figura 69-Sistema com feedback simples.



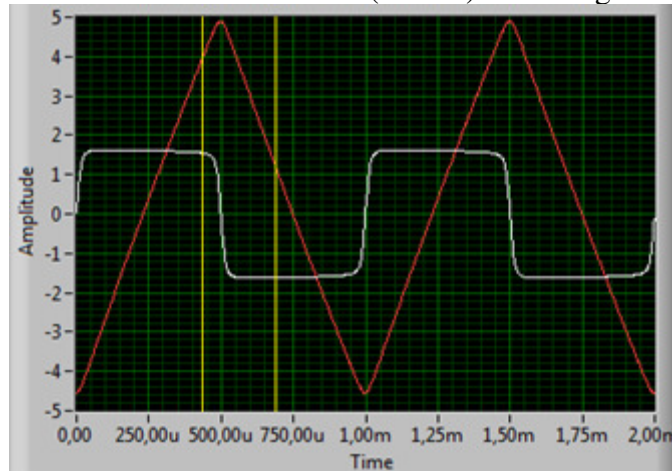
Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Usou-se gerador de funções com frequência em 1000 Hz, amplitude de 4 Vpp e onda senoidal, sem modulação. Chaves DIP's do módulo Limitador (*LIMITER*) em *DOWN:DOWN* e as do módulo Integrador (*INTEGRATION RATE*) em *UP:UP*. Osciloscópio com base de tempo em 2ms, disparado na borda de subida no canal zero, nível de disparo= 0 V.

O sinal senoidal passa pelo circuito limitador presente no módulo Limitador (*LIMITER*) de modo a ser transformado em uma onda quadrada. Em seguida é submetido ao

módulo de Laplace para ser integrado. O resultado pode ser verificado na Figura 70.

Figura 70-Sinais de saída do LIMITER (branco) e do integrador (vermelho)

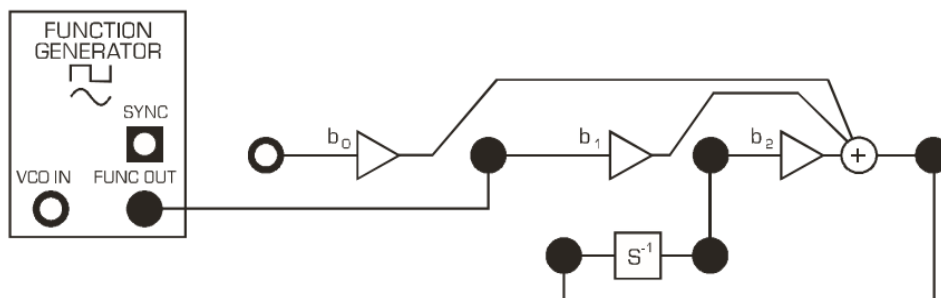


Fonte: Feito pelo autor

Na Figura 70 observa-se que o limitador grampeia o valor desta senoide em uma amplitude máxima de 1,61V, tornando uma função de onda quadrada, que pode ser interpretada como a função degrau, e aplicada na entrada do integrador se torna uma onda triangular.

Após verificar a característica integradora do módulo Laplace é realizada a análise de um sistema com realimentação conforme apresentado na Figura 71, com as seguintes configurações: Gerador de função com frequência de 500 Hz, amplitude de  $2V_{pp}$ , onda quadrada, sem modulação, chaves DIP's em *UP/UP* e Osciloscópio com base de tempo em 4 ms, *Rising edge trigger* canal zero, *Trigger level* em 0 V, ganhos:  $b_1 = 1.0$  e  $b_2 = -1.0$ .

Figura 71-Diagrama blocos de um sistema com realimentação.

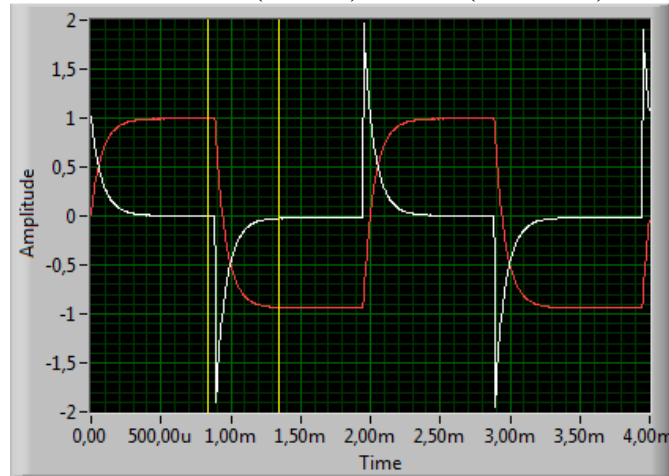


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Os sinais de entrada (branco) e saída (vermelho) do integrador (módulo de Laplace) são apresentados na Figura 72. Nesta figura observa-se que a entrada se aproxima da resposta ao impulso enquanto a saída do módulo apresenta o resultado para o processo de integração da mesma, ou seja, o degrau. Neste caso, o sinal de entrada apresenta uma taxa de 50% de

decaimento em um intervalo de 57,11  $\mu$ s, caindo de 1,81V para 0,90 V.

Figura 72-Sinais de Entrada (branco) e saída (vermelho) do integrador.

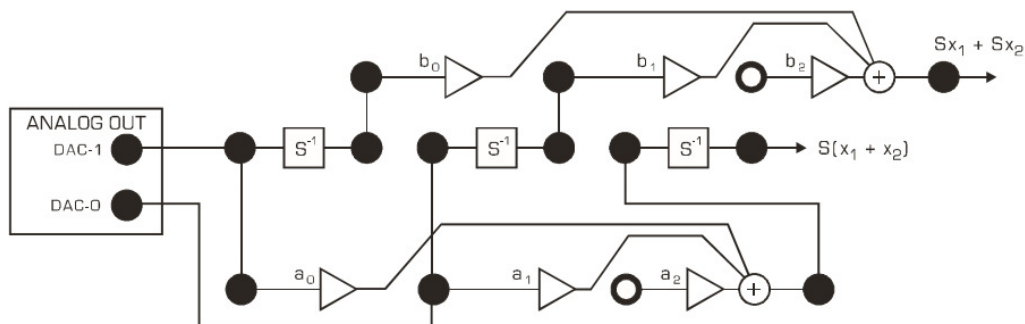


Fonte: Feito pelo autor

O que tem-se, de fato, é uma função exponencial com taxa de decaimento sendo acelerada com o ajuste do ganho e a saída do integrador aproximando-se de uma onda quadrada tal qual a da entrada de  $b_1$ . A melhor estabilidade do sistema foi obtida para ganho  $b_2 = -2$ . A variação dos valores de ganho resulta em variação imediata do sinal de saída do sistema, mostrando que trata-se de um sistema sem memória.

Para a verificação da propriedade da aditividade de sistemas lineares, é necessário que haja réplicas do sistema para a utilização de mais de um sinal por vez. Esta propriedade refere-se ao princípio da superposição. Caso os sinais em estudo possam ser sobrepostos para gerar o sinal de saída total, o sistema é considerado linear. Para este procedimento foi utilizado a montagem apresentada na Figura 73 com as chaves DIP's do módulo Laplace em  $UP/UP$ , ganhos ajustados em  $a_0 = a_1 = b_0 = b_1 = +1.0$  e  $a_2 = b_2 = 0$  e osciloscópio com base de tempo em 4 ms e  $75 = 0$  V.

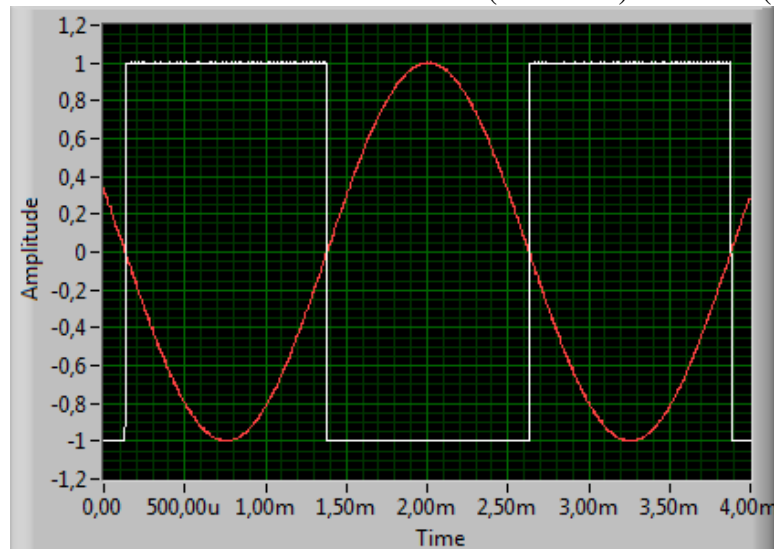
Figura 73-Sistema para teste de aditividade de dois sinais



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

O sinal teste chamado  $x_1$  é uma onda senoidal disponibilizada na saída DAC-0 do bloco ANALOG OUT e o sinal de teste  $x_2$  é uma onda quadrada disponibilizada na saída DAC-1 do bloco ANALOG OUT. Para tal, o botão *Part 4 Signal Select* presente no TAB Lab 4 no SFP deve ser ativado. Os sinais na saída do módulo ANALOG OUT são apresentados na Figura 74.

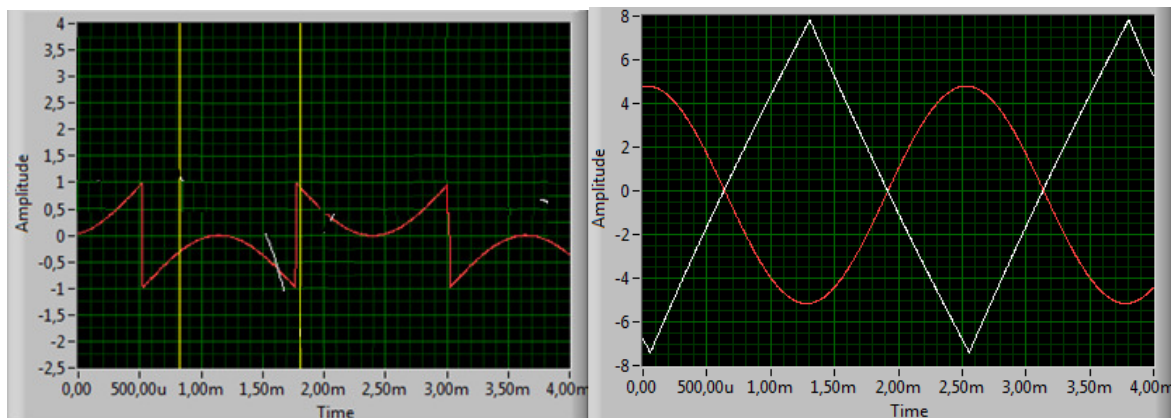
Figura74-Sinais de saída ANALOG: DAC-0 (vermelho) e DAC-1 (branco).



Fonte: Feito pelo autor

Analisando inicialmente o sistema montado pelos blocos de ganho “a” temos a somatória dos sinais de teste tal qual apresentado em Figura 75 (a). Os sinais de entradas do sistema montado pelos blocos de ganho “b” são apresentados na Figura 75 (b), onde o sinal branco é relativo a entrada  $b_0$  e o sinal vermelho é relativo a entrada  $b_1$ .

Figura 75-Sinal de saída do somatório do bloco de ganho.



(a)

(b)

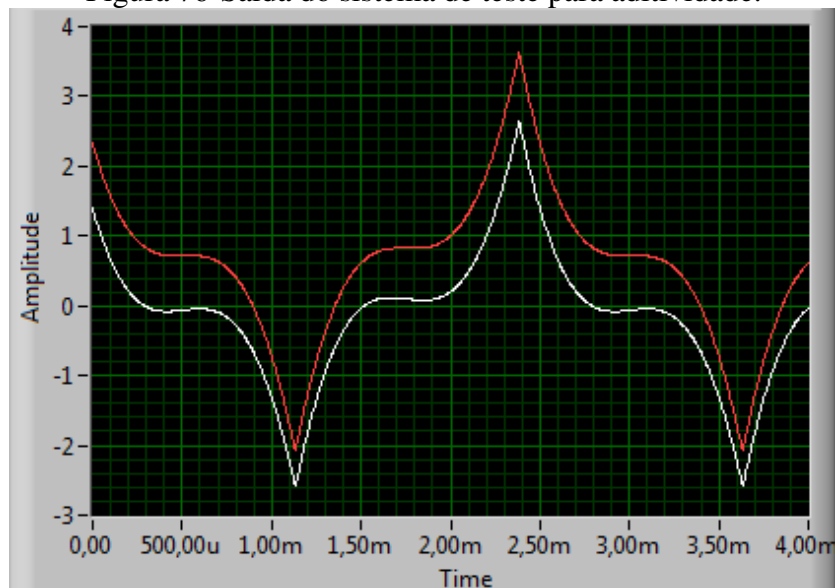
Legenda: Figura 4.30<sup>a</sup>: Sinal de saída do somatório do bloco de ganho “a”,  $S(x_1 + x_2)$ . Figura 4.30<sup>b</sup>: Sinais de entrada do sistema do blocos de ganho “b”,  $Sx_1 + Sx_2$

Fonte: Feito pelo autor

Como já exposto na Subseção 4.2.1 se em um sistema cada entrada  $x$  temos uma saída  $y$ , podemos relacionar  $x_1 \rightarrow y_1$  e  $x_2 \rightarrow y_2$  então, se para todo  $x_1 + x_2 \rightarrow y_1 + y_2$  o sistema é dito linear. Além disso, se para um sinal de entrada  $x$  corresponde um sinal  $y$  de tal modo que para todo  $k$  real ou imaginário corresponder  $x \rightarrow y$  e  $kx \rightarrow ky$ .

O sistema será dito linear. Assim, para o sistema montado na Figura 73, tem-se os sinais de saída, conforme mostrado na Figura 76, onde o sinal resultado da adição  $Sx_1 + Sx_2$  aparece em branco e o resultado da adição de  $S(x_1 + x_2)$  em vermelho. Como se observa o sistema é linear.

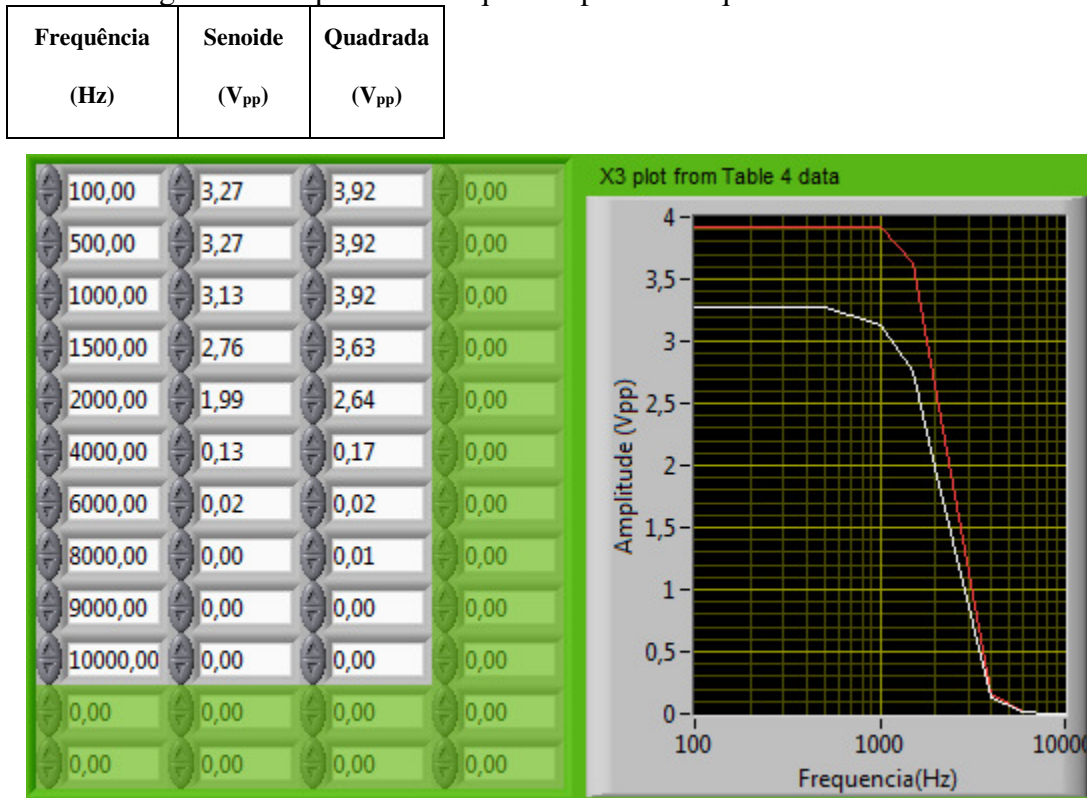
Figura 76-Saída do sistema de teste para aditividade.



Fonte: Feito pelo autor

Neste ponto é realizada uma análise de resposta em frequência utilizando o bloco *BASEBAND LPF* (BBLPF) de modo que a amplitude do sinal de saída se torna dependente da frequência do sinal de entrada. Para isso foi utilizado uma onda senoidal para teste. A questão proposta é verificar se este princípio é válido para outros tipos de sinais, como, por exemplo, uma onda quadrada. Deve ser usada uma onda quadrada do gerador de função disponível por meio da saída *FUNC OUT* do bloco *FUNCTION GENERATOR*. Os valores obtidos e as formas de onda são apresentados na Figura 77.

Figura 77-Resposta em frequência para onda quadrada e senoidal.



Fonte: Feito pelo autor

#### 4.2.3 Análise do Experimento

Este experimento possui texto melhor elaborado e é mais intuitivo. Trabalha as duas principais formas de teste de linearidade de sistema: propriedade de homogeneidade e propriedade de superposição (aditividade). Em resumo, é claro e direto, pedindo apenas uma revisão na condensação dos dados requeridos pois o mesmo teste é feito para três sistemas diferentes: um limitador, um retificador e um multiplicador. Na sequência, a introdução de um circuito VCO adiciona informação acerca de como este circuito pode ser usado para uma modulação FM.

O trabalho com um sistema com feedback pode ser resumido a verificação da capacidade de integração do módulo de Laplace,  $s^{-1}$ , e verificar se o sistema é com ou sem memória por meio da influência dos ajustes dos ganhos da linha somatória usada. O ponto final testa a propriedade da superposição por meio do teste de aditividade. Este teste reflete claramente a teoria e, por isso, é bem aplicado ao seu propósito.

### 4.3 Convolução

O objetivo deste experimento é realizar a análise da operação de convolução em sistemas de tempo discreto e a sua visualização por meio do uso de sinais sucessivos em um sistema físico observável, seguindo para a verificação desta propriedade aplicada a uma onda senoidal e a utilização de um filtro no domínio do tempo.

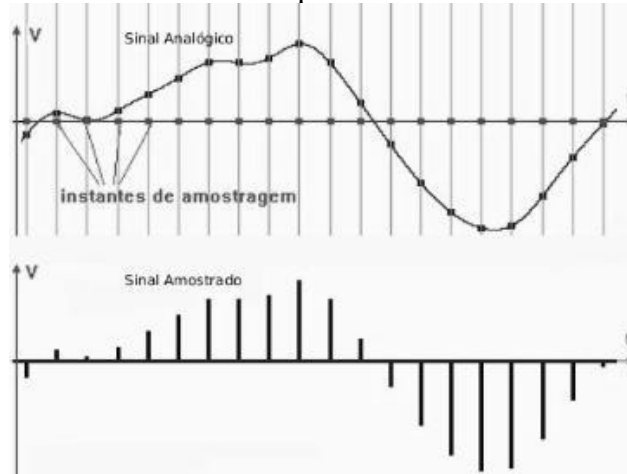
Os conceitos aplicados e desenvolvidos neste experimento são provenientes da teoria de soma de convolução aplicada à análise no domínio do tempo de sistemas em tempo discreto e resposta ao impulso para sistema LTI em tempo discreto. Este experimento se torna importante e interessante para uso na disciplina de Análise de Sinais e Sistemas porque possibilita ao aluno calcular, visualizar e analisar de forma intuitiva o uso da resposta ao impulso em um sistema de tempo discreto.

#### 4.3.1 Fundamentação Teórica

Um sinal em tempo discreto pode ser descrito como uma sequência de números. Estes números por sua vez podem ser provenientes de diversas fontes, desde estudos populacionais até dados de amostragem de sinais contínuos. Tais sequências de números podem ser representadas por  $\mathbf{x}[\mathbf{n}]$  ou  $\mathbf{y}[\mathbf{n}]$ , onde  $\mathbf{n}$  assume valores inteiros e  $\mathbf{x}[\mathbf{n}]$  é o  $\mathbf{n}$ -ésimo número da sequência. Um sistema de tempo discreto é aquele capaz de trabalhar, processar e analisar uma sequência de números que formam um sinal discreto no tempo e possui em sua saída também um sinal discreto no tempo.

Por definição, um sinal amostrado de tempo contínuo também será um sinal de tempo discreto. Segundo (LATHI, 2007), um sinal em tempo discreto, quando obtido pela amostragem uniforme de um sinal contínuo no tempo  $\mathbf{x}(\mathbf{t})$ , também pode ser expresso por  $\mathbf{x}(\mathbf{nT})$ , onde  $\mathbf{T}$  é o intervalo (período) de amostragem e  $\mathbf{n}$  é a variável discreta que assume valores inteiros. Isso porque o sinal  $\mathbf{x}(\mathbf{nT})$  assumirá a forma de uma sequência de números e pode ser expresso por  $\mathbf{x}[\mathbf{n}] = \mathbf{x}(\mathbf{nT})$ . Na Figura 78 tem-se um exemplo de sinal contínuo sendo convertido em sinal discreto no tempo.

Figura 78-Sinal contínuo no tempo e sinal amostrado correspondente



Fonte:<http://www.ebah.com.br/content/ABAAAFI3YAC/simulink?part=5>. (12 de dezembro de 2016).

Um sistema deve responder de acordo com as especificações previstas e para isso devemos ser capazes de calcular a sua resposta a qualquer sinal de entrada arbitrário. Uma das técnicas que possibilitam este cálculo chama-se convolução. De acordo com exposto em (NI ROBERTS, 2009), utilizando a convolução para um sistema LIT em que, se conhecermos sua resposta a um impulso unitário ocorrido no instante de tempo  $t = 0$ , essa resposta caracterizará completamente o sistema e permitirá que determinemos a resposta para qualquer outro sinal de entrada. O impulso unitário discreto no tempo, também chamado de sequência impulso unitário, é dado pela função Delta de Dirac, definida por

$$\delta[n] = \begin{cases} 1 & n = 0 \\ 0 & n \neq 0 \end{cases}$$

As propriedades de inversão no tempo e de deslocamento no tempo são válidas para a sequência de impulso unitário e expressas respectivamente como:

$$\hat{x}[n] = x[-n] \quad \text{e} \quad \hat{x}[n] = x[n - m]$$

Quando se trata de sistemas de tempo discreto, a convolução é dita Soma de Convolução. Assim, segundo consta em (HAYKIN, 2001), podemos considerar que a componente  $x[n]$  (sendo  $x[n]$  uma entrada arbitrária) para  $n = m$  é  $x[m]\delta[n - m]$ , e  $x[n]$  é a soma de todas as componentes de  $n = -\infty$  a  $\infty$ . Portanto,

$$x[n] = \sum_{m=-\infty}^{\infty} x[m]\delta[n - m]$$

Considerando que  $x[n]$  é a entrada do sistema e  $y[n]$  a saída. Considerando  $\delta[n] \rightarrow h[n]$  e aplicando as propriedades de invariância no tempo e linearidade, teremos que:



$$x[n] \rightarrow y[n]$$

$$\delta[n - m] \rightarrow h[n - m]$$

$$x[m]\delta[n - m] \rightarrow x[m]h[n - m]$$

E novamente devido a linearidade e considerando o exposto inicialmente,

$$\sum_{m=-\infty}^{\infty} x[m]\delta[n - m] \rightarrow \sum_{m=-\infty}^{\infty} x[m]h[n - m]$$

O lado direito é o somatório ou soma de convolução representado por  $x[n] * h[n]$  resultando em:

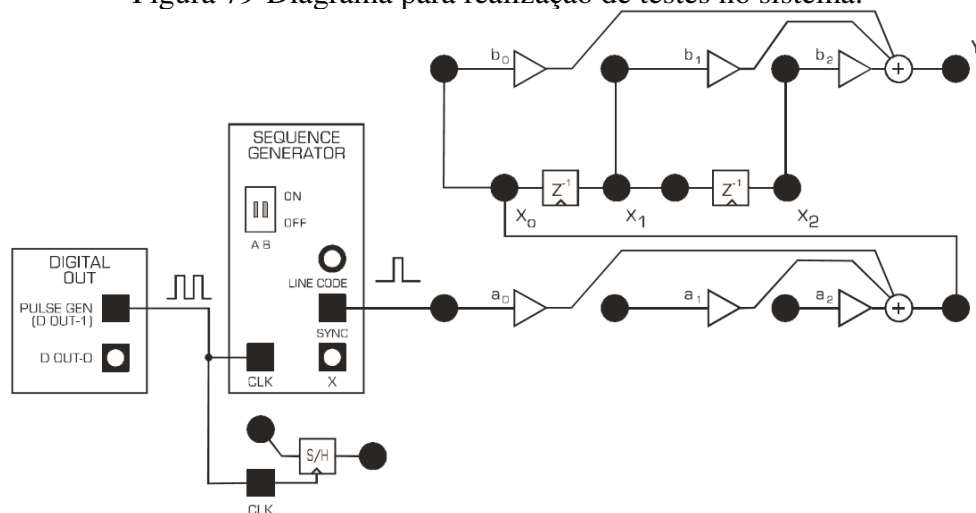
$$x[n] * h[n] = \sum_{m=-\infty}^{\infty} x[m]h[n - m]$$

A resposta ao impulso é a saída de sistema LTI devido a uma entrada de impulso aplicada no instante  $n = 0$ . A resposta ao impulso caracteriza integralmente o comportamento de qualquer sistema LTI.(HAYKIN, 2001).

#### 4.3.2 Experimento

Esta etapa consiste no uso de uma rede de atraso com dois blocos  $z^{-1}$  associada a três estágios de ganho ajustáveis de forma independente,  $b_0$ ,  $b_1$  e  $b_2$ , com uso de uma sequência de pulsos unitários gerados no SYNC pelo *SEQUENCE GENERATION*. O modelo de montagem segue o diagrama apresentado na Figura 79.

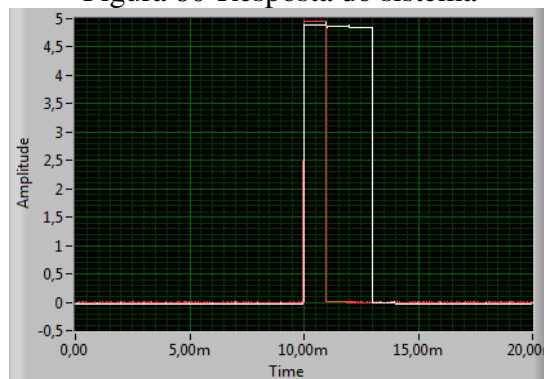
Figura 79-Diagrama para realização de testes no sistema.



Gerador do pulso (*PULSE GEN*) com frequência em 1000 Hz e ciclo de trabalho (*DUTY CICLE*) em 0.5 (50%), gerador da sequência (*SEQUENCE GENERATOR*) com chaves DIP em UP/UP e osciloscópio com base de tempo 10ms, borda de gatilhamento no canal zero com nível de disparo=1 V.

As chaves DIP podem ser configuradas de quatro formas diferentes, conforme descrito na Subseção 3.2.1. Neste experimento ambas foram colocadas em **UP** para gerar uma sequência de pulsos de largura de 1 milissegundo e amplitude de 5 Volts a ser usado como sinal de entrada. Os sinais resultados são apresentados na Figura 80. O sinal em vermelho é a entrada do sistema e o sinal em branco é a saída **Y** do somatório do bloco de ganhos “b”.

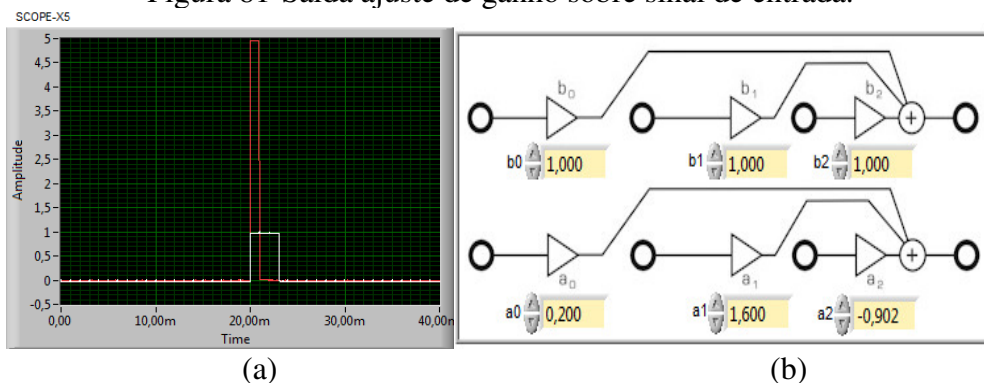
Figura 80-Resposta do sistema



Fonte: Feito pelo autor

O sinal de entrada  $x_0$ , em vermelho, do primeiro bloco de atraso  $z^{-1}$  e do estágio de ganho  $b_0$  vem da saída do estágio de ganho  $a_0$ , responsável por reduzir a amplitude deste sinal para 1 Volt, sinal em branco, mantendo sua largura em 1ms, conforme mostrado na Figura 4.34. O outro bloco de atraso  $z^{-1}$  e os demais estágios de ganho  $b_1$  e  $b_2$  são responsáveis por, em conjunto, gerar um sinal de saída conforme mostrado na Figura 81 (a). Os valores de ganho são ajustados conforme apresentado na Figura 81 (b).

Figura 81-Saída ajuste de ganho sobre sinal de entrada.



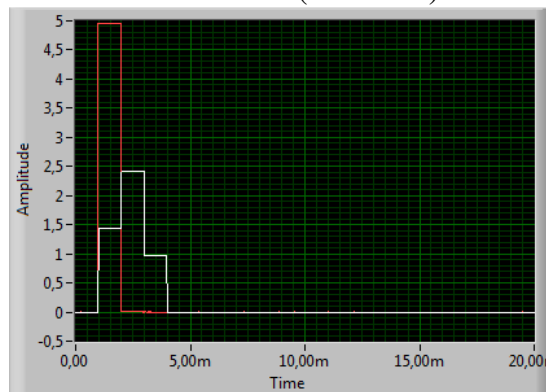
(a)

(b)

Fonte: Feito pelo autor

Após a configuração realizada anteriormente, os ganhos da linha de atraso foram ajustados para  $b_0=0,3$ ,  $b_1=0,5$  e  $b_2=0,2$ . Esses valores são arbitrários e tem o intuito de realizar atraso na sequência de pulsos do sinal unitário, gerando uma sequência de três pulsos consecutivos e adjacentes, com amplitudes diferentes, conforme mostrado na Figura 82.

Figura 82-Sinal de entrada do sistema (vermelho) e sinal de saída (branco)



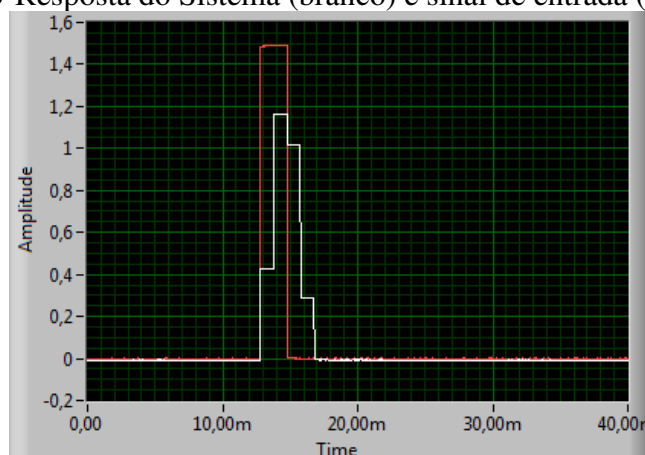
Fonte: Feito pelo autor

Por meio deste processo consegue-se montar um sistema que apresenta uma resposta ao impulso unitário sobre um sinal de entrada de um pulso isolado,  $h[n]$ .

O sinal da saída também reflete o atraso total sofrido ao passar por cada estágio de atraso. O mesmo sinal de entrada é utilizado para as três entradas do somador ( $b_0$ ,  $b_1$  e  $b_2$ ) porém, com atrasos sendo aplicados nas entradas  $b_1$  e  $b_2$  por meio dos blocos  $z^{-1}$ .

Para verificar a ocorrência da superposição no processo de convolução, mudando-se a configuração do bloco gerador de sequência (*SEQUENCE GENERATION*) para que o gerador de pulso gere dois pulsos seguidos. Isto é feito reconfigurando a chave DIP para UP/DOWN. A resposta apresentada pelo sistema é apresentada na Figura 83.

Figura 83-Resposta do Sistema (branco) e sinal de entrada (vermelho)

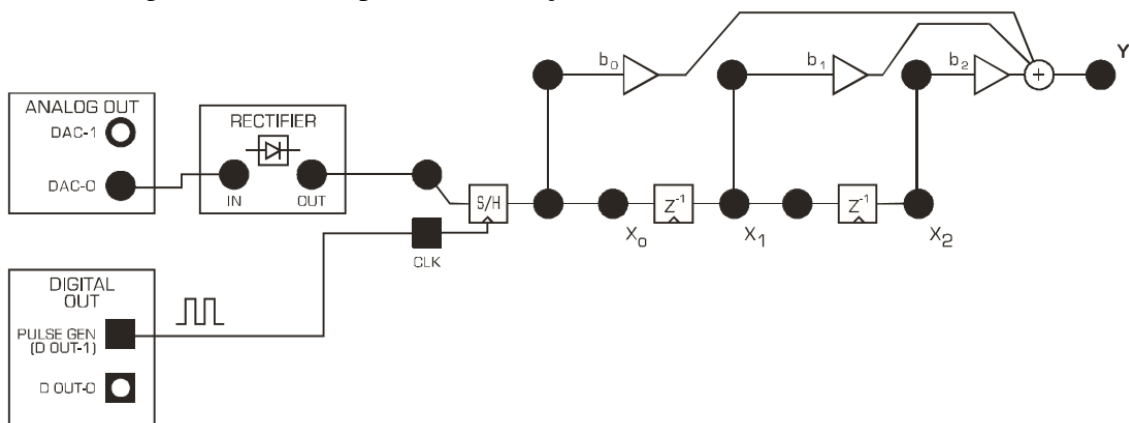


Fonte: Feito pelo autor

Verifica-se, então, que o sinal de saída representa a soma realizada por um sistema quando da resposta ao impulso unitário é realizada em sequência, apenas deslocada no tempo, evidenciando o efeito da soma de superposição.

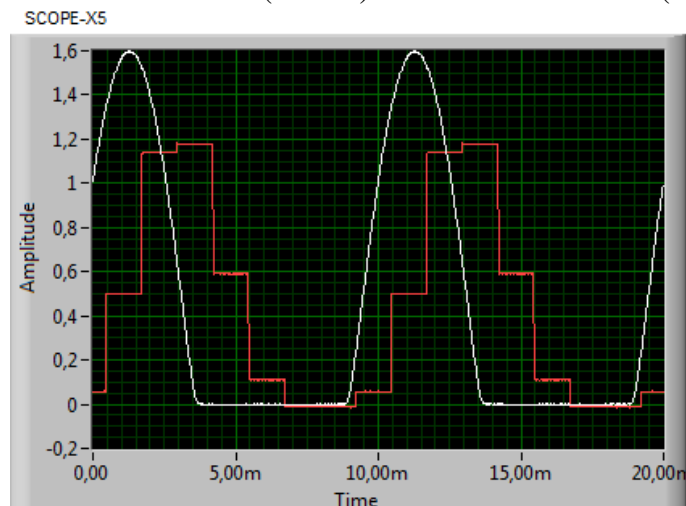
Neste ponto é utilizado um sinal senoidal para a análise de resposta de um sistema. Na saída DAC-0 do bloco ANALOG OUT, da placa SIGEx, tem-se um sinal senoidal com a mesma frequência de *clock* que é fornecida ao bloco S/H. O sinal da onda senoidal é aplicado a entrada do bloco retificador (*RECTIFIER*) e a sua saída alimenta o estágio S/H, fazendo com que este entregue para o bloco de linha de atraso e estágios de ganhos um sinal discretizado, conforme pode ser visto na Figura 84. Na Figura 85 tem-se os sinais de saída do retificador e do S/H. Neste caso, gerador de pulso com frequência de 800Hz, ciclo de trabalho(*DUTY CYCLE*) em 0.5 (50%), osciloscópio com base de tempo em 10ms, borda de gatilho no canal zero e nível de disparo=1V. Para os ganhos usou-se  $a_0=0,2$ ,  $b_0=0,3$ ,  $b_1=0,5$  e  $b_2=0,2$ .

Figura 84-Modelo para discretização de onda senoidal meio retificada



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

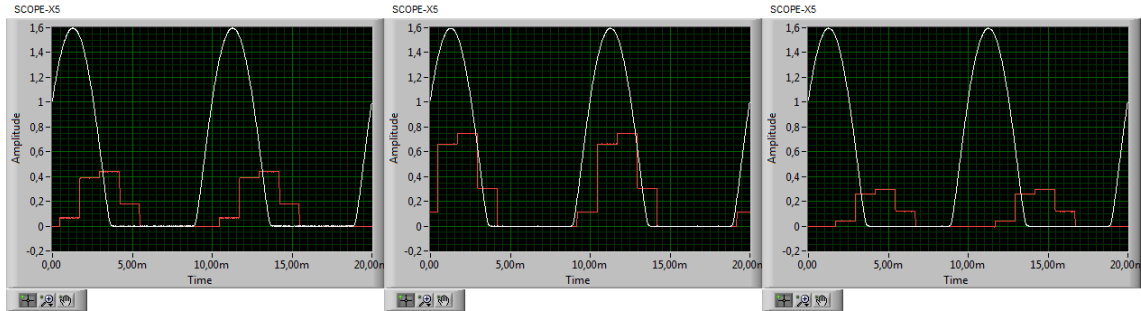
Figura 85-Senoide retificada (branco) e discretizada no S/H (vermelho).



Fonte: Feito pelo autor

A Figura 86 apresenta as contribuições referentes aos ganhos de  $b_0$ ,  $b_1$  e  $b_2$ , respectivamente.

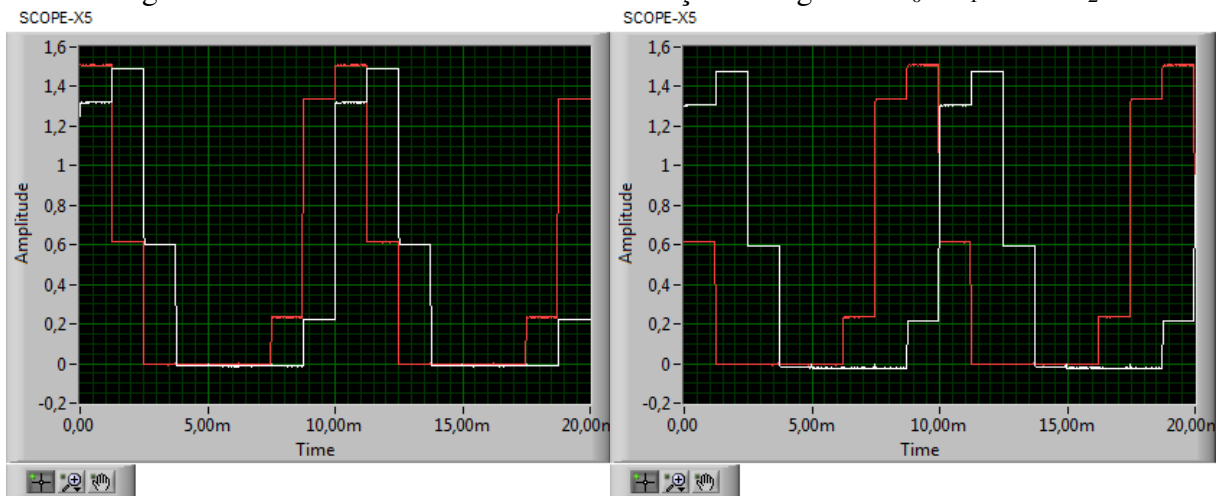
Figura 86-Saída do retificador e saída Y para ganhos de  $b_0$ ,  $b_1$  e  $b_2$



Fonte: Feito pelo autor

A Figura 87 apresenta de forma gráfica a propriedade de superposição válida para convolução, em que tem-se uma sequência de três pulsos de amplitudes diferentes, cada uma com um atraso e cada uma podendo ser analisada de forma individual para finalmente serem somadas e gerarem um único efeito total no processo.

Figura 87-Onda discretizadas com contribuições dos ganhos  $b_0$  e  $b_1$  e  $b_0$  e  $b_2$ .



$b_0$  e  $b_1$

$b_0$  e  $b_2$

Fonte: Feito pelo autor

A equação de convolução pode ser deduzida com base nos experimentos utilizados. A partir de oito amostras do sinal de entrada representadas por  $x[0]$  à  $x[8]$  onde percebe-se que  $x[1]$ ,  $x[2]$ ,  $x[7]$  e  $x[8]$  são zeros (análise gráfica). Com estas entradas consegue-se seis amostras do sinal de saída representados por  $y[1]$  a  $y[6]$ . Tomando-se a partir de  $y[3]$  e considerando o obtido na Figura 87, temos  $h[0] = b_0$ ,  $h[1] = b_1$  e  $h[2] = b_2$ . Com essas informações teremos que:

$$y[3] = b_0.x[3]+b_1.x[2]+b_2.x[1]$$

$$y[4] = b_0.x[4]+b_1.x[3]+b_2.x[2]$$

$$y[5] = b_0.x[5]+b_1.x[4]+b_2.x[3]$$

$$y[6] = b_0.x[6]+b_1.x[5]+b_2.x[4]$$

Do exposto acima temos a forma geral dada por:

$$y[n] = b_0.x[n]+b_1.x[n-1]+b_2.x[n-2]$$

Onde  $n$  representa o atraso no pulso unitário. Substituindo  $b_0$ ,  $b_1$  e  $b_2$  por  $h[0]$ ,  $h[1]$  e  $h[2]$  teremos:

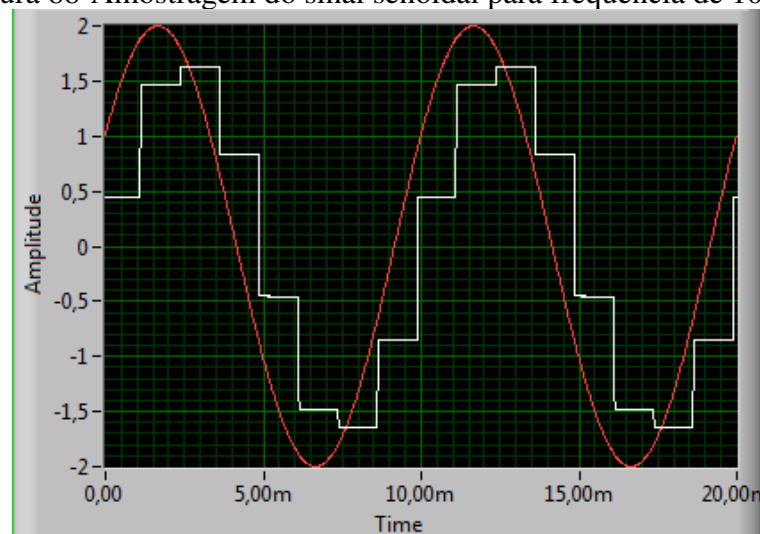
$$y[n] = h[0].x[n]+h[1].x[n-1]+h[2].x[n-2]$$

O que nos leva a equação simplificada de convolução. Como o resultado final surge da superposição destes sinais, esta equação torna-se:

$$y[n] = \sum_{k=0}^n h[k].x[n-k] \text{ ou simplesmente } y[n] = x[n] * h[n].$$

Para o caso do uso de onda senoidal completa, sem o bloco retificador, o resultado são réplicas amostradas do sinal senoidal que surgem da convolução com os sinais  $h[0]$ ,  $h[1]$  e  $h[2]$ . Segundo consta no manual e guias de experimento da referida placa, e pode ser atestado na Figura 88 abaixo, existem oito amostras por período e o deslocamento de fase correspondente a um atraso de unidade é de 45 graus.

Figura 88-Amostragem do sinal senoidal para frequência de 100Hz



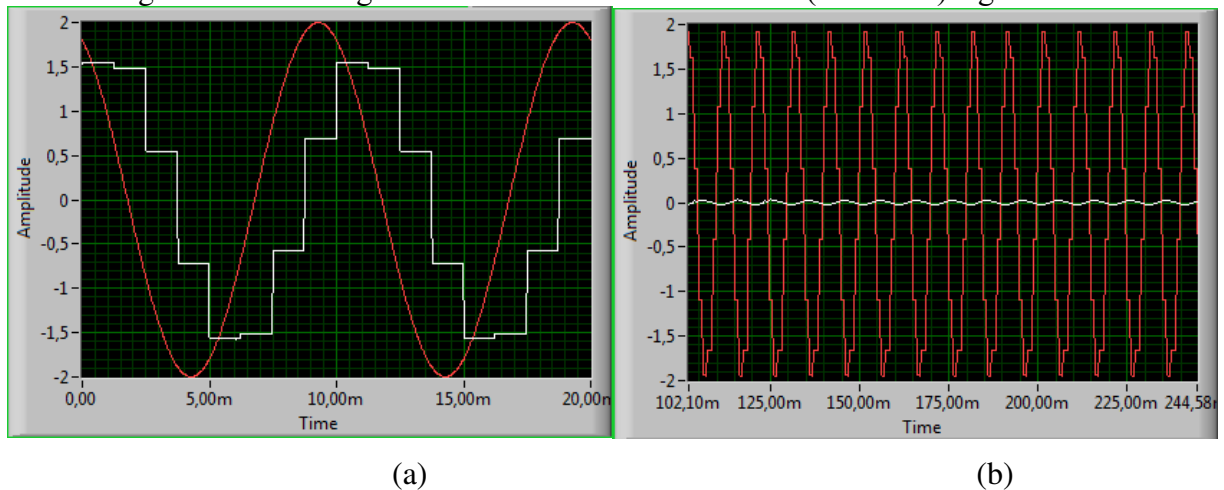
Fonte: Feito pelo autor

Na sequência é aplicada a convolução propriamente dita. O sistema usado é o mesmo

apresentado na Figura 84 e o gerador de função com frequência de 100 Hz e amplitude de 4 Vpp. Os ganhos foram colocados em  $b_0 = 0.3$ ,  $b_1 = 0.424$ ,  $b_2 = 0.3$  depois  $b_0 = -0.3$ ,  $b_1 = 0.424$ ,  $b_2 = -0.3$ .

Os resultados obtidos podem ser vistos na Figura 89. O primeiro conjunto de valores é apresentado na Figura 89a. Neste caso, observa-se uma resposta parecida com a encontrada anteriormente, com a resposta ao impulso clara e com um deslocamento de fase de  $45^\circ$ . O segundo conjunto de valores é apresentado na Figura 89b. Neste caso observa-se o sinal se torna tão atenuado que quase passa despercebido pela resolução utilizada.

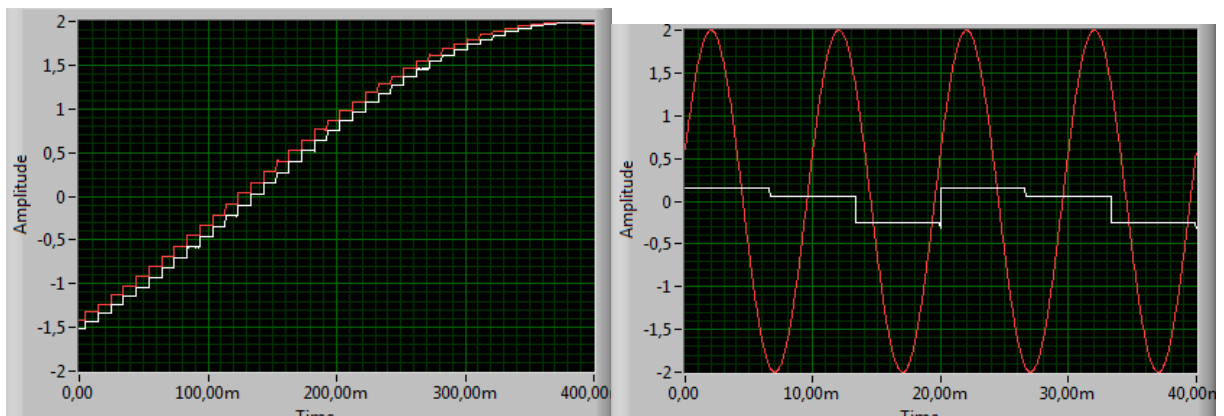
Figura 89-Amostragem com sinal senoidal de entrada (vermelho) e ganhos "b"

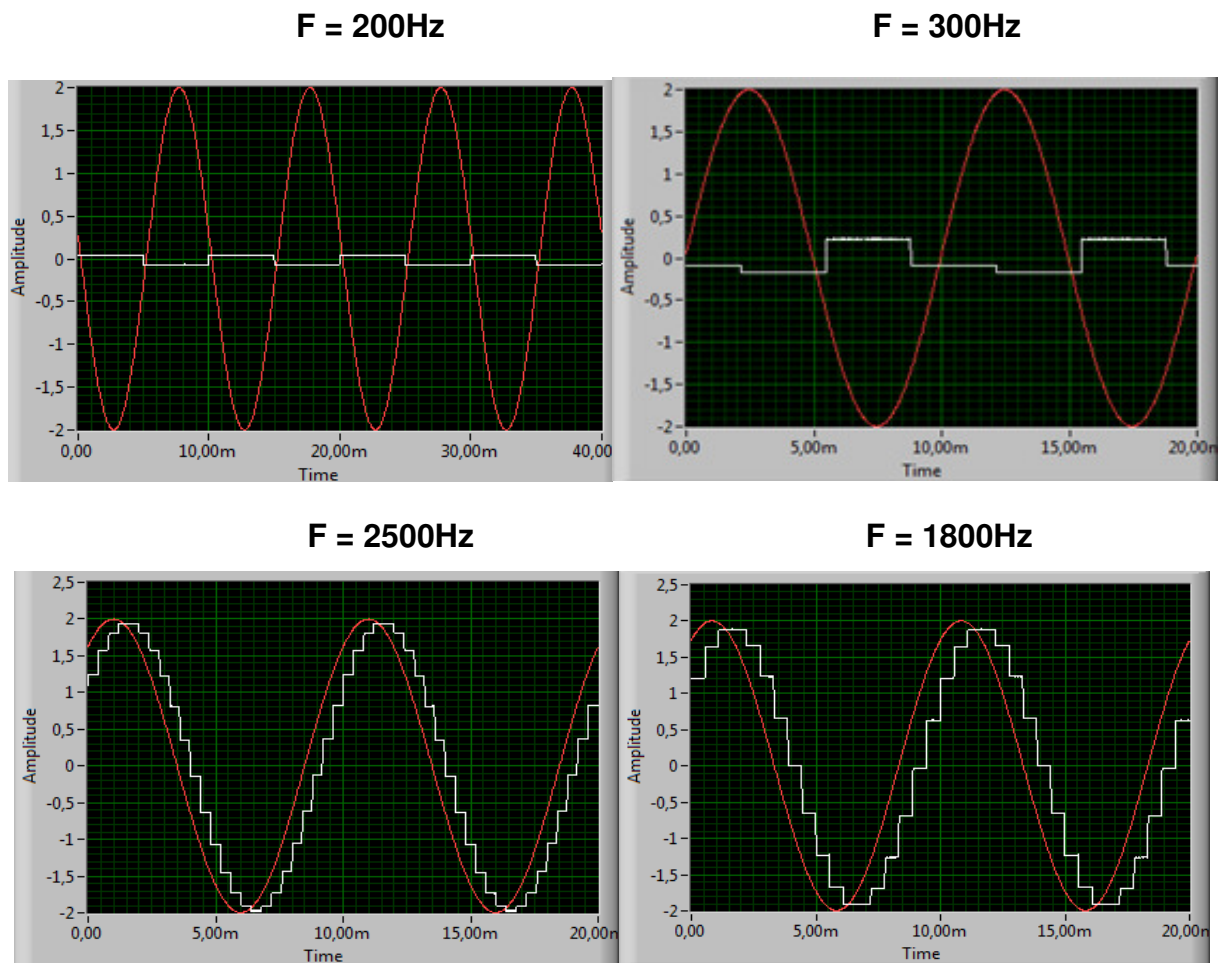


Fonte: Feito pelo autor

Na segunda etapa é realizada a variação da frequência com valores entre 100 Hz e 1800 Hz para verificar a atenuação do sinal senoidal. Os sinais com atenuação são apresentados na Figura 90.

Figura 90-Amostragem do sinal senoidal com diferentes frequências  
 $F = 101\text{Hz}$   $F = 150\text{Hz}$





Fonte: Feito pelo autor

Pela análise dos resultados obtidos nesta parte final do experimento nota-se a validade do exposto teoricamente. Um sistema LTI pode então ser caracterizado apenas por meio do uso da resposta ao impulso, qualquer que seja o sinal de entrada utilizado. Por meio da resposta ao impulso pode-se trabalhar cada uma das respostas ao impulso deslocadas de forma independente para então somar todas estas respostas individuais e assim montar, por superposição, a resposta total do sistema, chegando assim a chamada Soma por Convolução.

#### 4.3.3 Análise do Experimento

A proposta é desenvolver o conceito do processo de convolução. Este experimento está adaptado de forma didática a utilização na disciplina Análise de Sinais e Sistemas e consegue trabalhar bem a proposta apresentada, sendo utilizado tanto com sinal impulso para caracterizar o sistema quanto usando uma onda senoidal para teste.

### 4.4 Integração, Convolução, Correlação e Filtros Combinados

Este experimento propõem a visualização intuitiva dos processos de integração,



convolução, correlação e filtros combinados. Com ele é possível verificar as similaridades e diferenças dos processos de modo interativo tratados no domínio do tempo. A aba selecionada para este experimento no SFP é a Lab6.

#### 4.4.1 Fundamentação teórica

Uma sequência de pseudo-ruído ou pseudo-sequência de bit randômico, é uma sequência digital periódica com o comprimento conhecido e definido. (RADZYNER e MANFREDINI, 2011). Uma sequência como a descrita pode ser utilizada para testes de correlação de sistemas.

A correlação ou autocorrelação de um sinal refere-se à comparação do sinal com ele mesmo no intuito de verificar os pontos de similaridade. É uma ferramenta matemática para encontrar padrões de repetição dentro de um sinal, útil para encontra-lo quando este está misturado a um sinal de ruído. O processo de correlação associado a convolução e ao processo de integração, mostram-se efetivos para a recuperação de um sinal.

Claramente a função de autocorrelação indica o quanto o processo é correlacionado com ele próprio em dois instantes de tempo diferentes. (FETTER, 2004).

A função de correlação cruzada entre dois sinais  $x(t)$  e  $y(t)$ , segundo exposto em (FETTER, 2004), pode ser expressa por  $R_{xy}(t_1, t_2) = E[X(t_1)Y(t_2)]$ .

Tratando-se de comunicação, existe uma relação entre os níveis de tensão de entrada e tensão de saída do sistema chamada signal-noise ratio (relação sinal-ruído), SNR, e é geralmente expressa em decibéis dB. O valor de SNR é obtido por meio da equação apresentada abaixo, onde  $V_1$  é o nível de tensão do sinal de entrada e  $V_2$  é o nível de tensão do sinal de saída.

$$\text{Ganho (ou atenuação) em dB} = 20\log(V_2/V_1)$$

Uma das utilidades da função de autocorrelação é na determinação do passo da reconstrução. (GUAISTI LIMA e SILVA FILHO. Acessado em 07 de julho de 2017).

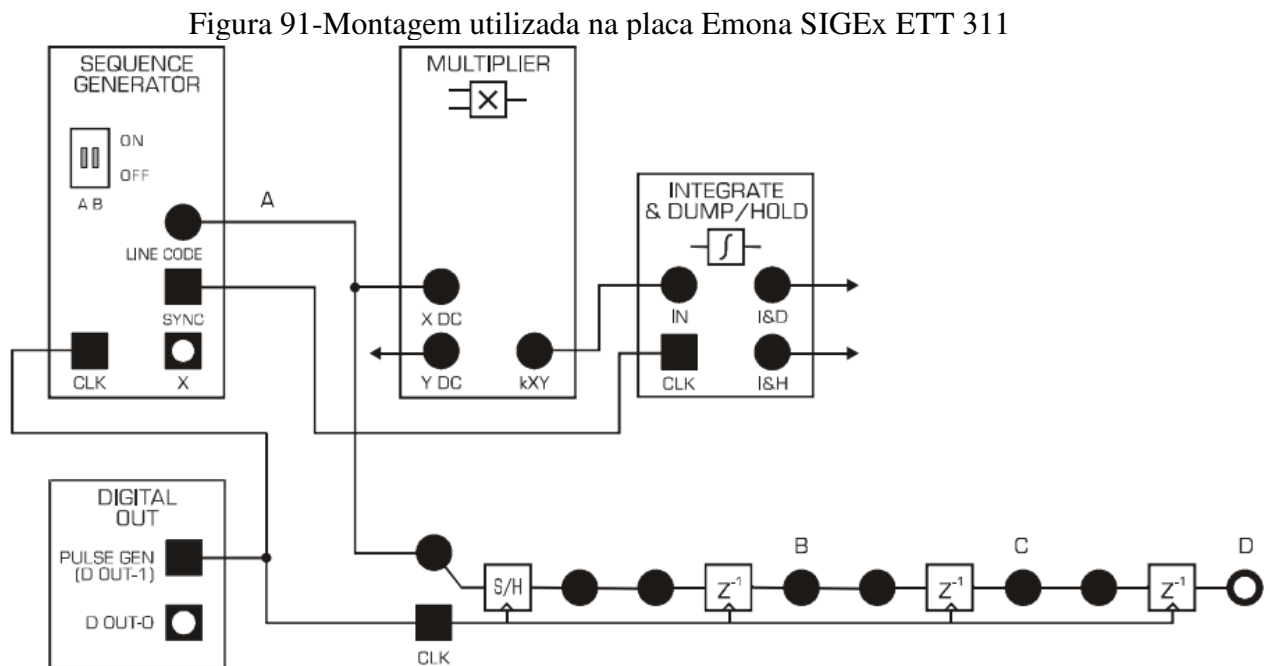
#### 4.4.2 Experimento

Três modelos de sequência de bit pseudorandômico, aqui referenciada por PRBS, estão disponibilizadas no bloco Gerador de Sequência (*SEQUENCE GENERATOR*) da placa em estudo e possuem níveis de tensão de +/- 2V.

Em um primeiro momento é realizado a comparação de uma sequência PRBS com ela

mesma e com versões atrasadas dela para assim intuir o processo de autocorrelação. A Figura 91 apresenta a montagem utilizada na placa SIGEx. Para tal processo é necessário realizar uma multiplicação dos sinais envolvidos e depois integrar o resultado dentro do período da sequência.

O pressuposto é que, se os sinais forem iguais ou possuírem um grau grande de similaridade, a saída do bloco Multiplicador (*MULTIPLIER*) apresentará nível máximo enquanto que pontos onde os sinais são diferentes apresentarão valores menores. O sinal na saída do bloco multiplicador (*MULTIPLIER*) é conhecida como função de autocorrelação. O valor final da integração do sinal também pode ser usado para indicar o nível de similaridade entre as duas entradas.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

As configurações necessárias são: gerador de pulso (*PULSE GEN*) com frequência de 3000 Hz e ciclo de trabalho (*DUTY CYCLE* de 0.5 (50%). Osciloscópio com base de tempo de 40 ms, rising edge trigger no canal zero e trigger level = 0 V. Gerador de sequência (*SEQUENCE GENERATOR*) com chaves DIPS em UP:UP.

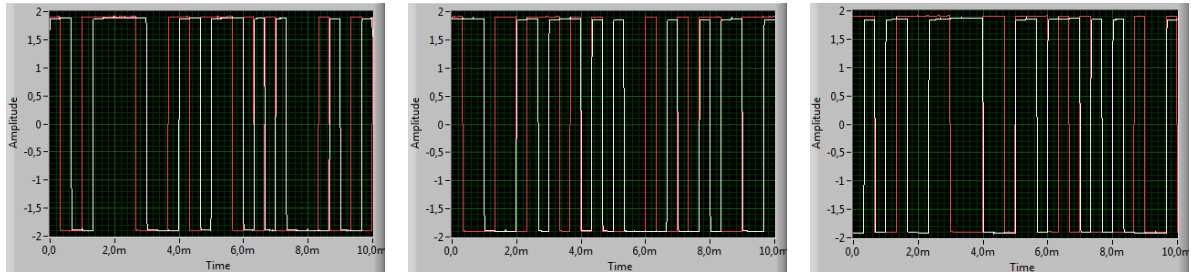
Os blocos que na Figura 91 aparecem designados por  $z^{-1}$  são blocos de atraso responsáveis por realizar o deslocamento temporal e consequente atraso na sequência de pulso que é o sinal de estudo. O atraso que ocorre nos pontos sinalizados por B, C e D com relação ao sinal entregue no ponto A são apresentados na Figura 92 abaixo. O sinal em vermelho é o disponível em A e os sinais em branco são as sequências atrasadas.

Figura 92-Sequência em atraso nos pontos B, C e D, respectivamente.

1º ponto de atraso.

2º ponto de atraso

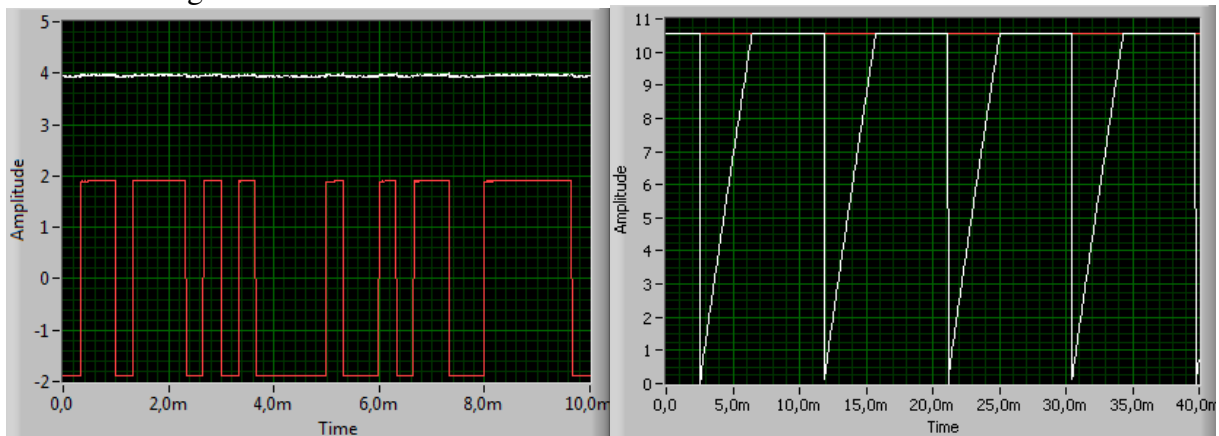
3º ponto de atraso.



Fonte: Feito pelo autor

Para a autocorrelação da sequência de entrada, o que se obtém é uma sequência de saída do módulo multiplicador (*MULTIPLIER*) com valores máximos de 4 V. Isso pode ser visualizado na parte esquerda da Figura 93, o sinal branco. Já a mesma operação realizada com os sinais deslocados no tempo referentes as saídas dos pontos B, C e D descritos anteriormente, apresentam um sinal resultante bem diferente, apontando os níveis de maior e menor similaridade dos sinais usados nas entradas X DC e Y DC do módulo multiplicador (*MULTIPLIER*). Isso pode ser visto em Figura 94.

Figura 93-Saída no MULTIPLIER e no INTEGRATE DUMP/HOLD.

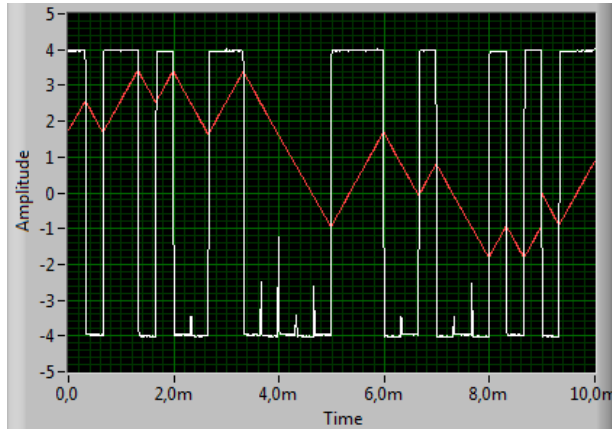


Fonte: Feito pelo autor

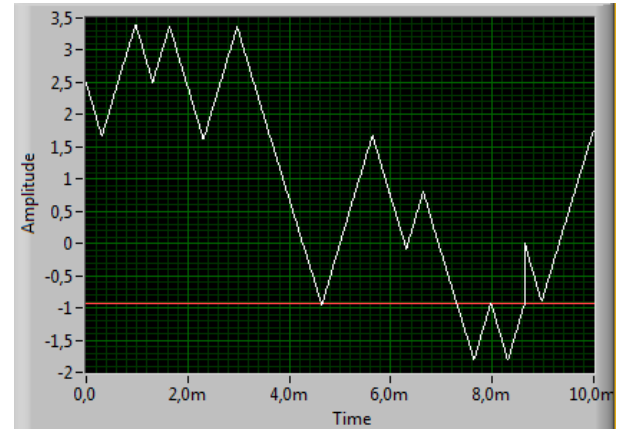
A cada 1ms a tensão cresce cerca de 2,33V sendo que satura quando atinge 10,5V, conforme a parte direita de Figura 93 apresenta. Sendo assim, e levando em conta que o período possui aproximadamente 10,25ms, a amplitude da tensão chegaria em 24 volts caso o sistema não saturasse.

Figura 94-MULTIPLIER e INTEGRATE DUMP/HOLD para B, C e D.

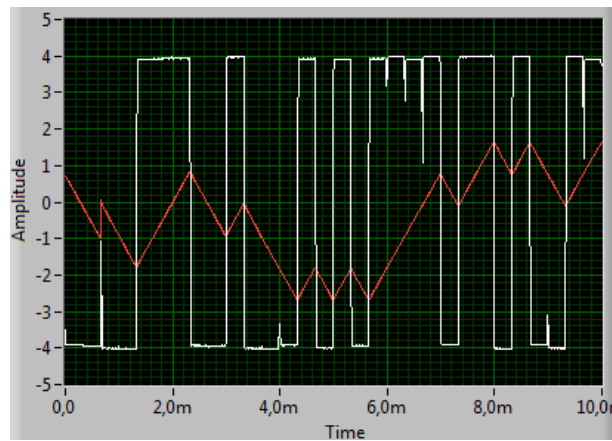
Saída ponto B e saída I&D



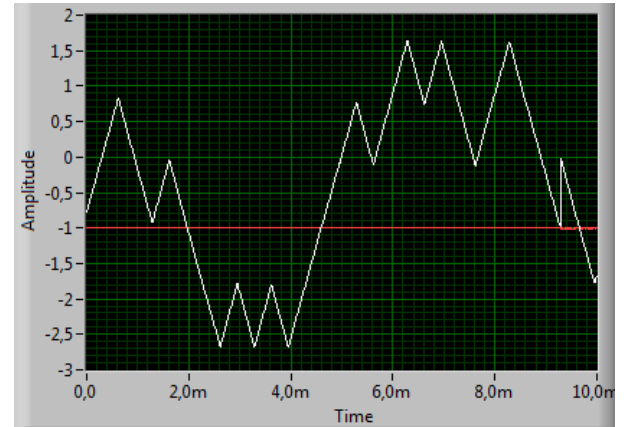
Saída I&D e I&H para ponto B



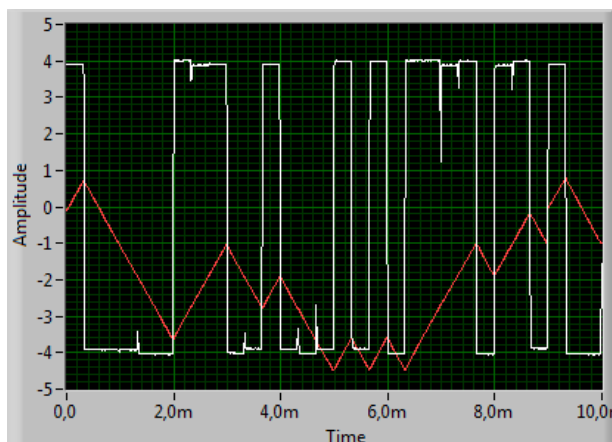
Saída ponto C e saída I&D



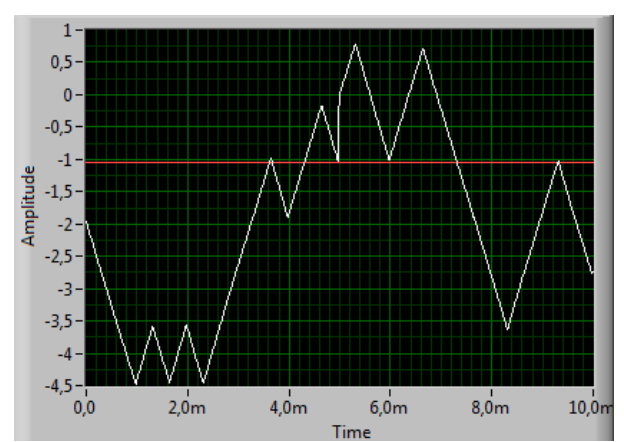
Saída I&D e I&H para ponto C



Saída ponto D e saída I&D



Saída I&D e I&H para ponto D



Legenda: Esquada: sinal em branco é a saída d bloco multiplicador e sinal em vermelho saída do I&D.  
 Legenda:Direita: sinal em branco saída do I&D e sinal em vermelho saída do I&H.

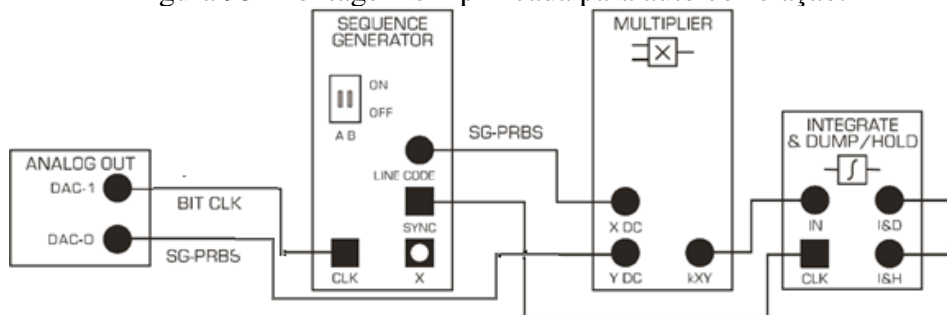
Fonte: Feito pelo autor

O nível de voltagem DC na saída I&H varia muito pouco com o deslocamento temporal ocorrido. Normalmente, estas conclusões são tiradas a partir do cálculo utilizando a seguinte equação  $r_{xx}(\tau) = \int_0^{\tau} x(t) \cdot x(t + \tau) dt$  que refere-se a função de convolução trabalhada no item 4.3, para um período determinado. A função de autocorrelação mostra o grau de singularidade e similaridade de um sinal particular.

O passo seguinte no experimento, proposta pelo fabricante, refere-se a repetição da análise anterior descrita para as outras três sequências de pulso disponíveis na placa. Pelo caráter repetitivo, os resultados aqui são omitidos.

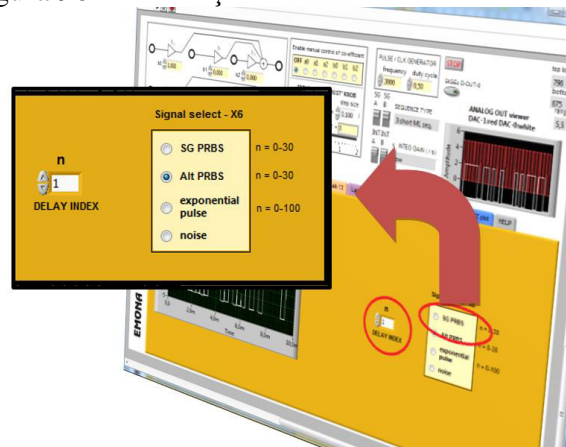
Outra possibilidade apresentada no SFP é a seleção do botão “SG PRBS” que disponibiliza uma cópia da sequência do Gerador de Pulso na saída DAC-0, permitindo assim a redução da montagem para o apresentado na Figura 95. Este botão também permite, por meio na mudança dos valores de “n”, explorar todas as 31 possibilidades de deslocamento temporal para a sequência de bits utilizada como sinal de estudo. A Figura 96 apresenta a localização destes itens no SPF.

Figura 95-Montagem simplificada para auto correlação.



Fonte: Adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

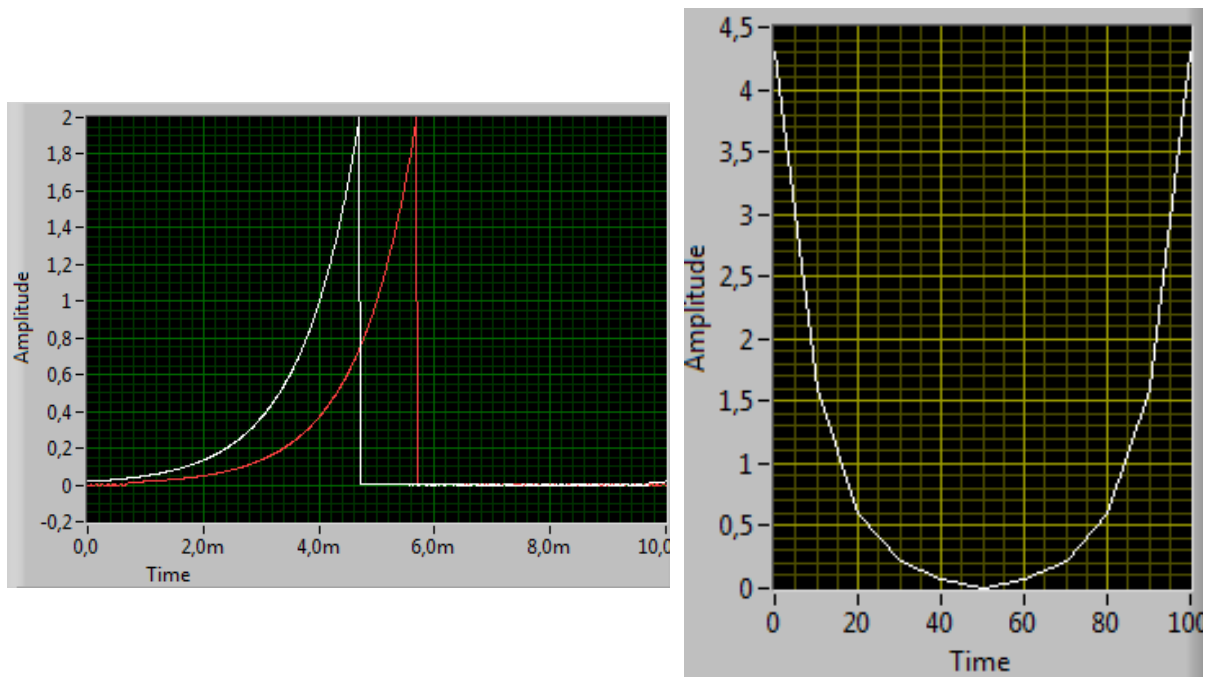
Figura 96-Localização do botão “SG PRBS” e “n”.



Fonte: Feito pelo autor

Em seguida é usada uma entrada exponencial disponibilizada na saída DAC-1 e replicada em na saída DAC-0 de modo que nesta o sinal pode ser deslocado no tempo por meio da mudança no índice “n” no SFP. A Figura 97 apresenta estes sinais para um deslocamento de  $n = 10$ , lado esquerdo, e a função de autocorrelação destes sinais. O nível de mudança no atraso pode ser variado de 0 a 100. Saída deslocada de DAC-0 em vermelho e a saída DAC-1 em branco.

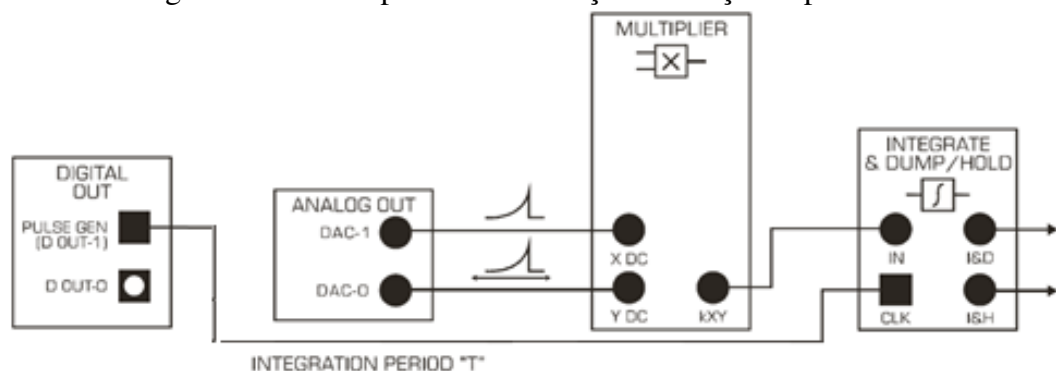
Figura 97-Saídas DAC-0 e DAC-1 e função de autocorrelação.



Fonte: Feito pelo autor

A constante de tempo, obtida a partir do gráfico da Figura 97 acima, é de 1 ms. Na sequência foi utilizada a montagem presente na Figura 98 de modo a realizar a visualização da função de autocorrelação da função exponencial disponibilizada.

Figura 98-Modelo para autocorrelação de função exponencial.

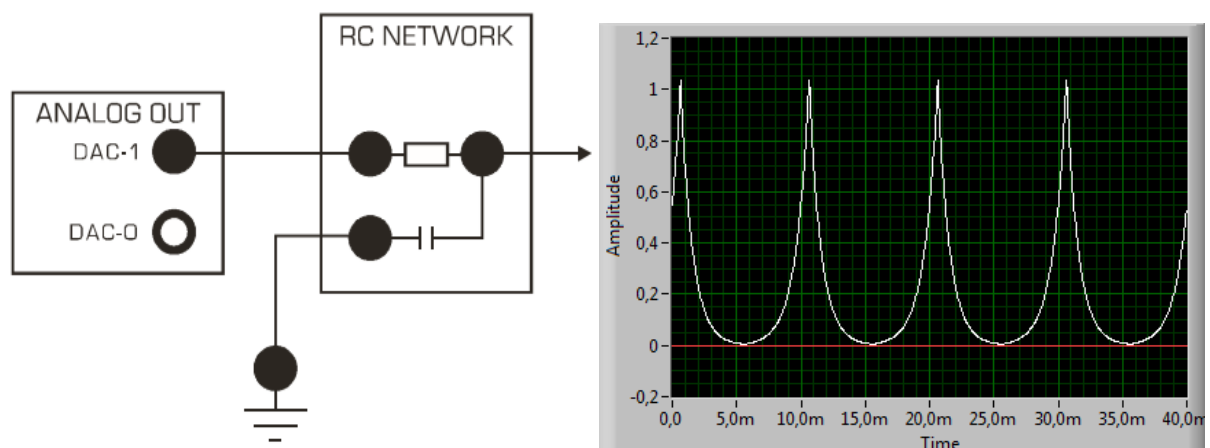


Fonte: Adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

O resultado obtido para a função de autocorrelação anteriormente descrita é similar a resposta ao impulso de um circuito RC. Isso foi comprovado utilizando a montagem descrita na Figura 99a, cuja saída está expressa na Figura 99b. Neste caso, a resposta ao impulso deste sistema ao sinal exponencial usado, resultou em uma exponencial espelhada e invertida com valores similares aos obtido para a função de autocorrelação da montagem anterior. Quando isto acontece, considera-se o circuito um filtro combinado pois ele “combina” o sinal de entrada com sua réplica espelhada no tempo para um período do sinal de entrada. Para obter esse resultado, foi utilizado uma frequência de 100Hz no gerador de pulso (*PULSE GEN*) e ciclo de trabalho (*DUTY CICLE*) de 2%, ajustados diretamente no SFP.

Como aqui trabalha-se o resultado da resposta ao impulso  $h(t)$  de um sistema cuja a entrada é um sinal exponencial  $x(t)$  que pode ser deslocado no tempo, o resultado da saída do sistema,  $y(t)$ , pode ser descrito da forma matemática como  $y(\tau) = \int x(t) \cdot h(\tau - t) dt$  ou ainda  $y(t) = x(t) * h(t)$  que nada mais é que a convolução. O “filtro combinado” é o filtro ótimo para formas de onda de entrada que é combinada, a fim de maximizar o sinal-ruído no receptor. Desta forma pode-se chegar a conclusão que a função de autocorrelação e a convolução estão relacionadas para o uso de filtros combinados, tratando o sinal de acordo com as características do sistema utilizado, sem a necessidade de deslocamento temporal para alcançar a resposta.

Figura 99-Resposta ao impulso filtro RC.

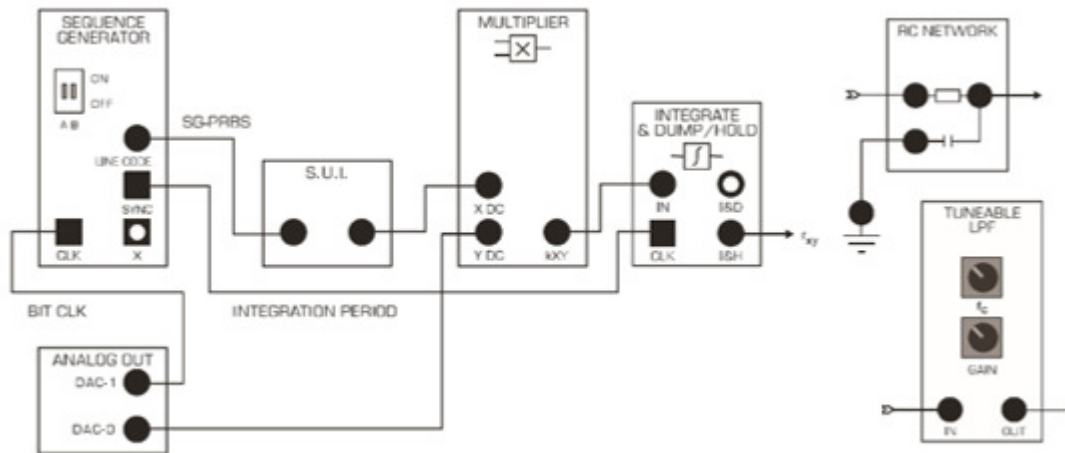


Legenda: (a)-Filtro combinado RC; (b)-Resposta ao impuls do filtro combinado RC.

Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Os conceitos trabalhados até esse ponto são aplicados agora ao sistema montado com o esquema apresentado na Figura 100. Esta montagem aplica a correlação a um sinal com ruído contendo várias frequências simultâneas e não apenas trabalha um sinal isolado e limitado.

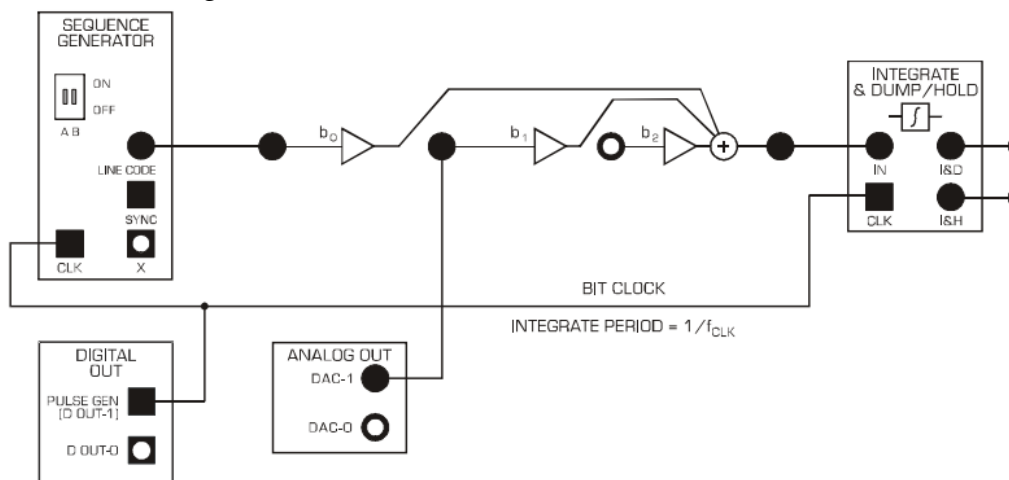
Figura 100-Montagem para sondagem com sinal de ruído aleatório.



Fonte: Adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Como um sistema pode ser caracterizado por meio da convolução ou da correlação existente entre o, ou os, sinais de entrada e a resposta ao impulso, este processo serve para a determinação de uma sequência de dados digitais contidas num sinal de ruído que esteja sendo transmitido, bastando que seja utilizado um filtro ótimo apropriado. O sinal de saída de tal filtro é a convolução do sinal de entrada e a resposta do filtro ao impulso, dada pela integração do produto desses dois sinais durante um período. O produto de dois valores DC (isto é, pulso quadrado e resposta quadrada) é um valor DC. No final do período, qualquer que seja o resultado da integração, o valor DC apresentado pelo filtro será a informação binária transmitida. Um filtro combinado ótimo pode ser montado a partir da Figura 101 para o caso de trabalho com filtragem de níveis DC.

Figura 101-Filtro ótimo com INTEGRAT&DUMP.



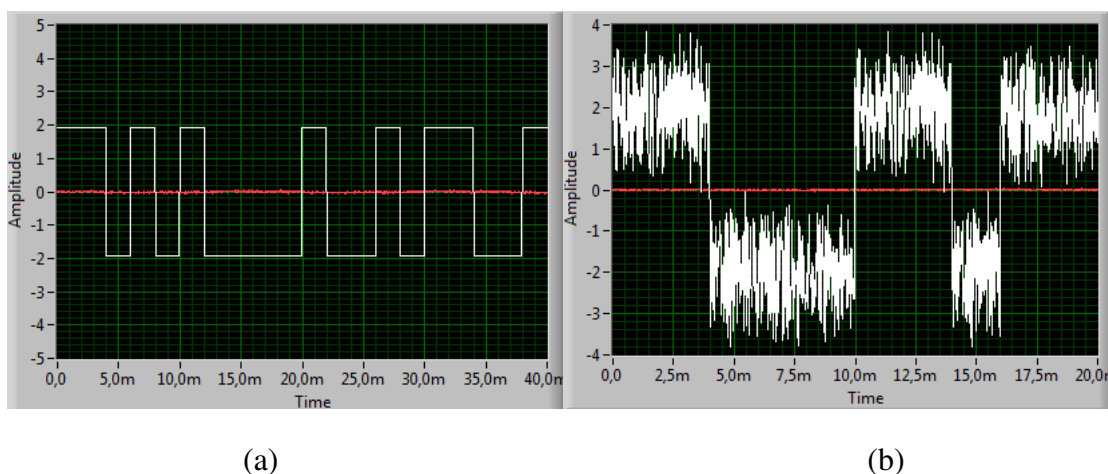
Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1



O gerador de pulso (*PULSE GEN*) usou frequência de 500 Hz e ciclo de trabalho (*DUTY CYCLE*) de 0.5 (50%). Na aba 6 SFP, selecione o botão relacional “noise” (ruído), para uma saída de um sinal uniforme branco no DAC-1 e os ganhos são colocados com os valores de  $b_0 = 1.0$  (ganho do sinal a ser filtrado) e  $b_1 = 1.0$  (ganho do sinal de ruído).

A Figura 102 mostra o sinal original e o sinal de ruído. A Figura 103 mostra a saída I&D e a saída I&H do módulo integrador responsável pela filtragem. Perceba na saída I&H, na Figura 103a, que o sinal de entrada é recuperado perfeitamente, sem erros no período, e que a saída I&D, na Figura 103b apresenta a correlação do sinal de entrada, como o esperado.

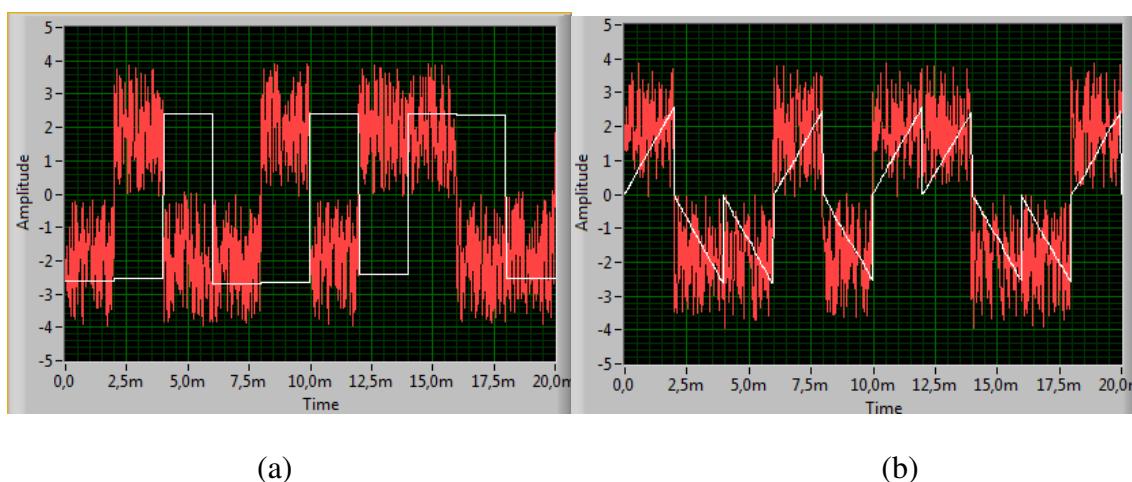
Figura 102-Sinal de entrada e sinal com ruído.



Legenda: Figura 102a: saída de DAC-1 em branco. Figura 102b: ruído em branco

Fonte: Feito pelo autor

Figura 103-saída do módulo INTEGRATE D&H.

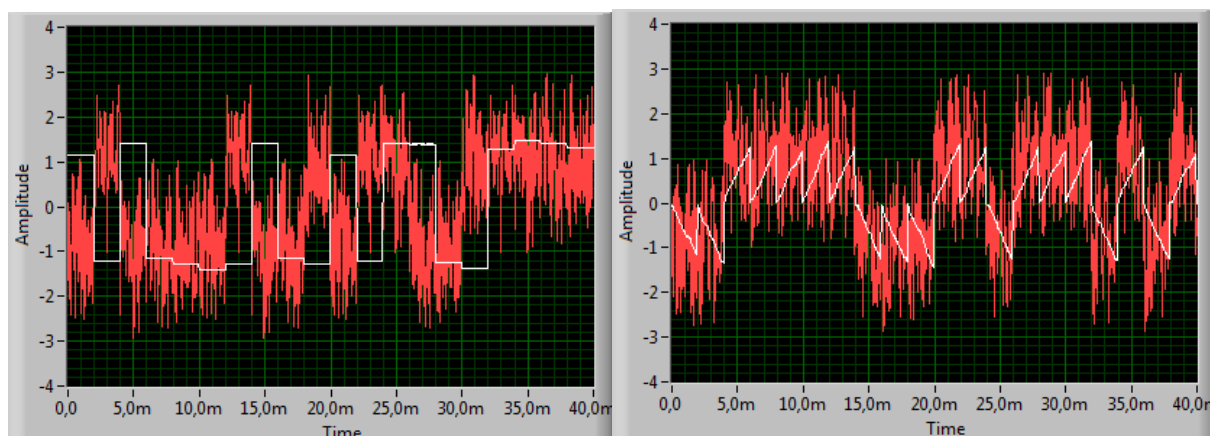


Legenda: Figura 103a: saída I&H em branco. Figura 103b: saída I&D em branco

Fonte: Feito pelo autor

A redução do valor SNR reflete numa recuperação errônea do sinal. As imagens da Figura 104 mostra o que ocorre quando o ganho do sinal de entrada é reduzido de 1.0 para 0.5, enquanto Diferente do que ocorreu anteriormente, a partir deste valor já começam a ocorrer disparidades entre o sinal enviado e o sinal recebido. O sinal de entrada é o mesmo apresentado na Figura 102 porém a recuperação não é efetiva devido a variação sofrida na atenuação.

Figura 104-saída do módulo INTEGRATE D&H.



(a)

(b)

Legenda: Figura 104a: saída I&H em branco. Figura 104b: saída I&D em branco

Fonte: Feito pelo autor

Apesar do nível de ruído ser muito grande em relação ao nível de sinal, o processo de integração possui uma capacidade de rejeição de ruído muito poderosa. Isso porque o ruído possui um valor médio zero.

#### 4.4.3 *Análise do Experimento*

Este experimento reforça os conceitos de convolução trabalhado no Lab 5 (subseção 4.3) e testa a correlação existente entre diferentes sequências de sinais, com a possibilidade de deslocamento temporal. Apresenta como o conceito de filtro combinado se forma e finaliza com a filtragem de um sinal por meio do processo de correlação.

### 4.5 **Série de Fourier**

Nesta subseção o assunto abordado refere-se a análise da série de Fourier para caracterização e decomposição de sinais senoidais, tanto no que diz respeito ao uso de soma de senoides e/ou cossenoides para a construção de uma forma de onda qualquer quanto, a partir da determinação dos coeficientes de Fourier que determinam as amplitudes das harmônicas, poder determinar qual é o sinal de interesse e se ele responde de forma satisfatória ao princípio de

aditividade, podendo ser utilizados superposição. Este experimento propõem a visualização de forma direta e clara da presença de harmônicas em um sinal e como tais harmônicas influenciam nele.

#### 4.5.1 Fundamentação teórica

A Série de Fourier é uma ferramenta matemática de grande utilidade e aplicação em diferentes campos da engenharia e da ciência, aqui será aplicado para análise de sinais e sistemas. O estudo, a análise e a representação de sistemas por meio da série de Fourier é chamado Análise de Série de Fourier em homenagem a Joseph Fourier (1768-1830). A ideia central é representar uma função periódica por meio de uma soma de senoides que se aproximam infinitamente da função a qual está sendo representada.

Dada uma função periódica  $f(t)$  com frequência  $\omega_0$  tal que esta função não seja bem definida dentro do seu período, a mesma função  $f(t)$  pode ser representada da seguinte forma:

$$\overline{f(t)} = a_0 + \sum_{n=1}^{\infty} a_n \sin n\omega_0 t + b_n \cos n\omega_0 t$$

Desta forma é possível escrever a função periódica  $f(t)$  como uma soma de infinitas harmônicas de cossenos e senos.

A forma geral da equação para a adição das harmônicas cosseno é como se segue:

$$f(t) = \sum_{n=1}^N a_n \cos(n\omega t)$$

Onde  $a_n$  são os valores de amplitude de cada onda cosseno. A forma geral da equação para a adição das harmônicas de onda de seno é como se segue:

$$f(t) = \sum_{n=1}^N b_n \sin(n\omega t)$$

Onde  $b_n$  são valores de amplitude de cada onda seno.

A forma geral para a soma de ambas as harmônicas seno e cosseno é:

$$f(t) = \sum_{n=1}^N a_n \cos(n\omega t) + \sum_{n=1}^N b_n \sin(n\omega t)$$

Ondas de seno e cosseno, bem como as suas soma, são sempre simétrica em tornodo

eixo x, sendo assim não podem representar um DC off set. A fim de se ter um desfasamento de DC é preciso adicionar uma constante para a equação. A forma de onda arbitrária se torna:

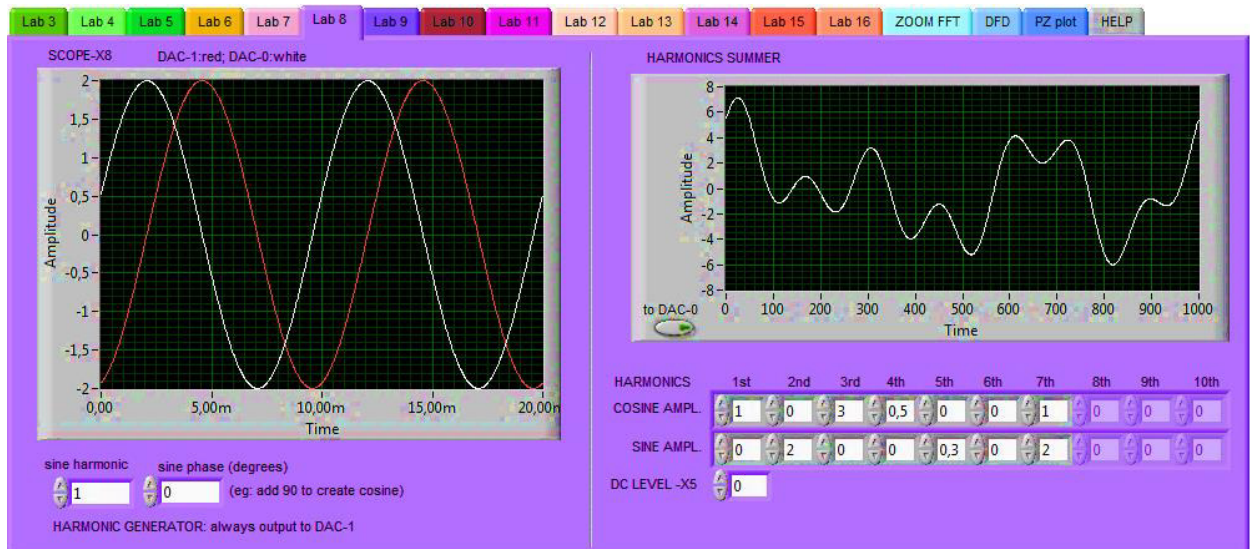
$$f(t) = a_0 + \sum_{n=1}^N a_n \cos(n\omega t) + \sum_{n=1}^N b_n \sin(n\omega t)$$

onde N é o número máximo de harmônicas presentes. Na nossa experiência acima,  $N = 10$ . Esta equação é conhecida como a equação de série de Fourier

#### 4.5.2 Experimento

A proposta apresentada para a prática e análise da série de Fourier por meio da placa SIGEx parte de um trabalho matemático num primeiro instante e na familiarização com a ação dos harmônicos na criação de um sinal aleatório. Neste ponto é realizada uma visualização da adição de harmônicas em um sinal senoidal disponível no lado direito do Lab-8 no SFT da placa, nomeado HARMONIC SUMMER (Figura 105). Por seu caráter introdutório, os resultados se tornam irrelevantes para este trabalho e foram omitidos.

Figura 105-HARMONIC SUMMER, TAB 8.

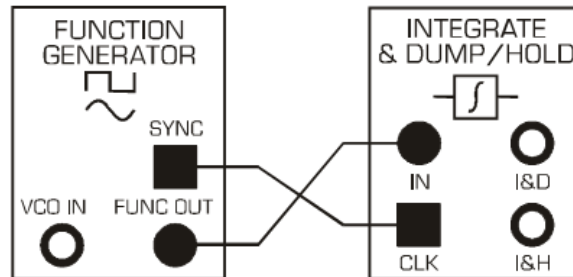


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

Segue-se a análise propriamente dita por meio dos módulos da referida placa e uso de sinais reais disponíveis e controlados hora na saída do *FUNCTION GENERATOR*, hora nas saídas DAC-0 e DAC-1. Inicia-se com a montagem dos módulos mostrados na Figura 106 e os sinais de entrada usados são os indicados na Figura 107. Aqui confirma-se alguns conceitos inerentes as ondas senoidais e cossenoidais tão comumente utilizadas em análise de sinais e sistemas e que é base da Série de Fourier. A configuração utilizada foram osciloscópio com

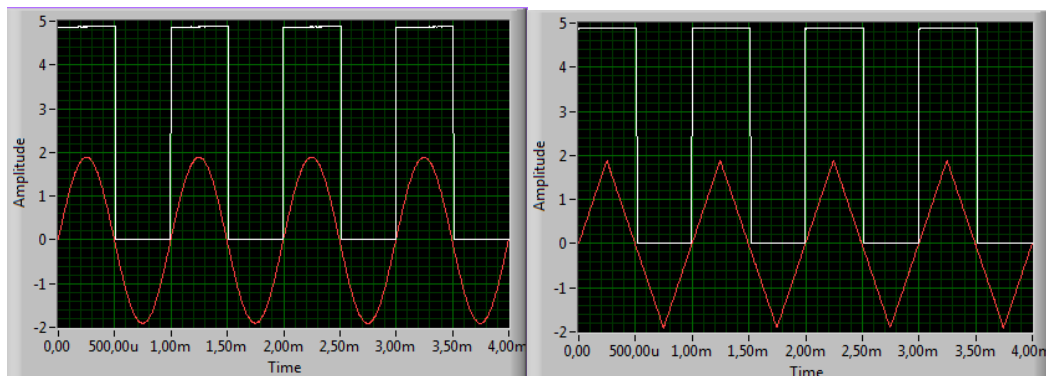
base de tempo de 4 ms, seleção em canal zero com nível de disparo de 1 V, gerador de função com onda senoidal, depois onda triangular, com amplitude de 4 Vpp e frequência de 1 kHz.

Figura 106-Modelo para a integração de um período de onda.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

Figura 107-Sinais de Entrada sincronizados com o pulso de clock.

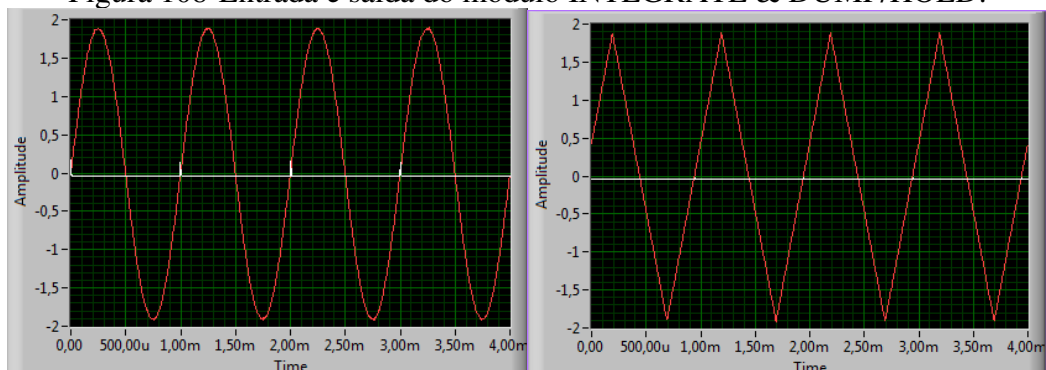


Legenda: sinal gerado pelo gerador de função (FUNCTION GENERATOR) em vermelho e sinal do clock em branco.

Fonte: Feito pelo autor

Por meio de uma integral de valor médio chega-se a valor médio zero, que representará o nível DC deste sinal. Este princípio é válido para sinais periódicos no tempo e a confirmação é realizada pela análise da integral de uma onda senoidal e de uma onda triangular. O módulo INTEGRATE & DUMP/HOLD apresentado na Figura 108 realiza esse processo.

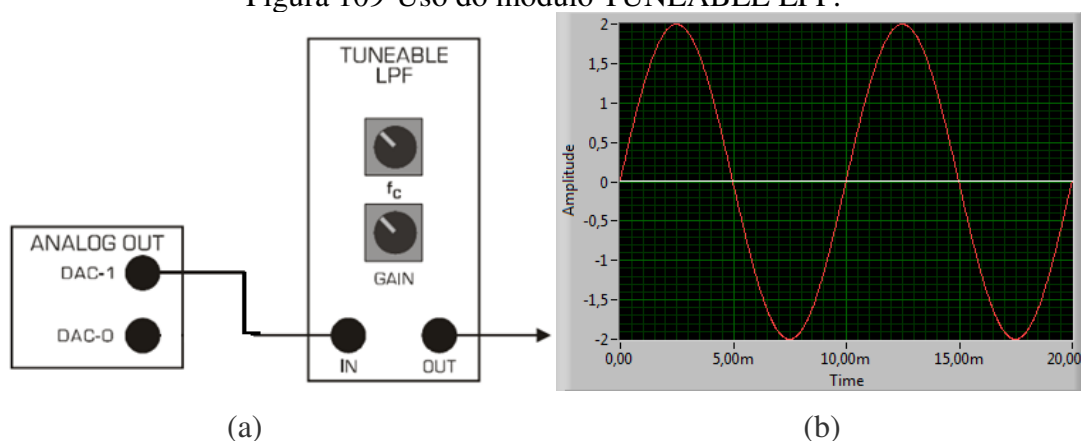
Figura 108-Entrada e saída do módulo INTEGRATE & DUMP/HOLD.



Fonte: Feito pelo autor

Outra forma de extrair o componente DC de um sinal é usando um filtro que é ajustado para uma frequência suficientemente baixa para excluir todas as harmônicas exceto para a componente DC. Neste ponto objetiva-se determinar as amplitudes dos coeficientes de Fourier de uma onda arbitrária por meio de um analisador construído com alguns módulos da já referida placa. A saída de DAC-1 é conectada a entrada do módulo *TUNEABLE LPF* conforme Figura 109 (a). O resultado obtido pode ser visto na Figura 109 (b), onde o sinal em vermelho indica a entrada do módulo *TUNEABLE LPF* da placa e o sinal em branco, a saída. Considerou-se osciloscópio com base de tempo em 2ms, gatilho de borda de subida no canal zero e nível de disparo de 0V. O módulo *TUNEABLE* com ganho na posição de 12 horas. Em seguida, girou-se o cursor identificado por  $f_c$  até conseguir a filtragem exigida e esta foi utilizada no restante do teste.

Figura 109-Uso do módulo TUNEABLE LPF.

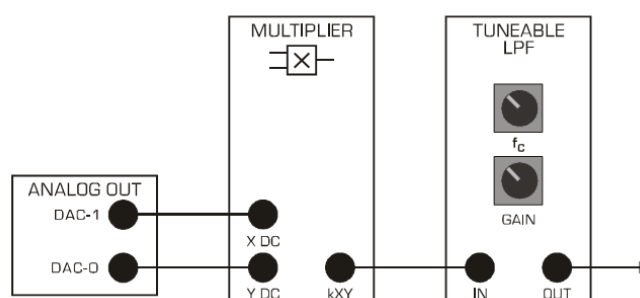


Legenda: Figura 4.62.a: Modelo de montagem. Figura 4.62.b: Resultado observado.

Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

Tendo realizado o ajuste anterior, definiu-se o valor de *harmonic seno* para 1 e *seno fase* para 0, de modo que a saída de DAC-1 fosse uma senoide e a saída DAC-0 uma cossenoide. A etapa seguinte utiliza estes dois sinais na montagem descrita na Figura 110.

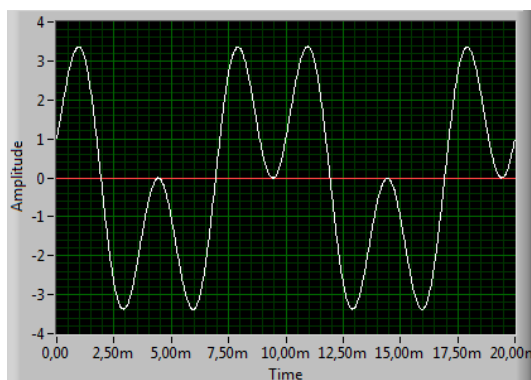
Figura 110-Montagem com DAC-1, DAC-0, MULTIPLIER E TUNEABLE LPF



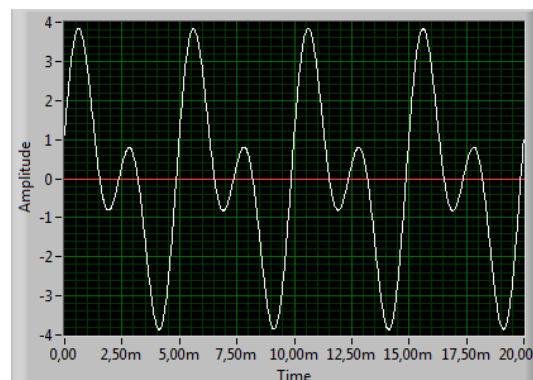
Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

A verificação feita utilizou segundo e terceiro harmônicos do sinal de entrada DAC-1, confirmando o exposto na teoria de que múltiplos ínteros da fundamental de uma onda senoidal, mesmo multiplicados por uma onda co-senoidal, quando filtrados terão nível DC=0. Isso pode ser observado na Figura 111. O sinal em branco representa a saída kXY do multiplicador (*MULTIPLIER*) e o sinal em vermelho, a saída *OUT* do *TUNEABLE LPF*.

Figura 111-Sinais harmônicos filtrados.



Segundo harmônico

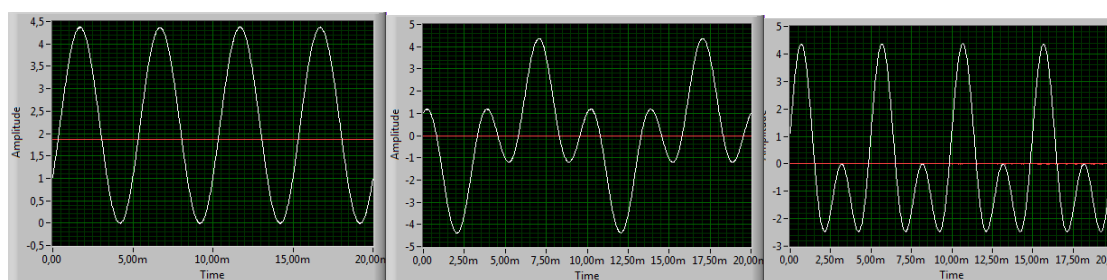


Terceiro harmônico

Fonte: Feito pelo autor

Agora, configurando o valor de *harmonic seno* para 1 e *seno fase* para 90, a análise é feita com duas ondas cosseno. Isso gera um nível DC  $\neq 0$  para a fundamental e nível DC=0 para todos os outros múltiplos ínteros da fundamental. A Figura 112 mostra a filtragem do nível DC para a fundamental, segundo e terceiro harmônicos, respectivamente.

Figura 112-Fundamental, segundo e terceiro harmônicos, respectivamente.



primeiro harmônico

Segundo harmônico

terceiro harmônico

Fonte: Feito pelo autor

A utilização de uma senoide ou cossenoide como instrumento de varredura sobre um sinal arbitrário permite a filtragem de níveis DC compatíveis com o sinal de sondagem. Isso pode ser observado nos resultados anteriores e serve de base para a análise posterior. Agora, utilizando um sinal arbitrário construído por meio do *HARMONIC SUMMER* e enviado para a

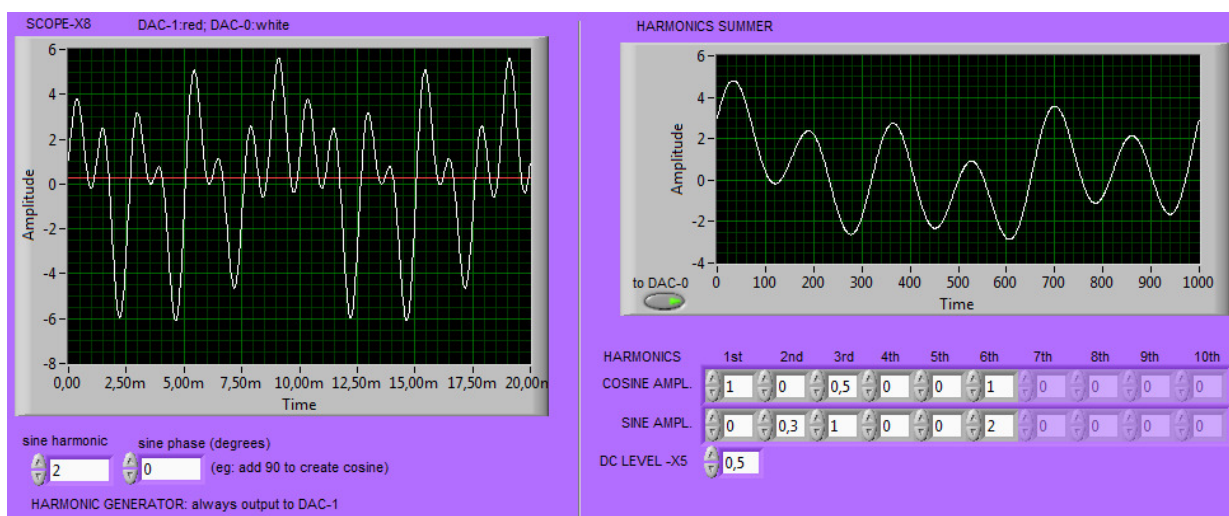


saída DAC-0, podemos utilizar o sinal entregue por DAC-1 para varrer este sinal e identificar os níveis DC do mesmo que, segundo exposto em (HAYKIN. 2001), (HSU. 2004) e (LATHI. 2007), correspondem aos coeficientes de Fourier.

Os valores usados para as amplitudes dos harmônicos foram os sugeridos no guia de experimento 8 do manual da placa e constam na Figura 113, que mostra o painel frontal do TAB-8 referente a este trecho do trabalho. Na parte inferior direita pode-se ver o local de atribuição dos valores das amplitudes dos harmônicos, na parte superior direita encontra-se a visão da onda gerada. Do lado esquerdo estar a visão do osciloscópio com o comparativo entre a saída do módulo *MULTIPLIER* em branco e a saída do módulo *TUNEABLE LPF* em vermelho. Logo abaixo deste, onde ler-se *HARMONIC GENERATION* encontra-se o ponto de seleção para uso dos harmônicos do sinal senoidal em DAC-1, ferramenta da sondagem. A medida que se altera o valor presente em *sine harmonic*, altera-se o harmônico na onda senoidal.

Figura 113-SFP Tab-8:*HARMONIC GENERATOR* e *HARMONIC SUMMER*.

2ºharmônico:



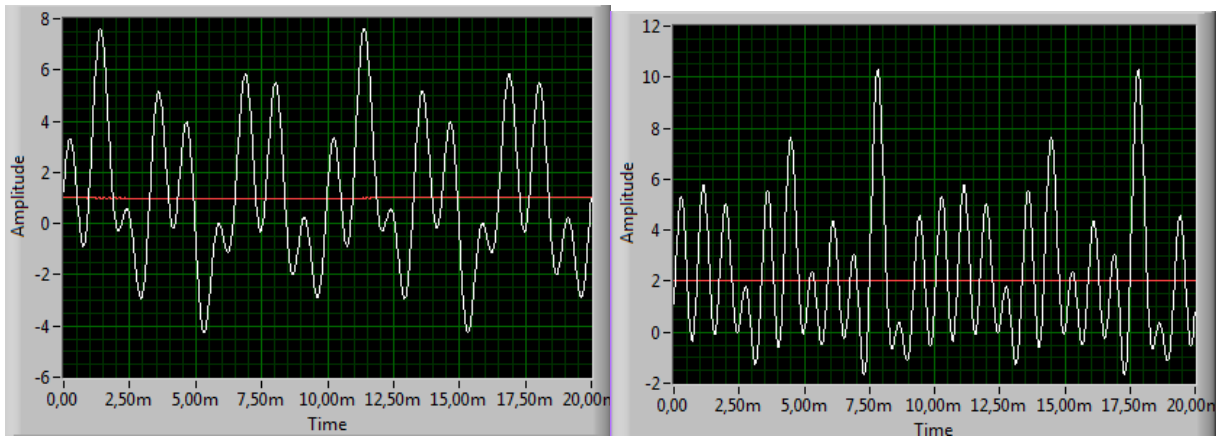
Fonte: Feito pelo autor

Para esse ponto do experimento, a multiplicação da onda arbitrária gerada só apresentará nível DC para a 2º, 3ª e 6ª harmônica da onda senoidal pois são os harmônicos com amplitude diferente de zero na composição da onda arbitrária. O mesmo vale para quando se utiliza a multiplicação de onda cossenoidal. Só haverá nível DC para filtragem com 1º, 3º e 6º harmônico. Para os demais valores de harmônico testados (2, 4, 5 até 10), o nível DC permaneceu em zero. A Figura 114 apresenta a filtragem para os harmônicos 3 e 6. O ganho *TUNEABLE LPF* foi ajustado em 1 conforme procedimento descrito no manual SIGEX, experimento 8, item



25 e 26.

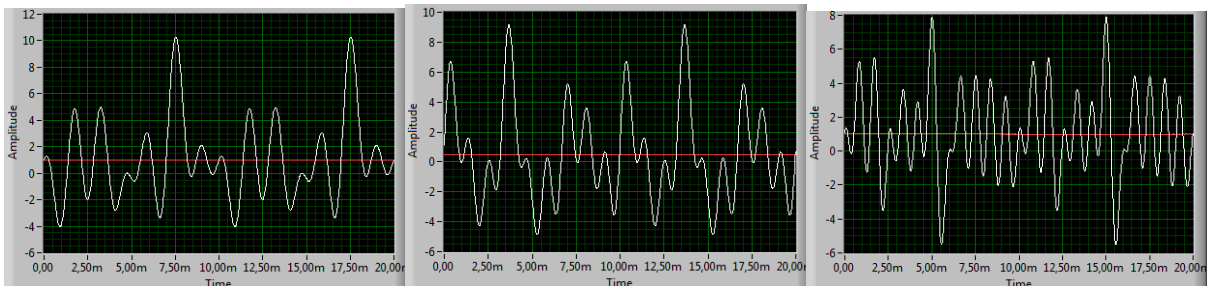
Figura 114-Filtragem dos harmônicos.  
3º harmônico 6ºharmônico



Fonte: Feito pelo autor

O estudo também se mostrou válido para uso de onda coSseno. Vide Figura 115.

Figura 115-Filtragem para onda tipo cosseno.

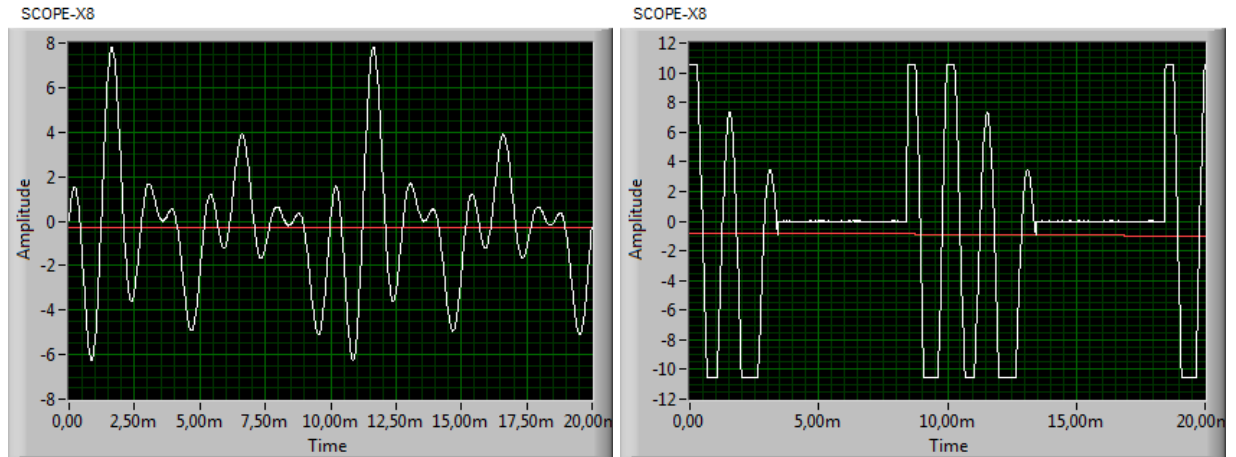


Legenda: Saída do multiplicador em branco e saída TLPF em vermelho. Filtragem de nível DC para fundamental, 3º e 6º harmônicas, respectivamente.

Fonte: Feito pelo autor

Segue-se agora para uma varredura de um sinal arbitrário gerado com o uso Gerador de Função (*FUNCTION GENERATOR*) no NI ELVISmx *Instrument Launcher*. A onda disponibilizada no DAC-0 da etapa anterior continuará sendo usada só que neste ponto ela será varrida por uma onda senoidal não sincronizada proveniente da saída do módulo *FUNCTION GENERATOR*. A configuração para o Gerador de Função no NI ELVISmx usada teve frequência de 100 Hz, amplitude de 4 Vpp. A Figura 116 apresenta a saída do módulo *TURNEABLE* comparada ao resultado da varredura para uma senoide na esquerda e uma onda quadrada na direita. Em branco a saída *TURNEABLE* e em vermelho a saída de DC filtrada.

Figura 116-Onda varrida por senoide não sincronizada.

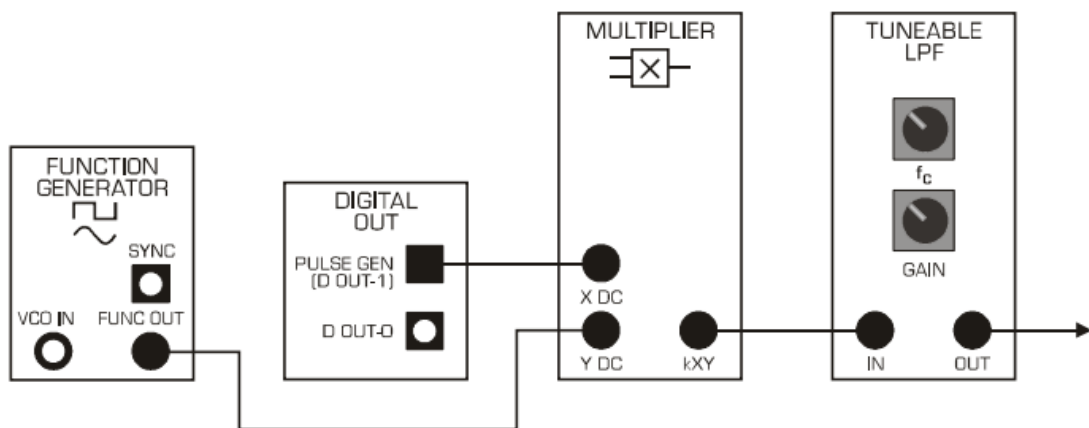


Legenda: Vermelho saída do multiplicador e em branco a saída do TLPF.

Fonte: Feito pelo autor

Na sequência, a varredura é testada em uma onda quadrada para garantir o pressuposto de sondagem. Uma das entradas do módulo multiplicador (*MULTIPLIER*) agora virá do módulo saída digital (*DIGITAL OUT, Pulse GEN*) e a outra continuará recebendo o sinal enviado pelo gerador de função. A montagem usada aparece na Figura 117.

Figura 117-Teste para onda quadrada.



Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

Na Tabela 7 aparecem os valores DC das harmônicas constituintes da onda quadrada e da onda senoidal varridas. Uma onda quadrada de ciclo de 50% contém apenas harmônicas ímpares.

Tabela 7-Valores das harmônicas para onda senoidal e quadrada varridas.

Frequência de Entrada (Hz)	TLPF Amplitude de Saída (V)	
	Senoide	Quadrada
100	0,9	1,35
200	0,35	<0,1
300	1,1	0,45
400	0	<0,1
500	0	0,3
600	1	<0,1
700	2	0,2

Fonte: Feito pelo autor

#### 4.5.3 Análise do Experimento

A proposta do experimento disposto na aba Lab 8 inicia com uma utilização de senos e cossenos para a composição de formas de onda com o intuito de apenas realizar a visualização deste processo para confirmação da teoria, montando as equações correspondentes. Este trecho também permite realizar um comparativo em termos da simetria das ondas seno e cosseno e da relação com a existência ou não de um nível DC para elaboração completa da equação de Série de Fourier. A sugestão é que o professor responsável pela disciplina decida incluir ou não essa parte inicial. A parte seguinte trabalha os conceitos de nível DC em um sinal senoidal e cossenoidal, envolvendo integração do sinal e a multiplicação com posterior filtragem. É um processo interessante e vale a pena ser desenvolvido para a verificação de como o ajuste da frequência de um filtro é o bastante para a extração da componente DC desejada, trabalhando primeiro com ondas sincronizadas e depois com ondas sem sincronismo para validação da teoria. O ponto final comprova a teoria de Série de Fourier, por meio de uma onda quadrada, ao mostrar que os conceitos são válidos para sinais que não são senoidais.

#### 4.6 Análise de espectro de diferentes sinais

Este experimento propõem a análise visual e direta de diferentes tipos de sinais reais

no domínio da frequência, visando a percepção da relação existente entre tempo e as características do domínio da frequência para várias classes de sinais.

#### 4.6.1 Fundamentação Teórica

O analisador de espectros é um instrumento utilizado para a análise de sinais alternados no domínio da frequência, sendo basicamente um receptor de rádio passivo com uma interface gráfica para a análise e medida do sinal no domínio da frequência. (Adaptado de BONFIM, 2003). O uso de um analisador de espectro é o foco deste experimento com o intuito de esclarecer os conceitos trabalhados em teoria. A informação é apresentada diretamente, sem carga matemática e permite assimilação imediata.

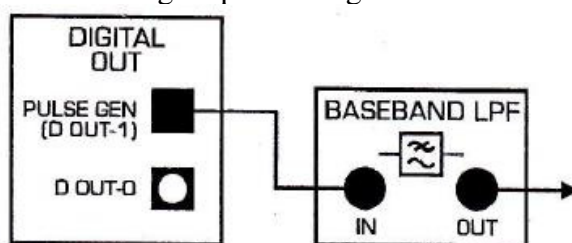
Em muitos dos casos de trabalho e análise de sinais, trabalhar no domínio do tempo pode ser exaustivo devido a carga matemática envolvida. Além disso, as equações diferenciais e de diferença que surgem no estudo acabam se tornando operações de frequência. Como Oppenheim (2011) comenta, a caracterização no domínio da frequência dos sistemas LTI em termos de sua resposta em frequência representa uma alternativa à caracterização no domínio do tempo por meio da convolução.

Tratando-se de filtragem, por exemplo, os conceitos são mais facilmente visualizados em termos da frequência.

#### 4.6.2 Experimento

Um trem de pulsos é gerado a partir do módulo *DIGITAL OUT* da placa em teste e este sinal gerado será enviado para o módulo *BASEBAND LPF* para um processo de filtragem. O modelo da montagem encontra-se na Figura 118.

Figura 118-Montagem para filtragem de trem de impulso.

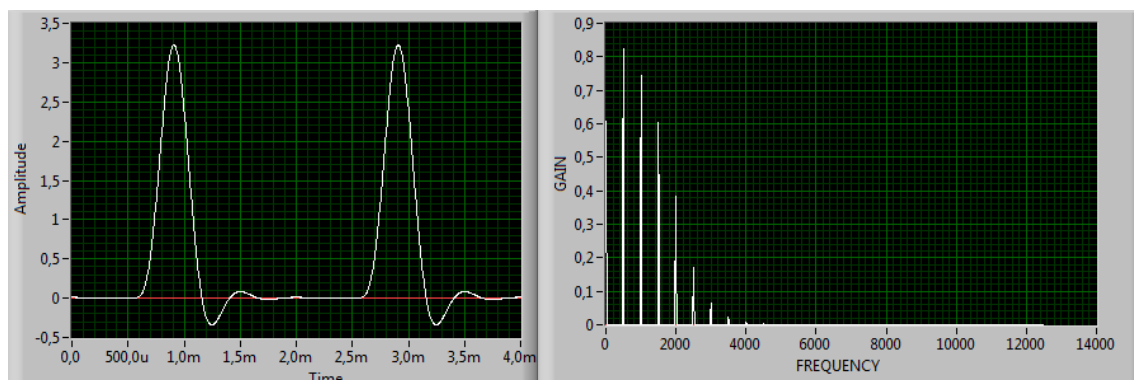


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

O gerador de pulso (*PULSE GEN*) foi configurado com uma frequência de 500Hz e um ciclo de trabalho (*DUTY CYCLE*) de 0.1, ou 10%. Para o osciloscópio foi usado base de tempo de 40ms, gatilho borda de subida em CH1 e nível de disparo de 1V. O espectro do sinal

de entrada filtrado pode ser observado na Figura 119.

Figura 119-Espectro do sinal de entrada filtrado.



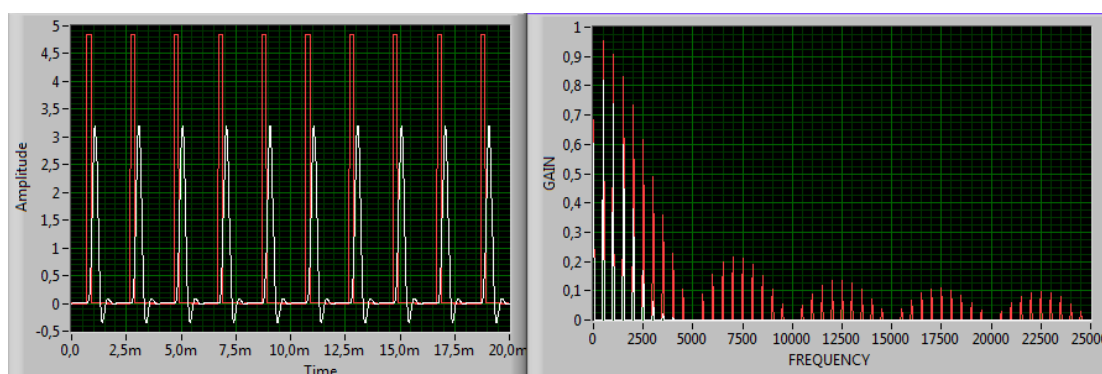
Fonte: Feito pelo autor

A visualização obtida do espectro tanto do sinal de entrada quanto do sinal de saída do módulo *BASEBAND* é a apresentada em Figura 120. O trem de impulso possui largura individual de 0,2ms e uma amplitude de entrada de 4,8V, produzindo uma saída de 3,2V de amplitude. A frequência esperada para o espectro do sinal é obtida por meio da equação

$$f = \frac{1}{\text{largura de pulso}}$$

Desta forma, esperava-se um espectro com frequência de 5000Hz, o que pode ser confirmado por meio da análise imediata do resultado obtido na tela do analisador de espectro disponível na aba Lab9 do SFP. O quadro da esquerda na Figura 120 representa a vista do osciloscópio. O sinal em vermelho representa o trem de pulso utilizado para o teste e o sinal em branco representa a saída do módulo *BASEBAND*. O quadro a direita na Figura 120 mostra a tela do analisador de espectro com os espectros do sinal de entrada, em vermelho, e do sinal de saída, em branco.

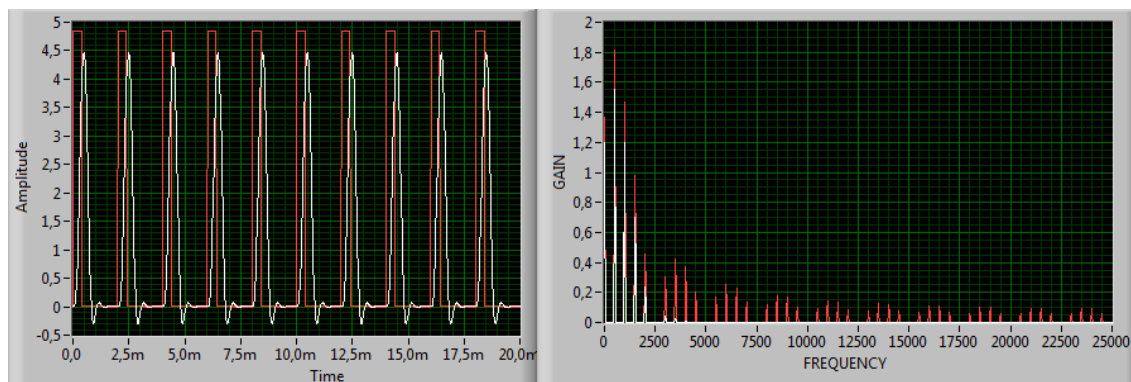
Figura 120-Sinal de entrada e saída para impulso de 0,2ms de largura.



Fonte: Feito pelo autor

A frequência do espectro do sinal está diretamente ligada ao período do sinal envolvido. A mudança da largura do pulso de entrada do módulo *BASEBAND* tem reflexo imediato na frequência do espectro do sinal. Isso pode ser observado na Figura 121. O pulso de entrada foi alterado de modo a possuir uma largura de 0,4 ms. Com a duplicação da largura do pulso utilizado, a frequência do espectro cai pela metade.

Figura 121-Sinal de entrada e saída para impulso de 0,4 ms de largura.

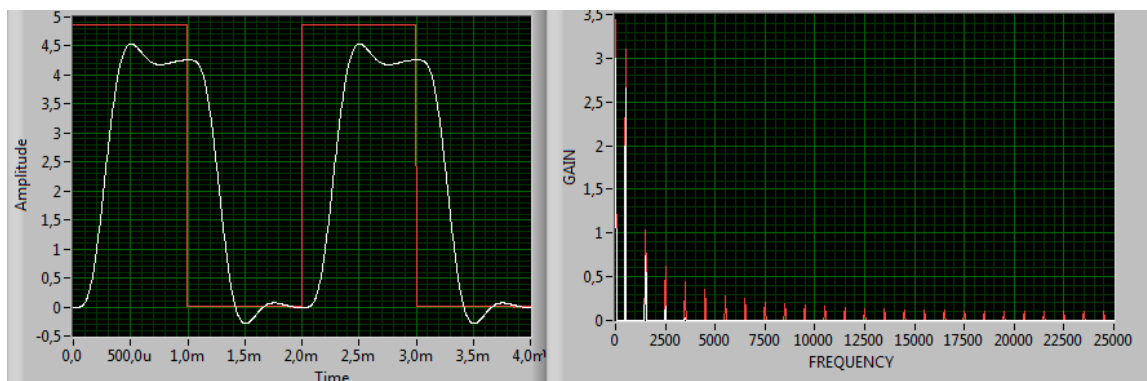


Fonte: Feito pelo autor

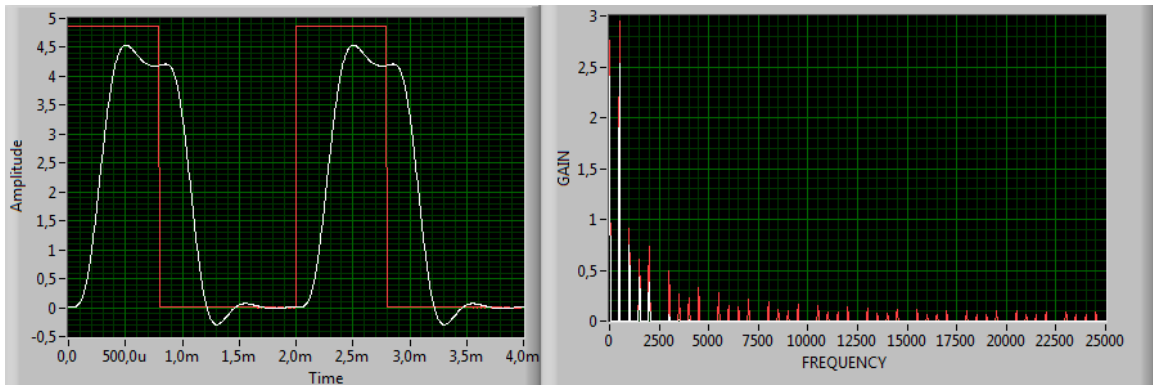
Ao realizar uma análise com valores graduais decrescentes do ciclo de trabalho para o estreitamento da largura do pulso (50%, 40%, 30% e 20%), pode-se perceber a origem dos harmônicos presentes no sinal. A sequência apresentada na Figura 122 apresenta essa análise. Os sinais de entrada e saída do módulo *BASEBAND* são apresentados, respectivamente, em vermelho e em branco. As janelas do lado esquerdo dizem respeito a tela do osciloscópio e as janelas do lado direito referem-se ao analisador de espectro.

Figura 122-Origem dos harmônicos do sinal.

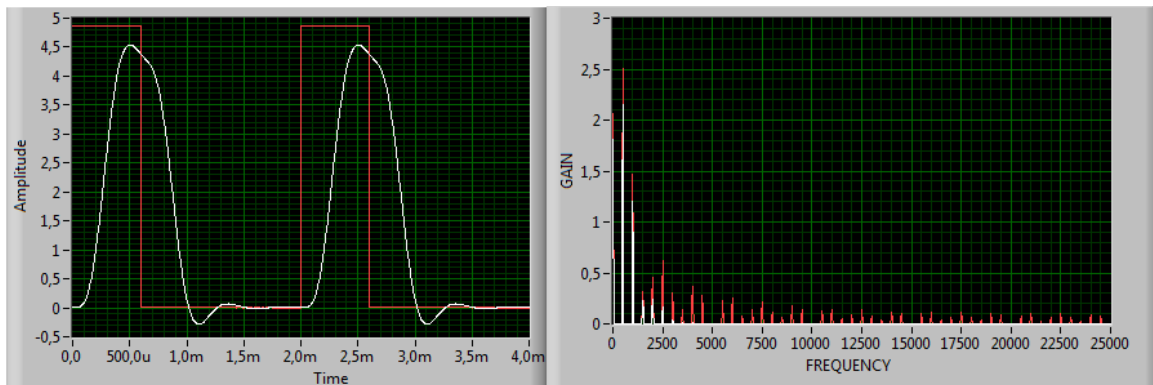
Ciclo de trabalho de 50%.



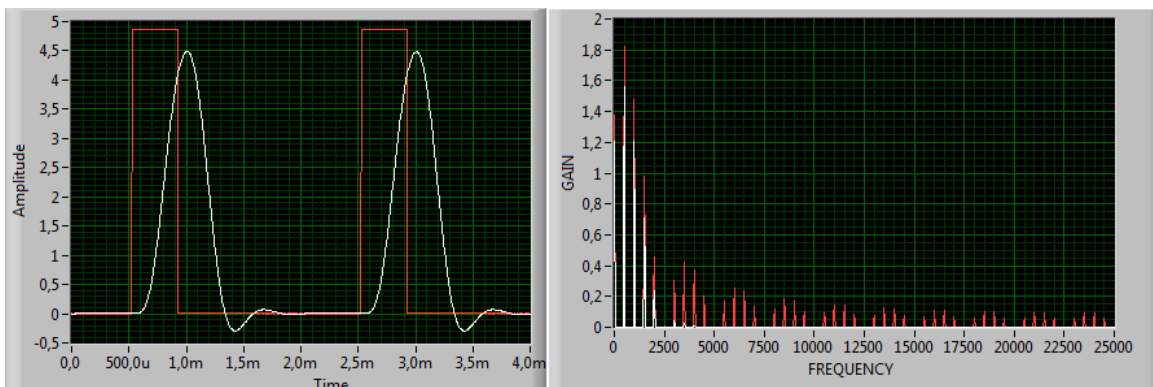
Ciclo de trabalho de 40%



Ciclo de trabalho de 30%



Ciclo de trabalho de 20%



Fonte: Feito pelo autor

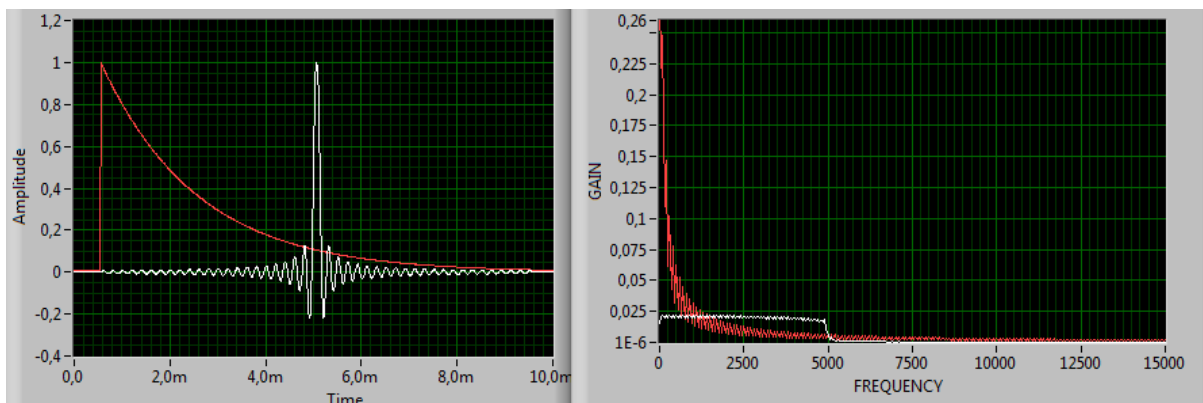
Os espectros de trem de pulso encontrados até este ponto são moldados por meio da chamada função sinc, descrita matematicamente por

$$\mathit{sinc}(x) = \frac{\sin x}{x}$$

Uma sequência  $\mathit{sinc}(x)$  está disponível na saída DAC-1 da placa SIGEx para este experimento. Para uma visualização adequada foi utilizado base de tempo de 10ms e trig nível de 0,5V (Vide Figura 123). Com este sinal, temos uma situação única em que o espectro é finito,

isto é, ele tende para zero em pontos específicos positivos e negativos. Para o caso em estudo, por exemplo, o sinal corta o eixo x em zero para  $t = 0,1\text{ms}$ .

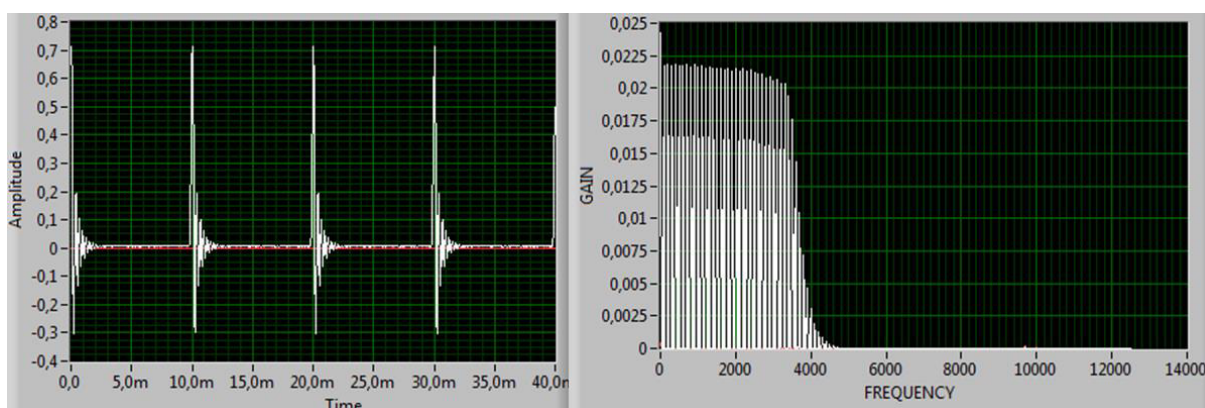
Figura 123-Função sinc(x) e seu espectro.



Fonte: Feito pelo autor

A mesma análise realizada para o módulo *TURNEABLE LPF*, ajustado para -3dB por meio do nível da tensão de saída observado na saída do filtro, é mostrado na Figura 124. O valor de -3dB pelo ajuste manual da frequência do módulo utilizado de modo a atingir uma tensão de pico de saída de aproximadamente 0,7079V obtida com o uso da equação  $\log(\text{dB}) = 20\log\left(\frac{V_2}{V_1}\right)$ , onde  $V_1$  e  $V_2$  são, respectivamente, a tensão de pico de entrada e de saída do módulo *TURNEABLE*. Os resultados se assemelham no que diz respeito ao espectro do sinal de saída.

Figura 124-Saída da TUNEABLE LPF.



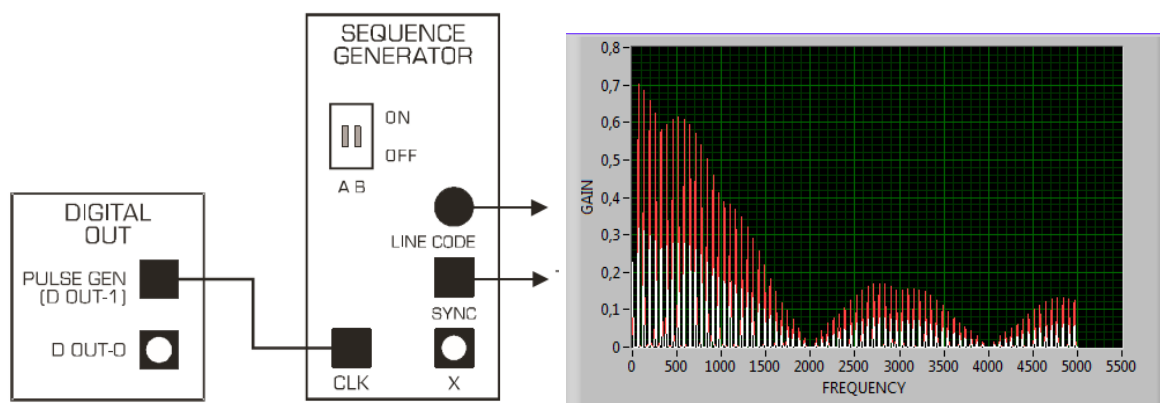
Fonte: Feito pelo autor

Neste ponto realiza-se a análise de sequências pseudorrandômicas geradas por meio do gerador de sequências (*SEQUENCE GENERATOR*) disponível. Este gerador possui duas chaves DIPS que permitem gerar quatro diferentes conjuntos de sequências de pulsos, que foram analisadas com o uso do analisador de espectro. Figura 125 apresenta, do lado esquerdo, a montagem usada e do lado direito, o espectro do sinal para o caso de chaves DIP's em *UP:UP*.



Os demais resultados aparecem na Figura 126.

Figura 125-Montagem para sequência pseudorandômica.

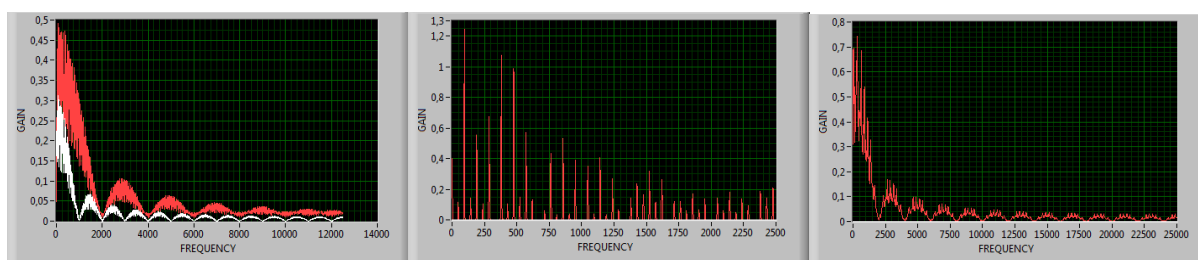


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

Fonte: Feito pelo autor

Para o módulo *DIGITAL OUT* estabeleceu-se, por meio do *PULSE GENERATOR* no SFP, frequência de 2000 Hz e ciclo de trabalho de 0,5 (50%). Este foi utilizado como sinal de clock para o módulo *SEQUENCE GENERATOR*. Osciloscópio com base de tempo em 100ms, *TRIG* definido para CH1, nível de disparo de borda de 1V. A mudança nas chaves DIP's possibilitam a mudança do tamanho e da quantidade de bits para o *SEQUENCE GENERATOR* e foram usadas na sequência: *UP/UP*; *UP/DOWN*; *DOWN/UP* e *DOWN/DOWN*. O sinal em vermelho representa a saída do *LINE CODE* e o sinal em branco representa a saída do *SYNC*.

Figura 126-Espectro de sinal para chaves DIP e sinal SYNC.



(a)

(b)

(c)

Legenda: Figura 4.79a: Espectro para chaves Dip's em UP:DOWN. Figura 4.79b: Espectro para chaves DIP's em DOWN:UP. Figura 4.79c: Espectro para chaves DIP's em DOWN:DOWN.

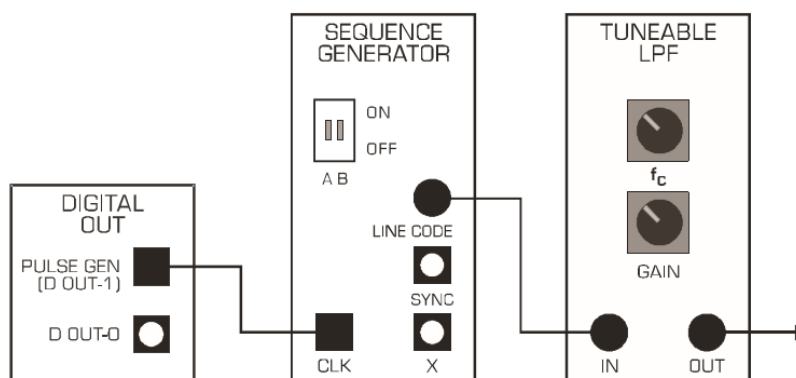
Fonte: Feito pelo autor

De acordo com as informações do manual, para o caso de chaves DIP's em *UP/UP*, a sequência gerada possui 31 bits numa frequência de 2000Hz. Na Figura 126 anterior pode ser observado que os pontos nulos no espectro de frequência se repetem a intervalos de  $n \cdot 2000\text{Hz}$ , dando para cada pulso uma frequência de  $\frac{2000}{31} = 64,52 \text{ Hz}$ . Com as chaves DIP em

*UP:DOWN*, gera a segunda maior sequência em quantidade de bits, 63 bits. Os intervalos nulos continuam o mesmo, 2000Hz e a frequência individual dos pulsos de entrada cai para aproximadamente 31,75 Hz. Na posição *DOWN:UP*, o *SEQUENCE GENERATOR* possui a menor das sequências em comprimento e quantidade de bits: são apenas 6 bits que se repetem três vezes a cada intervalo de clock. Em consequência, seu espectro é o mais discernível. A posição *DOWN:DOWN* gera a maior sequência de pulsos da placa, com período de pulsos tendo  $2^{14} - 1 = 16K$  bits. Aqui os nulos ocorreram na mesma velocidade do clock e não há como especificar e medir os harmônicos. (Manual Sigex V1).

As sequências vistas até aqui trabalham com frequência estabelecida e são ditas pseudorrandômicas. Estas mesmas sequências possuem harmônicos espaçados por pontos de valores nulos de modo que, se for possível isolar um trecho menor do espectro de frequência, pode-se utilizar este trecho como sinal caracterizado por possuir muitas harmônicas espaçadas igualmente. Usando um filtro passa-baixa podemos atenuar todas as harmônicas com uma frequência de *CLOCK* acima de 10% então ficamos com um sinal com características de ruído branco Gaussiano que é útil em várias experiências como uma fonte de ruído. AWGN significa "ruído branco Gaussiano aditivo", significando o ruído incorporado a um sinal ao viajar por determinado canal ruidoso. (adaptado de RADZYNER e MANFREDINI. 2011). Para gerar um AWGN utilizou-se a montagem mostrada na figura 127.

Figura 127-Montagem para gerar ruído analógico.

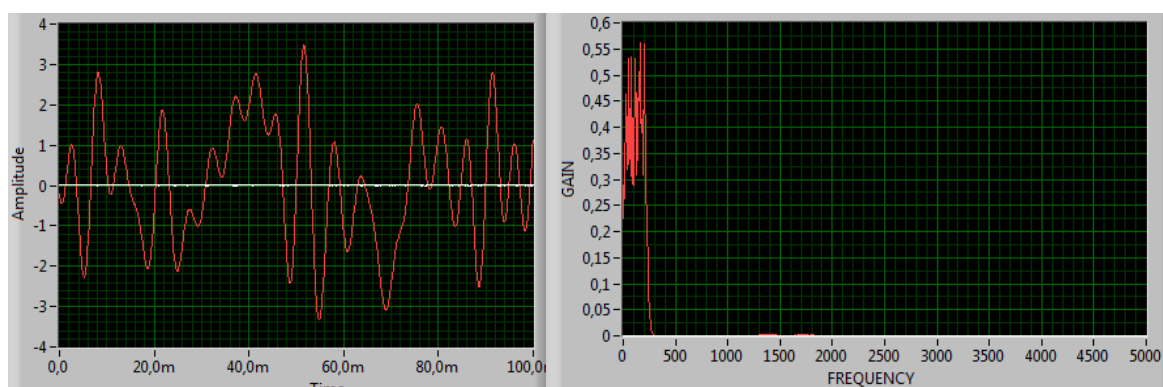


Fonte: Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

Os cursores nomeados por *GAIN* e  $f_c$  do módulo *TURNEABLE* foram postos completamente em sentido horário, *PULSE/ CLK GENERATOR* no SFP com frequência de 2000 Hz, ciclo de trabalho (*DUTY CYCLE*) de 0,5 (50%) e gerador de sequência (*SEQUENCE GENERATOR*) com chaves *DIP*'s definidas para *UP/UP*. O osciloscópio foi posto com base de tempo em 100ms.

O Manual propõe que se estabeleça uma frequência de corte entre 200 e 300Hz, utilizando a tela do analisador de espectro para visualizar o processo a medida que o botão sinalizado por  $f_c$  do módulo TURNEABLE é girado no sentido anti horário. Portanto, a precisão esta diretamente ligada a perícia do operador. Para tanto a frequência de corte foi ajustada para 260Hz. Depois as chaves DIP's foram mudadas para a posição DOWN:DOWN para gerar um ruído AWGN aceitável para o teste. O resultado encontra-se na Figura 128.

Figura 128-Frequência de corte em 260Hz.Chaves DIP's em DOWN/DOWN.

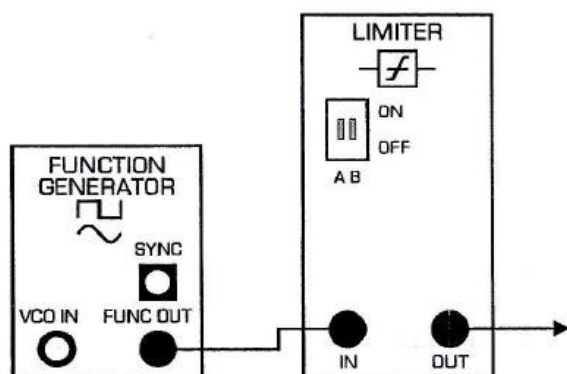


Fonte: Feito pelo autor

O corte ou limitação da amplitude de uma senoides ocorrem naturalmente por sobrecarga de um sistema ou, de forma proposital, pela limitação da amplitude da onda quando utiliza-se modulação por frequência (FM) e não modulação por amplitude (AM) ou ainda quando amplificadores de classe C são utilizados.

Por essa característica, a limitação de amplitude de uma senoides não traz transtornos críticos quando tratada no domínio do tempo. Porém, quando analisado no domínio da frequência, a influência se torna maior devido a influência nas harmônicas que surgem no sinal. A proposta aqui é realizar esta análise e verificar a influência que a limitação da amplitude de uma senoide terá no seu espectro de frequência e verificar a influência de uma retificação no surgimento de harmônicos no sinal de saída. A montagem utilizada aparece na Figura 129, bem como o espectro observado.

Figura 129-Corte de um sinal senoidal.

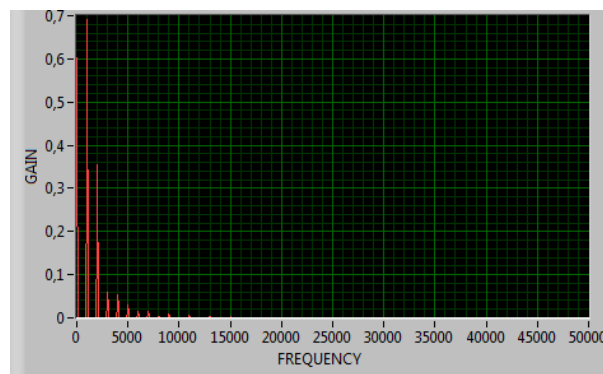


Legenda: Modelo de montagem para corte de uma senoide.

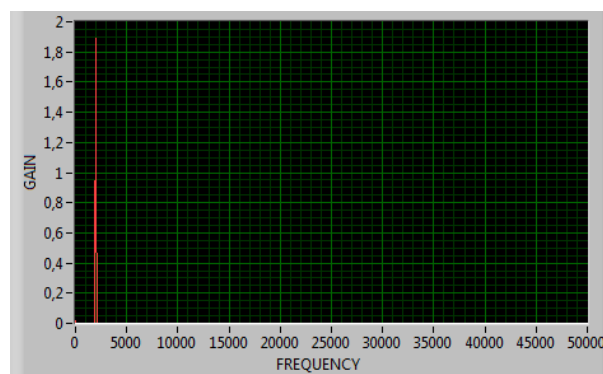
Fonte: Adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

Fonte: Feito pelo autor

Espectro para meia onda retificada



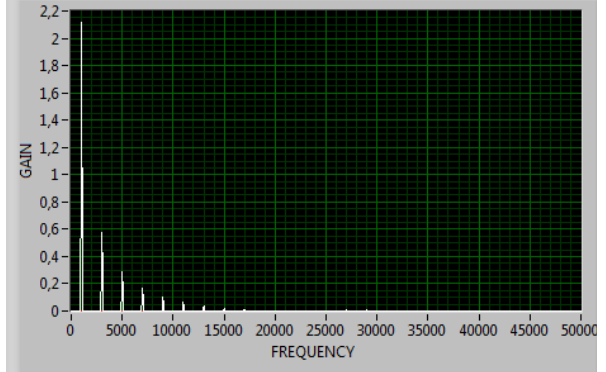
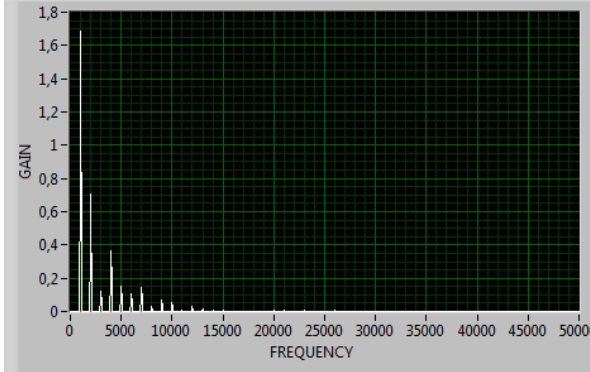
Espectro para onda senoidal completa



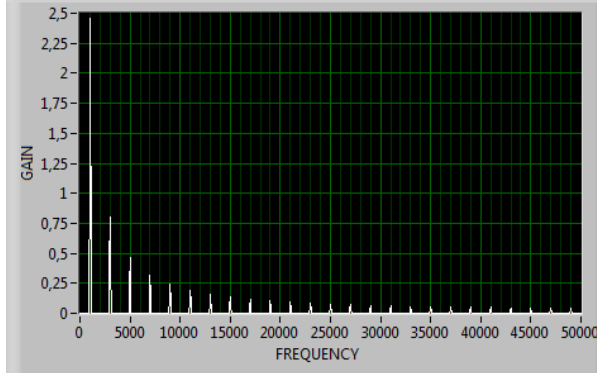
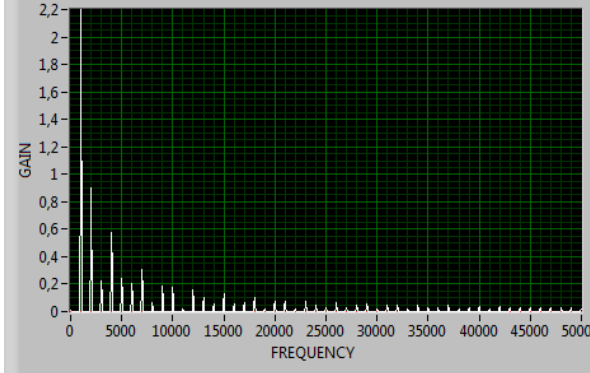
Para tanto foi utilizado o gerador de função disponível na plataforma NI ELVIS II com as seguintes configurações: onda senoidal com frequência de 1 kHz e amplitude de 4 Vpp. Além destas configurações, temos chaves DIP's do módulo limitador (LIMITER) em UP: UP e osciloscópio com base de tempo de 10ms. Foram observadas as quatro posições possíveis para as chaves DIP's do módulo limitador (LIMITER), tanto para senoide completa quanto para senoide com retificação de meia onda. A Figura 130 e a Tabela 8 apresentam os resultados. Na figura 130 o sinal em vermelho representa a entrada do módulo limitador (LIMITER) e o sinal em branco representa a saída do mesmo módulo.

Figura 130-Espectro de frequência do sinal de saída para chaves DIP's.  
Meia onda  
Onda completa

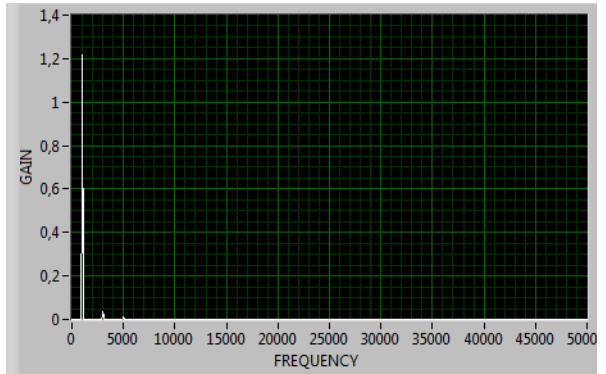
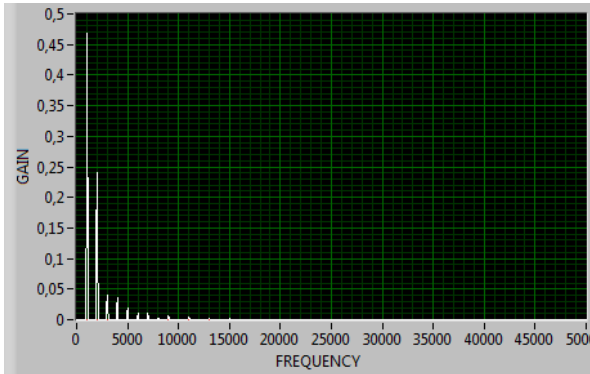
Chaves DIP's em UP:UP



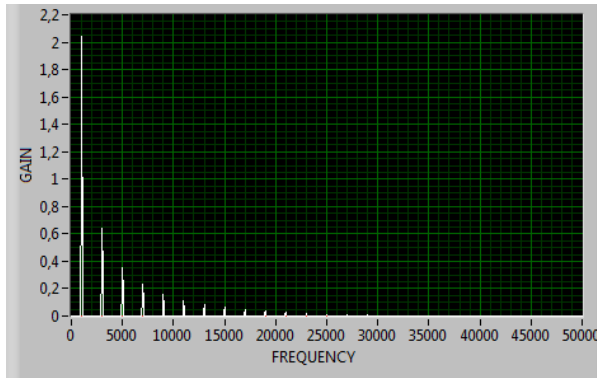
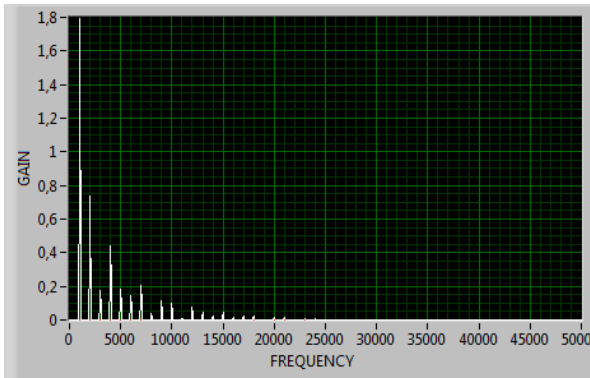
Chaves DIP's em DOWN/UP.



Chaves DIP's em UP/DOWN.



Chaves DIP's em DOWN/DOWN.



Fonte: Feito pelo autor

Tabela 8-Amplitudes do sinal de saída do módulo LIMITER.

Chaves DIP's	Amplitude do sinal de entrada (V)	
	Meia onda retificada	Onda senoidal completa
UP-UP	3,00	3,40
DOWN-UP	3,80	2,00
UP-DOWN	1,30	2,40
DOWN-DOWN	3,15	1,60

Fonte: Feito pelo autor

Conforme o nível de ceifamento do sinal aumenta, a quantidade de harmônicos presentes no espectro do sinal também aumenta. Tais harmônicos continuam acontecendo a intervalos de múltiplos inteiros da frequência de entrada, como o esperado. Como o módulo LIMITER apresenta um sinal de saída que não respeita o critério de homogeneidade trabalhado no item 4.2 deste trabalho, este sistema é dito não linear.

#### 4.6.3 *Análise do Experimento*

A contribuição deste experimento está no uso de um analisador de espectro propriamente dito. São utilizados vários sinais diferentes com o intuito de verificar a relação existente entre domínio do tempo e domínio da frequência, tão trabalhada em Análise de Sinais e Sistemas. Além disso, é possível trabalhar a ocorrência dos harmônicos de frequência e determinar os pontos de nulo com base em dados de sinais reais sem a necessidade de abstração matemática tradicional. O ponto de conflito neste laboratório se dá no uso do módulo TURNEABLE pois não há como realizar com precisão a definição da frequência pois o módulo não possui mostrador e o controle é manual. Isso gera valores diferentes de acordo com o usuário pois a determinação da frequência de corte usada é feita a partir da visualização na tela do analisador de espectro da aba Lab 9. O experimento finda na análise de uma onda senoidal ceifada e a influência de seu ceifamento na quantidade dos harmônicos.

#### 4.7 **Amostragem e aliasing**

O tratamento de sinais digitais feito a base de amostragem de sinais contínuos no tempo e um dos primeiros passos para esse processamento refere-se as etapas de amostragem e

aliasing. Neste t3pico veremos esse dois pontos do processo.

#### 4.7.1 Fundamenta33o Te33rica

O processo de amostragem 33 o meio pelo qual pode-se representar um sinal anal33gico (tempo cont33nuo) por um conjunto discreto de valores (tempo discreto). Segundo consta em Lathi (1998), a informa33o inerente em um sinal de tempo cont33nuo amostrado 33 equivalente 33 de um sinal em tempo discreto. Um sinal em tempo cont33nuo amostrado 33 uma sequ33ncia de impulsos enquanto que um sinal de tempo discreto apresenta a mesma informa33o em uma sequ33ncia de n33meros.

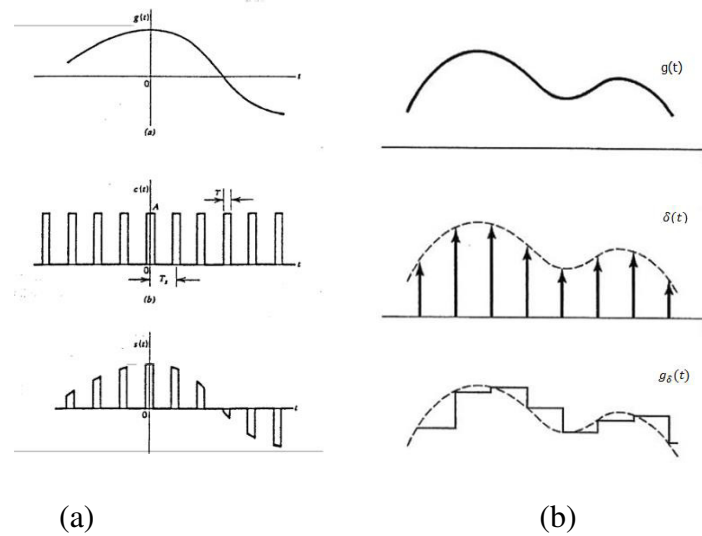
Para tanto, o sinal de tempo cont33nuo a ser amostrado deve ser limitando em banda. Isso tem reflexo na quantidade de amostras retiradas e possibilita a reconstru33o do sinal posteriormente. Este princ33pio reflete o *teorema da amostragem* que pode ser descrito como o valor ideal de frequ33ncia utilizado para coletar as amostras de tal modo que, quando o sinal amostrado for direcionado por um filtro passa baixa, o sinal original possa ser recuperado sem erro. Assim, como encontrado em Oppenheim (2010), sendo  $\mathbf{x}(t)$  um sinal de banda limitada com frequ33ncia m33xima  $\omega_M$  ent33o  $\mathbf{x}(t)$  33 determinado unicamente por suas amostras  $\mathbf{x}(nT); n=0, \pm 1, \pm 2, \dots$  se  $\omega_s > 2\omega_M$ , onde  $\omega_s$  33 a frequ33ncia de amostragem definida por  $\omega_s = \frac{2\pi}{T_s}$ , e o sinal pode ser reconstru33do por uso de um filtro passa baixa com ganho de T e frequ33ncia de corte  $f_c$  tal que  $\omega_s < f_c < (\omega_s - \omega_M)$ . Sendo  $\delta(t)$  a fun33o impulso, teremos um trem de impulsos sendo expresso por  $\mathbf{c}(t) = \sum_{n=-\infty}^{\infty} \delta(\mathbf{f} - nT_s)$  e o espectro da fun33o  $\mathbf{c}(t)$  dado por  $\mathbf{C}(f) = f_s \sum_{n=-\infty}^{\infty} \delta(f - nf_s)$ .

O sinal amostrado ser33 dado por  $\mathbf{g}_\delta(t) = \mathbf{g}(t)\mathbf{c}(t) = \mathbf{c}(t) = \sum_{n=-\infty}^{\infty} \mathbf{g}(nT_s)\delta(t - nT_s)$ . E seu espectro ser33  $\mathbf{G}_{\delta(f)} = \mathbf{G}(f) * \mathbf{C}(f) = f_s \sum_{n=-\infty}^{\infty} \mathbf{G}(f - nf_s)$ .

O processo de amostragem pode ser feito de tr33s formas:

- a) Instant33nea ou ideal: feita a partir da multiplica33o do sinal cont33nuo por um trem de impulsos instant33neos descrito pela fun33o delta de Dirac.
- b) Natural: modo real de se utilizar o trem de impulsos a partir de uma fun33o degrau estreitada de forma convencional (Figura 131 (a));
- c) Retentor de ordem zero: ocorre quando um circuito Sample and Hold 33 utilizado, sofrendo efeito de abertura e requerendo um filtro de compensa33o para este efeito no receptor. (Figura 131 (b)).

Figura 131-Amostragem de sinal.

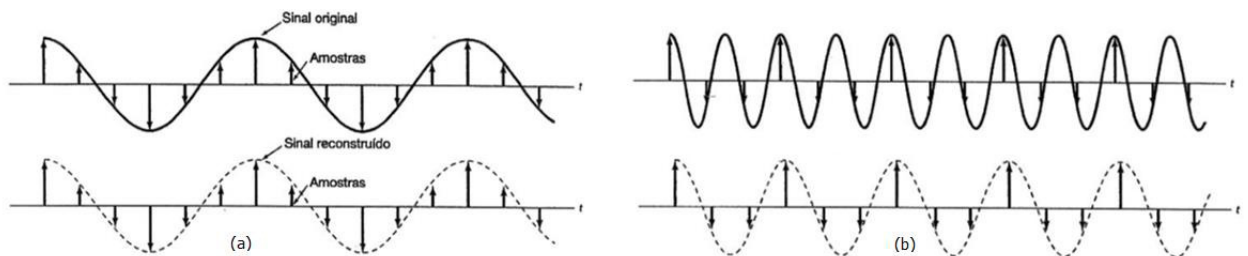


Legenda: Figura 131 (a): amostragem natural. Figura 131 (b): amostragem topo de plano.

Fonte: adaptado de <http://paginas.fe.up.pt/~sam/Tele2/apontamentos/Amostragens.pdf>, acessado em 30 de junho de 2017.

Caso as condições descritas anteriormente não sejam satisfeitas, ocorrerá o fenômeno conhecido por aliasing. Trata-se de um erro de identificação sofrido pelo sinal no momento de sua reconstrução, decorrente da violação do teorema de amostragem, gerando perda de informação. A Figura 132 ilustra isso.

Figura 132-Aliasing.



Legenda: Figura 132 (a): Sinal reconstruído a partir de amostras do sinal original segundo teorema de amostragem.

Figura 132 (b): Sinal reconstruído a partir de amostras do sinal original violando o teorema de amostragem.

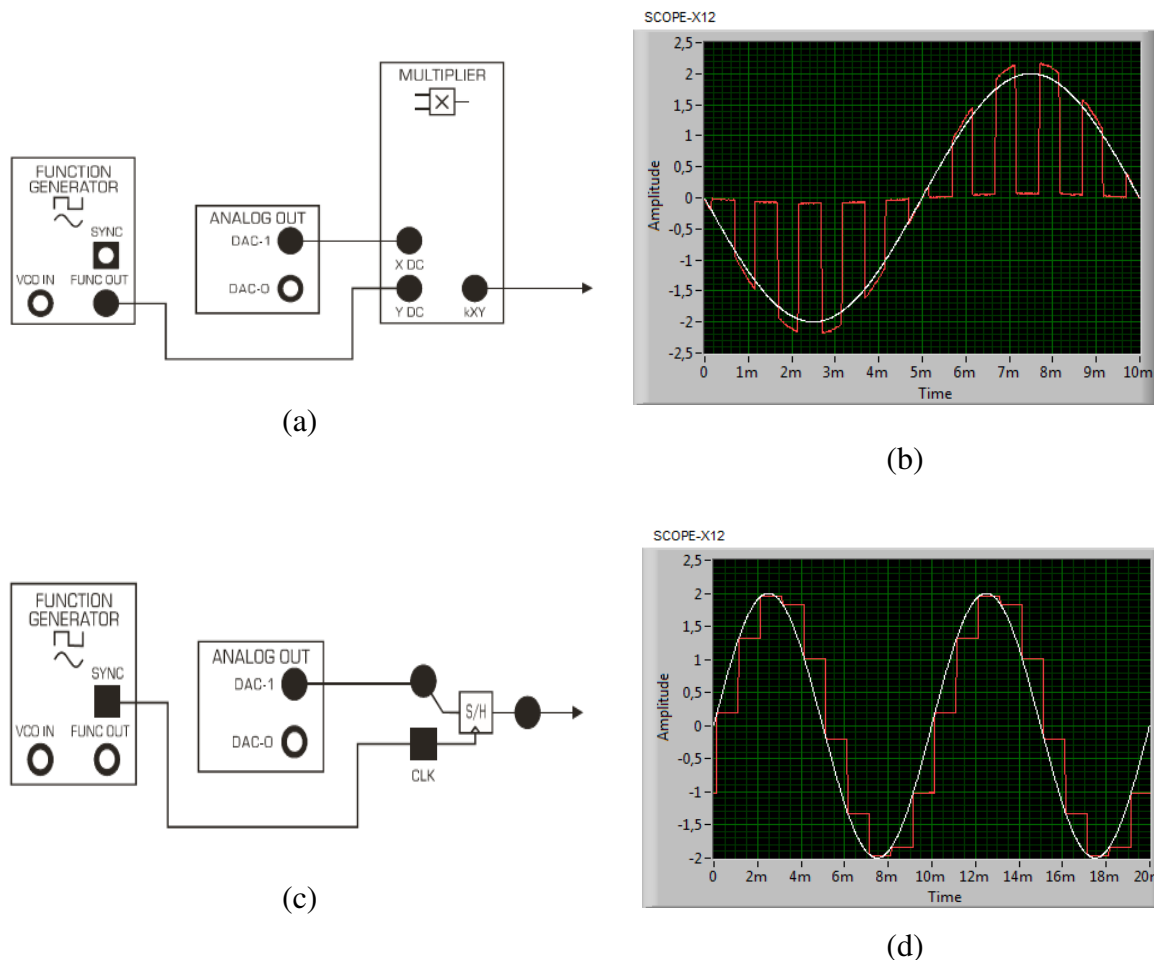
Fonte: adaptado de Oppenheim (2010).

#### 4.7.2 Experimento

Inicialmente, por meio da montagem apresentada na Figura 133 (a), fez-se a amostragem de uma onda senoidal por meio do processo de amostragem natural, Figura 133 (b), para realizar o comparativo como o processo de amostragem topo de plano, Figura 133 (d), conseguido com a montagem da Figura 133 (c).



Figura 133-Montagem para amostragem e resultado.



Legenda: sinal em branco é o sinal original e sinal em vermelho é o sinal amostrado.

Fonte: adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

O trem de impulsos foi gerado a partir do gerador de função da NI ELVIS II por meio do Instrument Lautcher, tendo frequência de 1 KHz, amplitude de 1 V e ciclo de trabalho de 50% para forma de onda quadrada. O sinal senoidal usado para ser amostrado foi gerado pelo hardware da placa SIGEx, com amplitude de 4 Vpp e frequência de 100 Hz.

Tal qual o previsto na discussão do item 4.7.1, o método de amostragem natural realiza-se por meio da multiplicação de um trem de impulso de largura determinada e amplitude unitária com o sinal original, de modo que, quando o sinal do trem de pulso tiver amplitude diferente de zero, a saída do módulo *MULTIPLIER* apresentará o valor do sinal original, do contrário, a saída será zero. Assim pode-se coletar amostras do sinal. No caso do método conhecido por topo de plano, o circuito S/H coleta um dado e o guarda até o próximo ponto de coleta da amostra. O resultado é um “topo plano” entre os pontos de amostra.

Na sequência testou-se a recuperação do sinal por meio de um filtro passa baixa ajustável disponível no módulo *TURNEABLE* para os dois casos de amostragem. O botão GAIN foi colocado na posição de 12 horas (estabelece ganho próximo de 1) e o botão  $f_c$  foi girado completamente em sentido horário. A frequência de corte  $f_c$  foi sendo ajustada de modo a se conseguir atingir a frequência de corte necessária para a recuperação do sinal tendo em vista que, devido a característica construtiva da placa, não há como determinar precisamente o valor. A Tabela 9 apresenta os valores de frequência de amostragem usados, a posição do botão  $f_c$  usada para conseguir frequência de corte adequada e a amplitude do sinal recuperado. Na figura 134 segue a amostragem e a recuperação do sinal realizada com valores diferentes de amostragem.

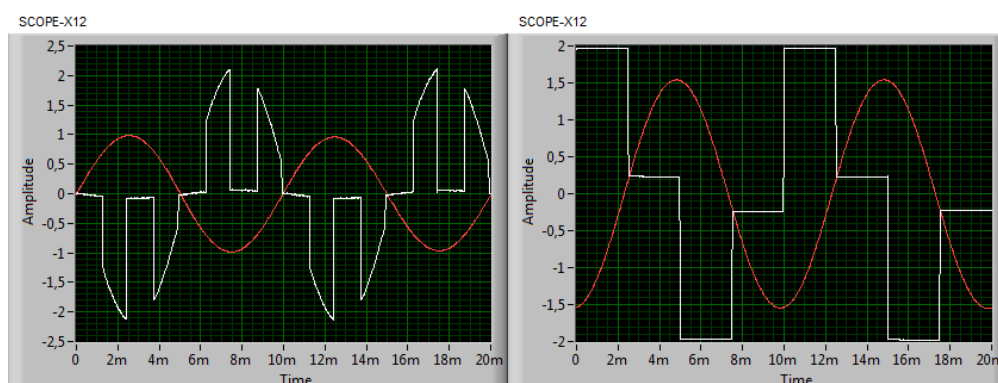
Tabela 9-Recuperação do sinal com filtro passa baixa.

Frequência de amostragem (Hz)	Posição $f_c$ (aproximadamente)	Amplitude sinal reconstruído (V)	
		Módulo TURNEABLE	Módulo S/H
400	8 horas	1,8	1
800	8 horas e 41 minutos	1,8	1
1000	8 horas e 43 minutos	1,8	1
2000	9 horas	1,8	1

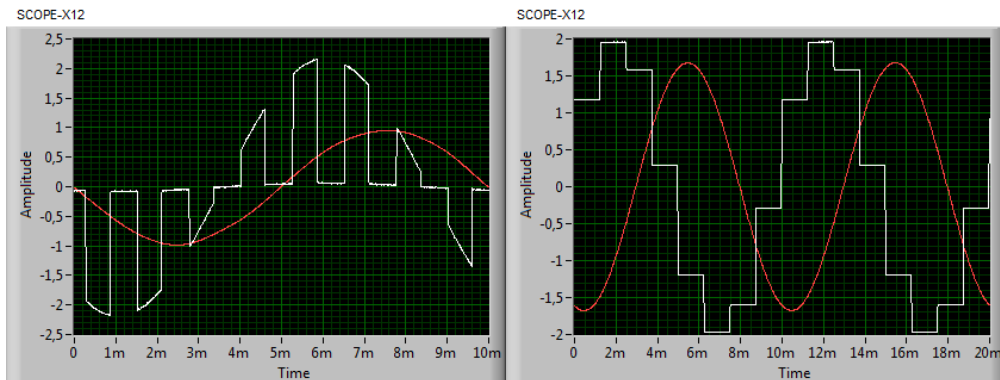
Fonte: Feito pelo autor.

Figura 134-Amostragem e recuperação do sinal.

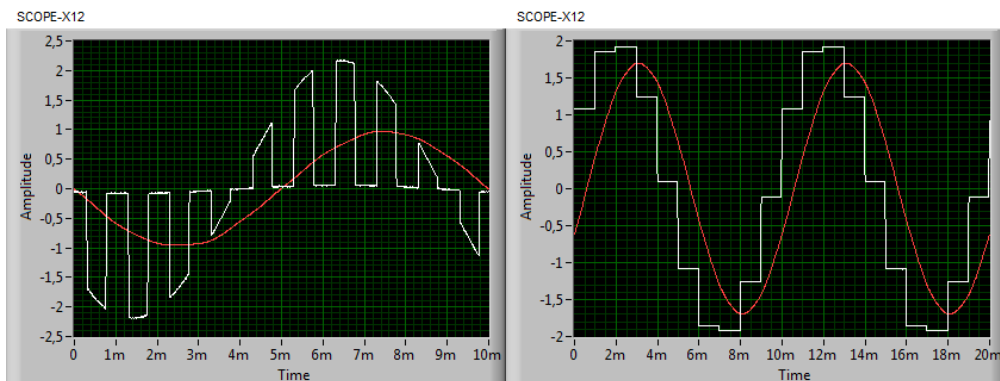
$F = 400\text{Hz}$ ,  $f_c =$  posição de 8 horas



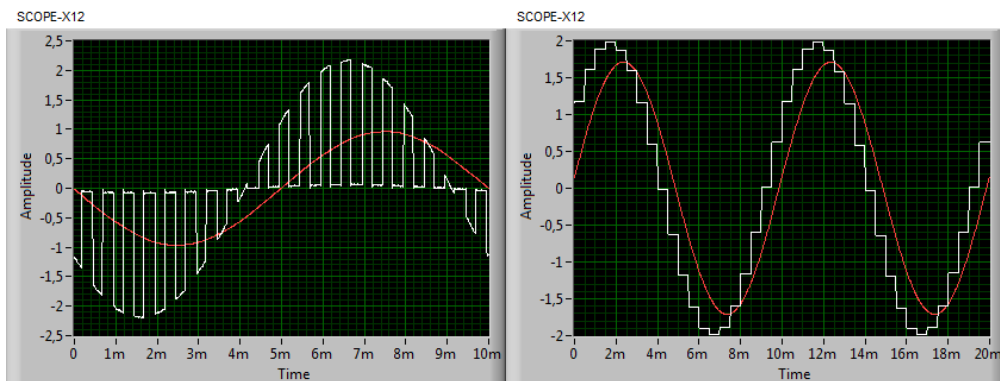
$F=800\text{Hz}$ ,  $f_c=\text{posição de 8 horas e 41 minutos}$



$F=1000\text{Hz}$ ,  $f_c=\text{posição de 8 43min}$



$F=2000\text{Hz}$ ,  $f_c=\text{posição de 9 horas}$



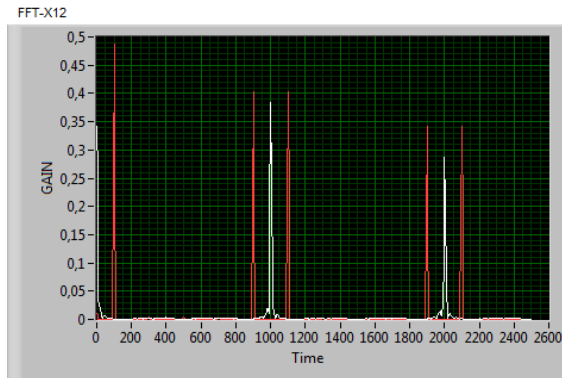
Legenda: em vermelho o sinal senoidal recuperado e em branco o sinal amostrado.

Fonte: Feito pelo autor.

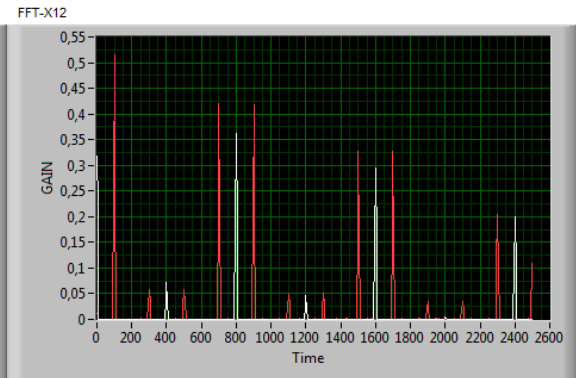
Os resultados anteriores referem-se a uma análise no domínio do tempo. No domínio da frequência faz-se uma análise em termo dos espectros dos sinais utilizados. é mais rápida a verificação do teorema de amostragem de Nyquist e pode-se comparar visualmente como, a medida que a frequência de amostragem se aproxima da taxa de Nyquist mínima, a recuperação do sinal vai se tornando imprecisa. Vide Figura 135. Perceba que a influencia direta ocorre nas harmônicas do sinal. Para as frequências menores de  $200\text{Hz}$  torna-se impossível recuperar o sinal amostrado.

Figura 135-Sequência de espectro para diferentes frequências de amostragem.

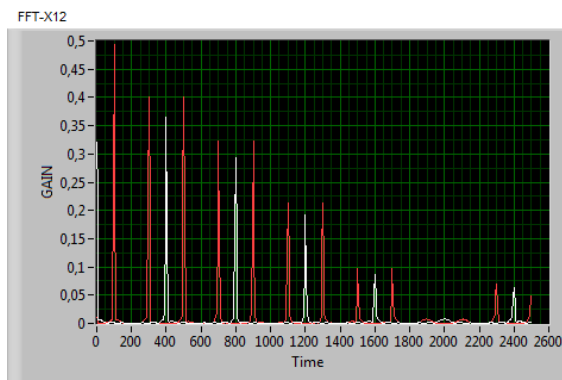
Para 1KHz



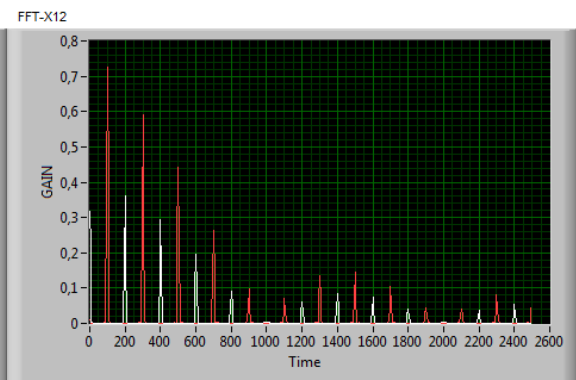
Para 800Hz



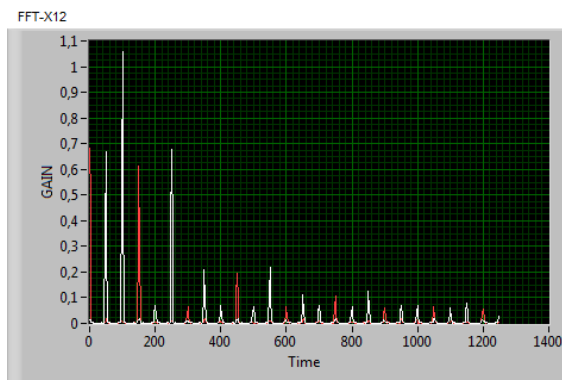
Para 400 Hz



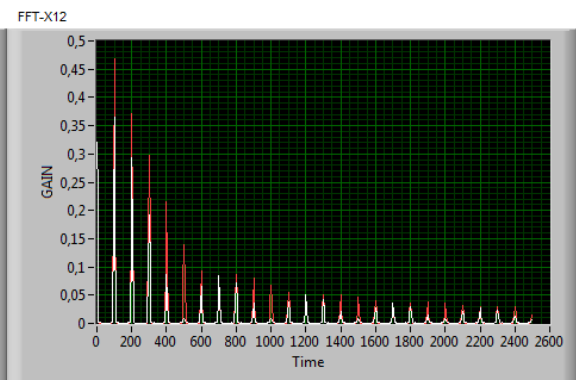
Para 200Hz



Para 150Hz



Para 100Hz



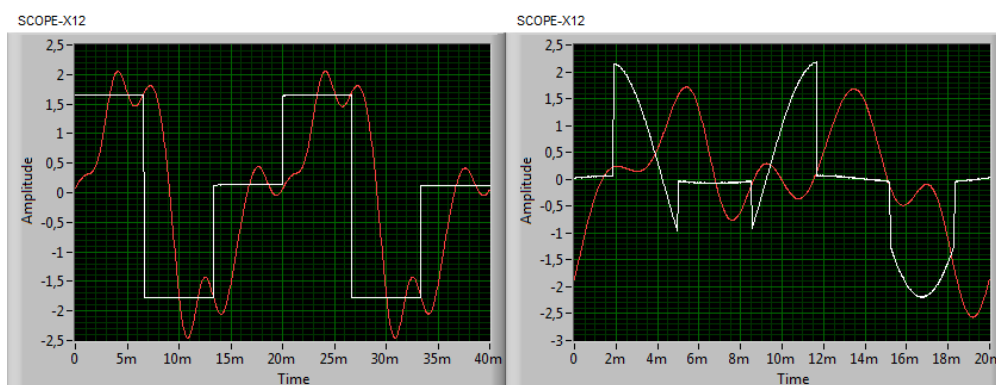
Fonte: Feito pelo autor.

O espectro em vermelho refere-se ao sinal amostrador utilizado e o espectro em branco refere-se ao sinal amostrado da senoide de entrada. O módulo utilizado foi o MULTIPLIER. Os resultados obtidos com o módulo S/H foram coincidentes e por isso foram omitidos neste trabalho. O espectro do sinal amostrado aparece nas laterais do espectro do sinal amostrador a uma distância de metade da frequência de amostragem. Quando essa frequência cai para valores

menores que a frequência de Nyquist adotada, essa particularidade se perde, caracterizando perda de informação, ou seja, aliasing. Observe que o espectro do sinal amostrado já não tem o espectro do sinal amostrador como ponto central. Para  $f=100\text{Hz}$  a frequência de amostragem é a mesma do sinal a ser amostrado, os espectros se sobrepõem.

Na Figura 136 tem-se a tentativa de reconstrução do sinal com frequência inferior a  $200\text{Hz}$ . Em branco, o sinal amostrado e em vermelho o sinal reconstruído. Foi usada frequência de  $150\text{Hz}$  como exemplo. A esquerda tem-se a amostragem como módulo S/H e a direita com o módulo MULTIPLIER.

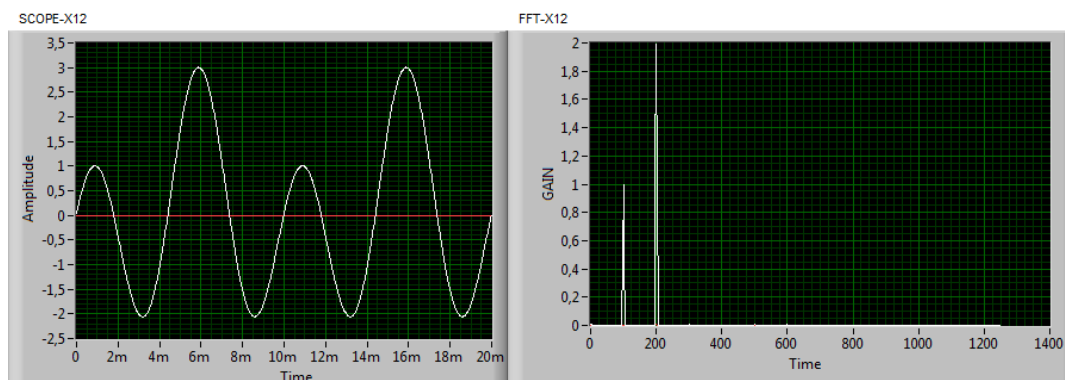
Figura 136-Recuperação do sinal para  $f=150\text{Hz}$ .



Fonte: Feito pelo autor.

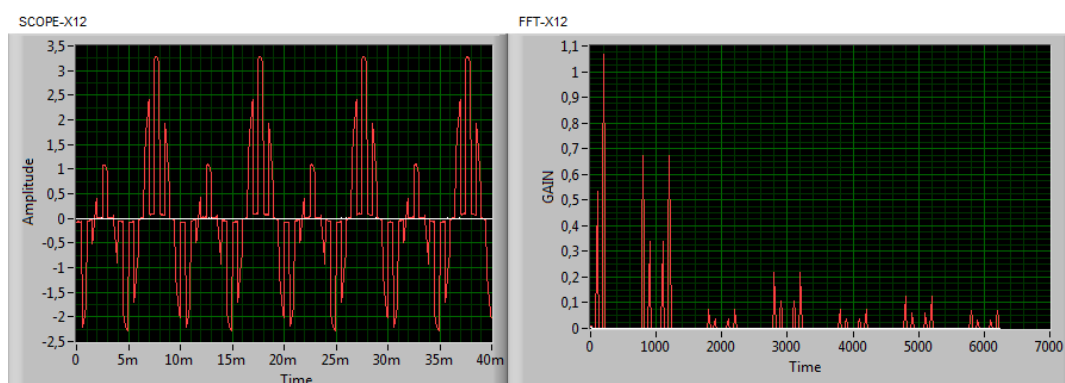
Por mais que estes procedimentos tenham sido feitos para um sinal de frequência simples, ele também é válido para sinais com múltiplas frequências. Na saída DAC-0 há um sinal com frequência múltipla disponibilizado para esta verificação. Os resultados são observados na Figura 137 e Figura 138.

Figura 137-Sinal de multipas frequências



Fonte: Feito pelo autor.

Figura 138-Espectro de sinal de múltiplas frequências.



Fonte: Feito pelo autor.

### 4.7.3 *Análise do Experimento*

Este experimento, Lab 12, encontra-se muito bem adaptado para uso prático em sala de aula, trabalhando tanto os conceitos de amostragem natural quanto de amostragem topo de plano, ou amostragem de ordem zero. Ele possibilita evidenciar bem a diferença entre os dois processos e como a taxa de Nyquist realmente tem influência no processo de reconstrução de um sinal. A crítica que pode ser feita refere-se ao ponto de estudo sobre aliasing. Na teoria é comum a visualização do aliasing por meio de pontos gráficos e o experimento aqui desenvolvido não permite isso, trabalhando esse processo de forma temporal contínua e variável. O aliasing fica então tendo que ser analisado do ponto de vista da frequência. Isso dificulta um pouco a assimilação da proposta. O processo de reconstrução do sinal também é efetivo.

## 4.8 Conversão Analógico/Digital

Neste tópico o assunto abordado é a conversão de sinais analógicos para digitais. Os conceitos desenvolvidos são provenientes da teoria de amostragem, quantização e reconstrução de sinais.

### 4.8.1 *Fundamentação Teórica*

No item 4.7 foi trabalhado os conceitos de amostragem de sinais contínuos e meios de recuperar este sinal. Em comunicação, sinais contínuos são discretizados por amostragem e depois quantizados. A quantização refere-se ao arredondamento do valor da amostra para um valor adequado mais próximo dentro do nível permitido. Esse processo é que permite a digitalização do sinal. Segundo Lathi(2007), a transmissão de sinais digitais é mais robusta do que de sinais analógicos porque sinais digitais podem resistir mais ao ruído do canal e à

distorção desde que o ruído e a distorção estejam dentro de certos limites.

Um sinal  $x(t)$  contínuo no tempo, para ser digitalizado, é amostrado e os valores da amostra são utilizados para modificar algum dos parâmetros de um trem de pulso periódico por meio de algum processo de modulação. Existem várias formas de realizar esse processo e entre elas podemos citar modulação em amplitude de pulso (PAM-*Pulse Amplitude Modulation*), modulação por largura de pulso (PWM-*Pulse Width Modulation*), modulação por posição de pulso (PPM-*Pulse Position Modulation*) e modulação por código de pulso (PCM-*Pulse code Modulation*). (adaptado de Lathi et al, 2007).

A forma de modulação mais utilizada é a PCM e este experimento é centrado nos princípios deste tipo de conversão analógico/digital (A/D). O sinal contínuo digitalizado, por mais vantagens advindas da conversão A/D, sofre distorção e ruído. No entanto, esta distorção e a ação deste ruído são mais facilmente tratada pois na recuperação do sinal, ou a informação assume valor lógico positivo ou valor lógico negativo. Deve-se garantir apenas que distorção e ruído permaneçam dentro de certos limites.

Um sinal  $x(t)$  analógico encontra-se numa faixa de valores máximos de tensão de  $\mp V$ . Para a quantização esta faixa é dividida em  $L$  intervalos igualmente espaçados e de amplitude determinada pela relação  $\Delta V = \frac{2V}{L}$ . Cada amostra de  $x(t)$  é então aproximada pelo valor médio do intervalo ao qual se encontra. Para  $L$  níveis de quantização é necessária uma quantidade  $b$  de dígitos do código adotado. Como a modulação utilizada neste trabalho é a PCM, o código adotado é o binário, que dispõem de apenas dois dígitos (0 e 1). Assim,  $2^b = L \leftrightarrow b = \log_2 L$ .

Ainda do exposto em 4.7.1, temos que um sinal pode ser reconstruído no ponto de recebimento se trabalhado de forma adequada. O sinal digital também se enquadra dentro do exposto, de modo que, respondendo ao teorema da amostragem, tanto pode ser recuperado por meio da digitalização do sinal analógico quanto do espectro do mesmo sinal digitalizado. Para tanto, segundo Lathi (2007), deve-se utilizar a equação para tal, sendo este processo baseado na soma de funções sinc deslocadas.

$$x(t) = \sum_{k=-\infty}^{\infty} \bar{x}(kT_0) \left[ \text{sinc} \left( \frac{t - kT_0}{T_0} \right) \right]$$

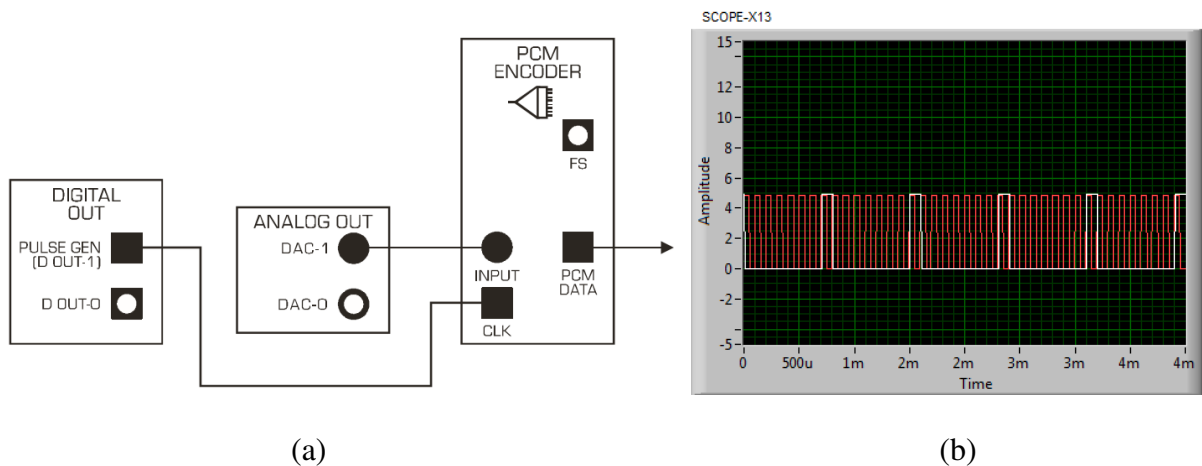
Para o caso da recuperação do sinal  $x(t)$  por meio da digitalização de seu espectro  $X(\omega)$ , a equação acima torna-se

$$X(\omega) = \sum_{k=-\infty}^{\infty} \bar{X}(k\omega_0) \text{sinc}\left(\frac{kT_0}{2} - n\pi\right) e^{-j(\omega - n\omega_0)T_0}$$

#### 4.8.2 Experimento

Inicialmente, trabalha-se a codificação de um sinal constante DC para ter estabilidade na leitura inicial. A montagem usada envolve apenas o módulo de codificação PCM ENCODER e pode ser observada na Figura 139 (a). O sinal resultante pode ser observado na Figura 139 (b). São oito períodos de clock disponíveis por quadro.

Figura 139-Modelo de montagem para codificação de sinal.



Legenda: Figura 139 (a):Montagem para codificação. Figura 139 (b): Sinal resultante.

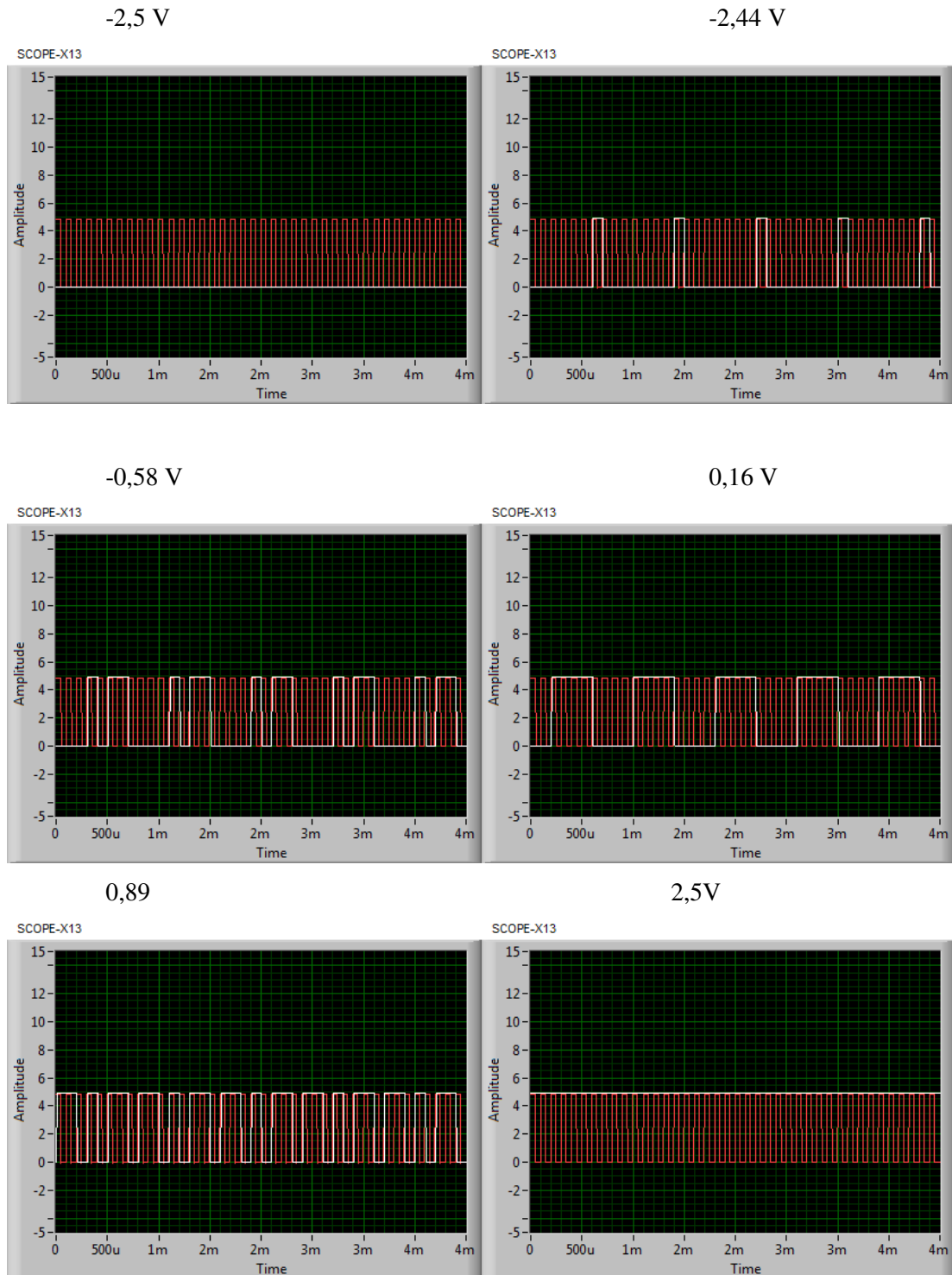
Fonte: adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Gerador de pulso mantido em 10KHz, com ciclo de trabalho de 50%. O osciloscópio foi posto com base de tempo de 2ms, borda de subida e nível de disparo de 1V. O terminal INPUT deve ser ligado a uma das entradas GND disponíveis na placa SIGEx para uma visualização previa estável.

Como o esperado, a palavra codificada em binário possui 8 bits e tem código repetitivo pois o nível DC utilizado como sinal a ser codificado é constante. A codificação também é válida para valores variáveis de níveis de sinal DC de entrada. A Figura 140 apresenta as diferentes configurações para alguns dos valores possíveis.



Figura 140-Codificação para níveis DC variáveis.



Fonte: Feito pelo autor.

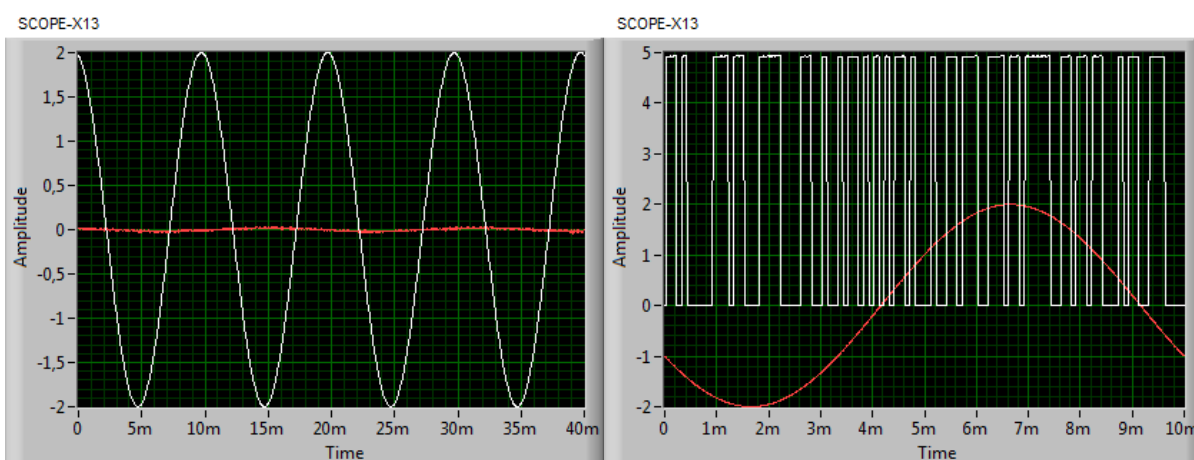
A taxa de amostragem ocorre sincronizada com o sinal de clock numa taxa dada por  $f_c = \frac{10\text{KHz}}{8\text{bits}} = 1,25\text{KHz}$ . Com isso o bit tem uma largura de 0,1ms e a palavra de 0,8ms. Como a palavra codificada possui slot de 8 bits, isso possibilita  $2^8 = 256$  níveis binários uniformemente espaçados para quantização. Como o nível de tensão disponível é de um total

de 5V, isso gera uma quantização de  $5V/256\text{níveis} = 0,02 V/\text{nível}$ .

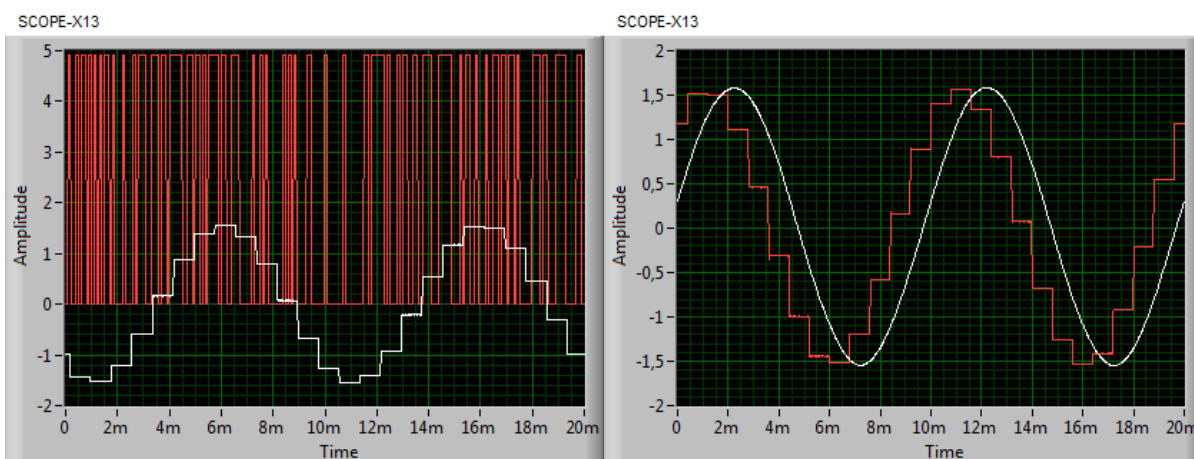
O processo de codificação aplicado até aqui mostrou-se válido também para um sinal periódico. O teste foi realizado com uma senoide. Na sequência, o processo de decodificação do sinal foi realizado com o módulo PCM DECODER. Um filtro passa baixa TURNEABLE foi aplicado para a completa reconstrução do sinal. A Figura 141 apresenta o processo aplicado. E a Figura 142 apresenta a montagem usando os módulos disponíveis na placa em estudo.

Figura 141-Codificação e decodificação de uma senoide

#### Codificação



#### Decodificação e recuperação do sinal

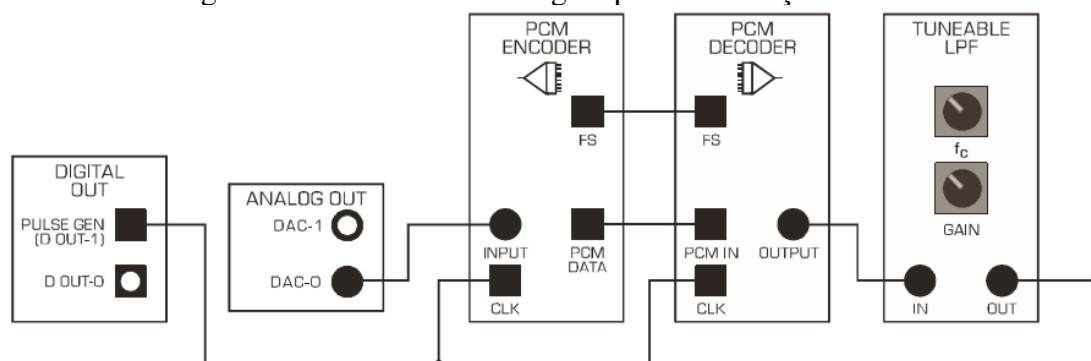


Fonte: Feito pelo autor.

A frequência de amostragem para realizar a codificação é de  $10\text{KHz}/8\text{bits}=1,25\text{KHz}$ . A senoide tem frequência de 100Hz. Então a amostragem respeita o critério estudado no item 4.8.1 referente a frequência de amostragem de Nyquist.

A decodificação do sinal foi feita com uso da montagem presente na Figura 142.

Figura 142-Modelo de montagem para codificação de sinal.



Fonte: adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

### 4.8.3 Análise do Experimento

Os módulos da placa SIGEx PCM ENCODER e PCM DECODER trabalham com modulação por código de pulso e são complemento um do outro. O experimento possibilita verificar o sincronismo necessário para a realização do processo de codificação e decodificação por meio do processo PCM, possibilitando o estudo conceitual. O processo de codificação é feito utilizando um sinal senoidal para o trabalho de todas as etapas do processo: amostragem, codificação, decodificação e filtragem para recuperação de um sinal original. Deixa margem ainda para variação do processo com uso de outros tipos de sinais. É um experimento de fácil implementação e rápida análise, não necessitando de adaptação. Encontra-se na aba Lab 13.

## 4.9 Filtro em tempo discreto com sistema FIR

Neste laboratório é proposto a análise prática de filtros digitais tipo FIR. Pretende-se analisar o efeito de atenuação num sinal filtrado com base na análise de seu espectro e, na sequência, testar a capacidade de um filtro FIR tem para restringir a passagem apenas do sinal de interesse, seguindo para a recuperação total do sinal.

### 4.9.1 Fundamentação Teórica

Em um sistema de transmissão, a função de um filtro é remover partes não desejadas do sinal, como o ruído, ou extrair partes úteis do sinal, como determinadas componentes que estão dentro do espectro de frequências de interesse. Um filtro digital usa computação (processamento digital de sinais) para implementar a ação de filtragem que deve ser executada em um sinal de tempo contínuo (HAYKIN, 2001).

Desta forma, o processo de filtragem busca priorizar o recebimento de um sinal de forma fiel, sem a presença de qualquer interferência externa ou interna. A literatura indica dois modos de implementação de filtros digitais:

- a) Filtros FIR (*Finite Impulse Response*).
- b) Filtros IIR (*Infinite Impulse Response*).

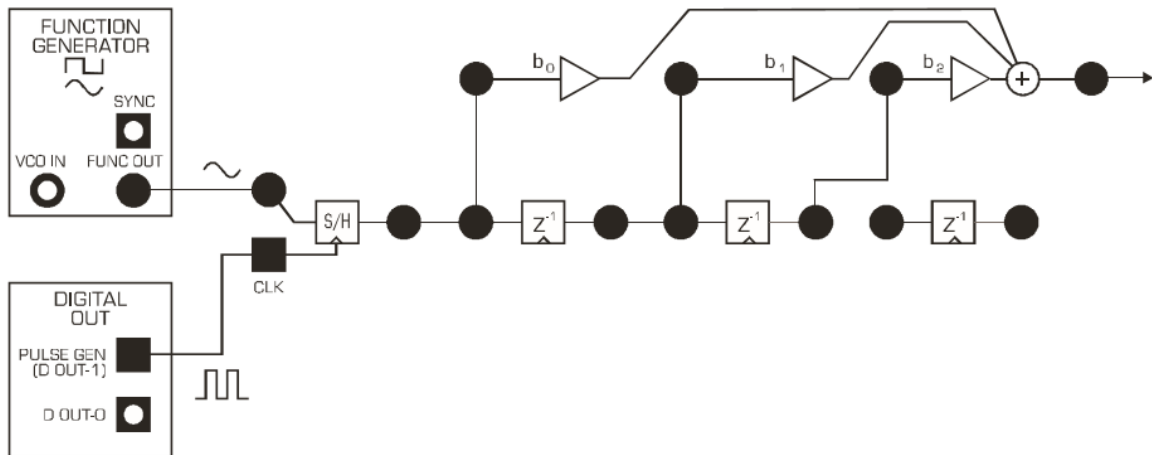
O primeiro caso refere-se a topologia de filtro não recursiva (sem realimentação) que trabalha a filtragem por meio da convolução do sinal de entrada com a resposta ao impulso. Já o segundo realiza a amostragem na saída do sistema para então utilizara convolução para definir os coeficientes de recorrência. Neste experimento é tratado os conceitos referentes ao filtro FIR. Segundo Haykin et al (2008), o filtro FIR tem por características uma memória finita e, portanto, qualquer transitório tem duração limitada, são sempre BIBO (Bounded Input – Bounded Output) estáveis e podem implementar uma resposta em módulo desejada com resposta em fase exatamente linear. Sua função de transferência não apresenta polos no denominador, apenas zeros no numerador e pode ser controlada a partir deles. Sua modelagem se dá por meio da equação  $y[n] = \sum_{k=0}^{M-1} b_k x[n-k]$  em que  $M$  é a ordem do filtro,  $\mathbf{b}$  é seu coeficiente,  $y[n]$  é o sinal de saída,  $\mathbf{k}$  é o número das unidades de atraso aplicadas ao sinal de entrada  $x[n]$ . Aplicando a transformada Z em ambos os membros da equação, teremos  $Y[z] = b_0 X[z] + b_1 X[z-1] + \dots + b_k X[z-k]$  e por resultado chega-se a  $H[z] = \frac{Y[z]}{X[z]} = b_0 + b_1 z^{-1} + \dots + b_k z^{-k}$ .

A placa SIGEx faz uso de unidades de atraso sinalizadas por  $z^{-1}$  e o experimento feito tratou das características básicas para o estudo do funcionamento de filtros FIR sem contudo trabalhar sua modelagem.

#### 4.9.2 Experimento

A montagem inicial utilizada é a apresentada na Figura 143. Os blocos de ganho foram ajustados para os valores de  $b_0 = 1,0$ ,  $b_2 = -1,3$  e  $b_2 = 0,902$  (valores sugeridos no manual do fabricante). O módulo gerador de pulso (*PULSE GENERATOR*) foi ajustado com frequência de 10 KHz e ciclo de trabalho (*DUTY CYCLE*) de 0,5 (50%) para gerar o sinal de clock que dita a taxa de amostragem. O gerador de função (*FUNCTION GENERATOR*) forneceu uma onda senoidal de 4 V<sub>pp</sub> com 1 KHz para ser o sinal de teste filtrado.

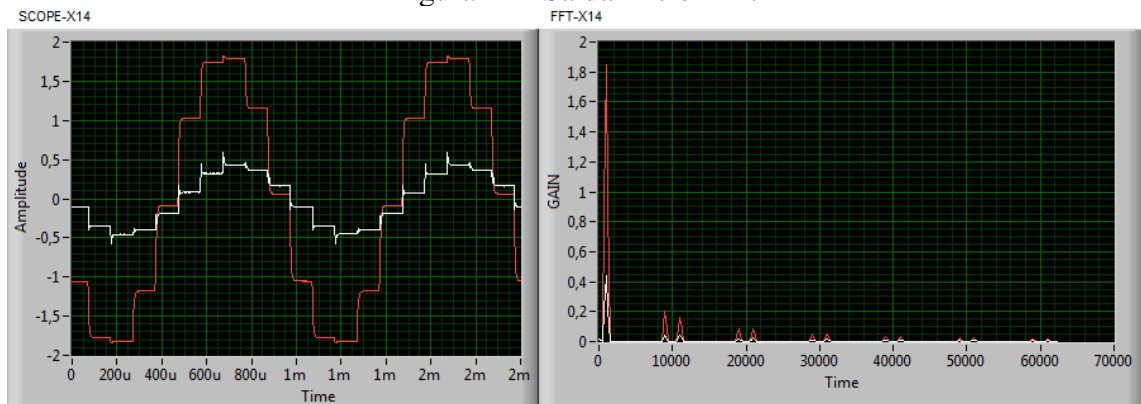
Figura 143-Modelo para filtro FIR.



Fonte: adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

O sinal obtido na saída do filtro e seu espectro pode ser observado na Figura 144. O sinal em vermelho representa a senoide amostrada enquanto o sinal em branco representa a saída do filtro.

Figura 144-Saída Filtro FIR.

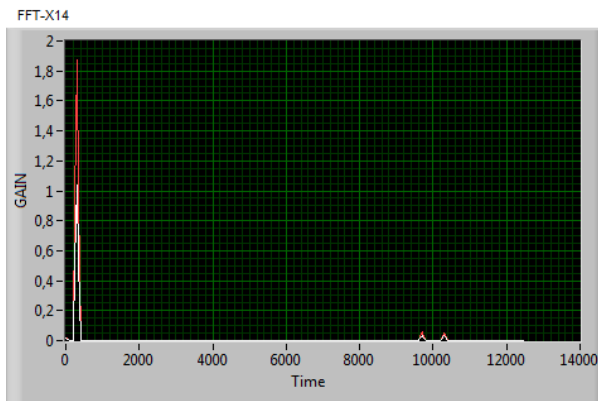


Fonte: Feito pelo autor.

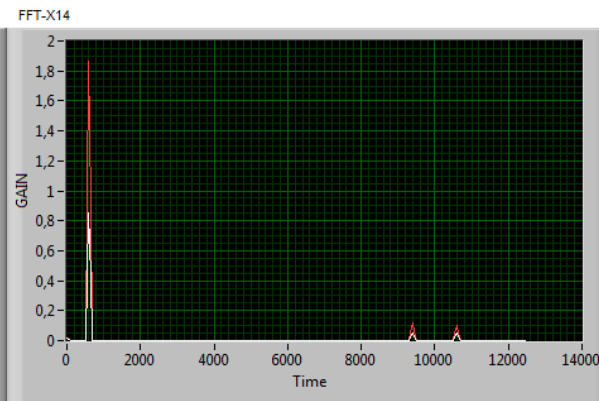
Os espectros apresentados na Figura 145 mostram o nível de atenuação do sinal na saída do filtro com base na frequência do sinal de entrada. Observe que o nível mais baixo de atenuação ocorre para a frequência de 1,26Kz, onde a amplitude do espectro cai de 1,1 para 0,15.

Figura 145-Atenuação do espectro.

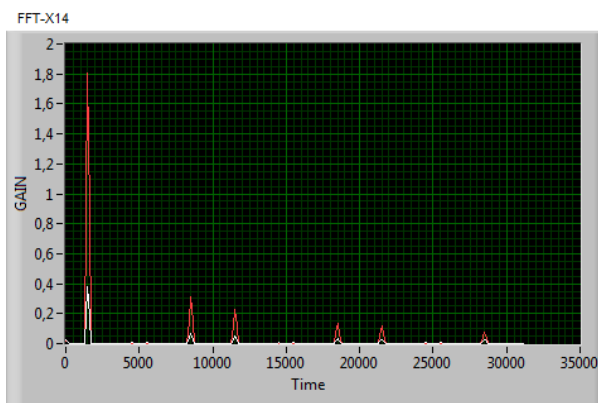
f= 300Hz



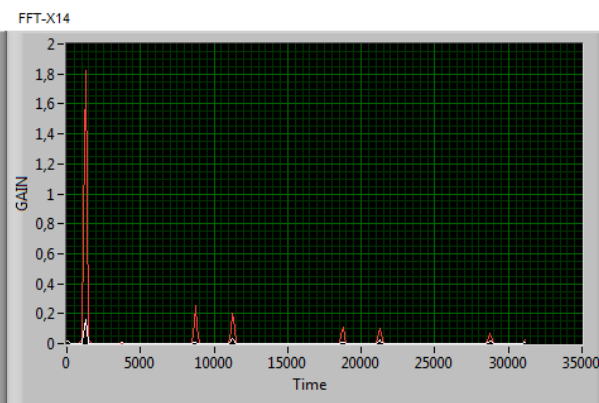
f=600Hz



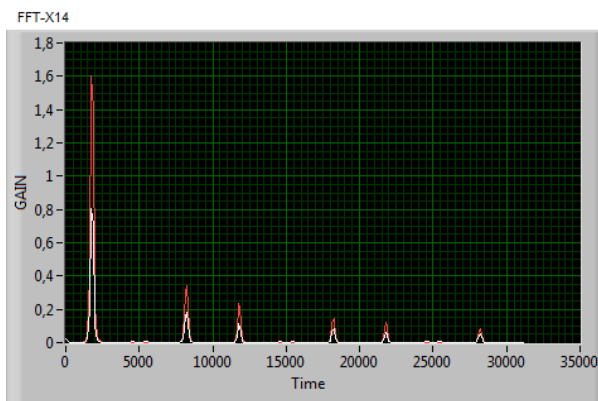
f= 1260Hz



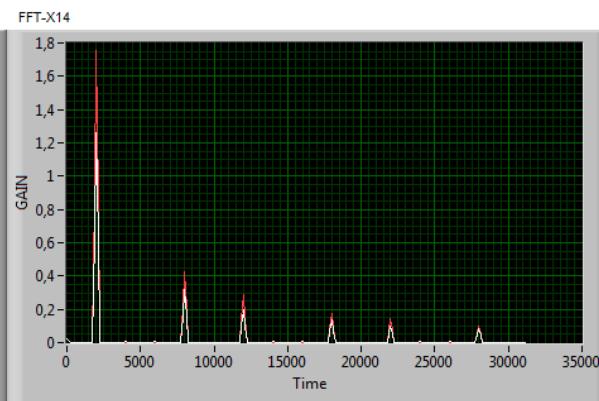
f= 1500Hz



f= 1800Hz



f= 2000Hz

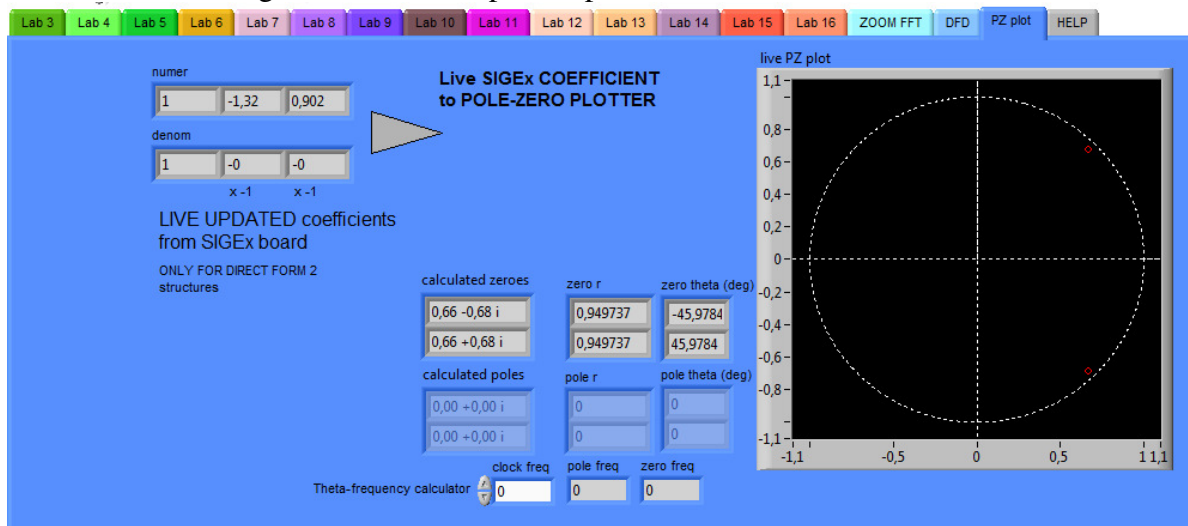


Fonte: Feito pelo autor.

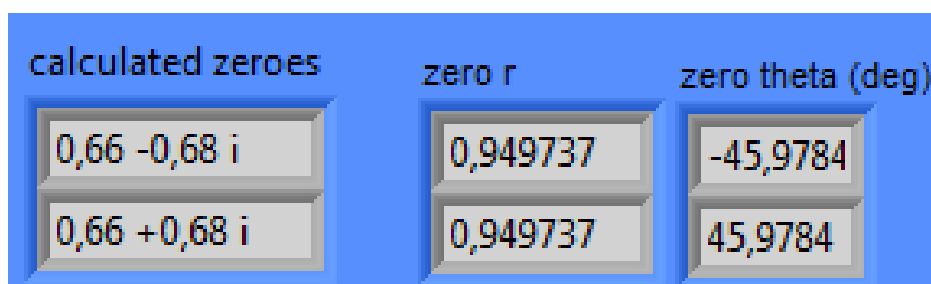
Na aba de uso geral identificada por PZ plot é possível realizar a verificação direta de polos e zeros de funções de transferência em tempo contínuo e em tempo discreto com base nos valores de coeficientes atribuídos aos ganhos  $a_0$ ,  $a_1$ ,  $a_2$ ,  $b_0$ ,  $b_1$  e  $b_2$ , além de uma visualização

direta. A Figura 146 apresenta uma visão da aba PZ plot onde temos os zeros referentes ao filtro FIR usado neste ponto. A localização dos zeros é calculada automaticamente pelo *software* da placa e os resultados apresentados instantaneamente.

Figura 146-Aba PZ plot da placa Emona SIGEx ETT 311.



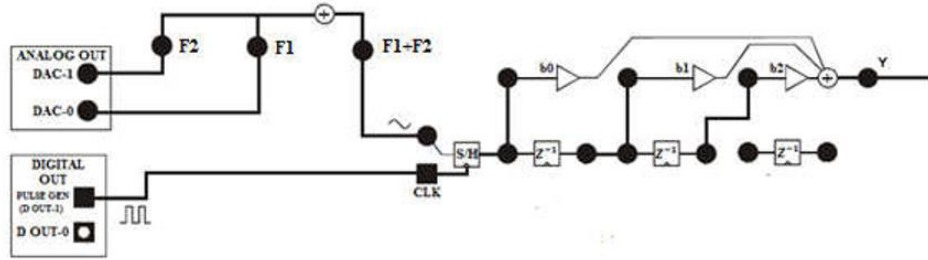
Valores dos zeros para  $f = 1\text{kHz}$ .



Fonte: Painel frontal Emona SIGEx .

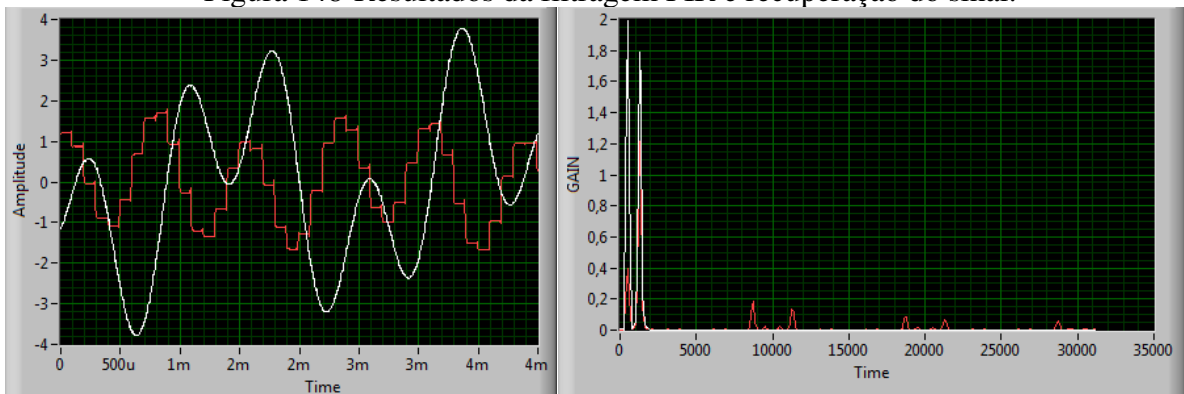
O objetivo principal de um filtro FIR é remover interferência e/ou ruído de um sinal que está sendo transmitido. Para tanto, foi utilizado os sinais disponibilizados nas saídas DAC-0 e DAC-1 da placa Emona SIGEx ETT 311 para gerar um sinal com interferência. A saída DAC-0, neste experimento, disponibiliza um sinal senoidal com frequência  $f_1 = 500\text{Hz}$  enquanto a saída DAC-1 disponibiliza uma senoide com frequência  $f_2 = 1300\text{Hz}$ . Estes dois sinais foram então somados e passados pelo filtro FIR. A Figura 147 apresenta a montagem usada e a Figura 148 apresenta os resultados obtidos bem como o sinal desejado totalmente recuperado após passar por um filtro passa-baixa do módulo *TURNEABLE*.

Figura 147-Modelo para filtro FIR com sinal com interferência.

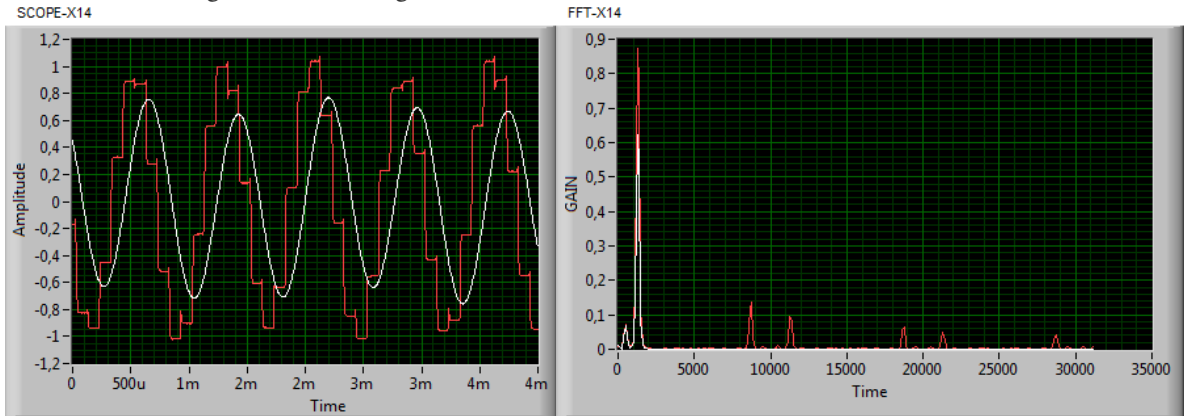


Fonte: artigo COBENGE 2013.

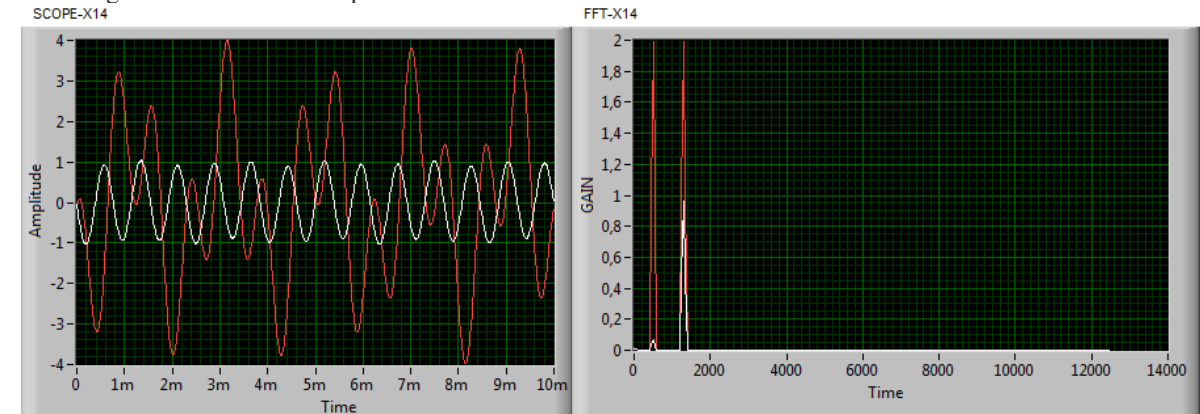
Figura 148-Resultados da filtragem FIR e recuperação do sinal.



Legenda 1: Sinal original em branco e sinal filtrado com filtro FIR em vermelho.



Legenda 2: Sinal filtrado pelo filtro FIR em vermelho e saída do módulo TURNEABLE em branco.



Legenda 3: Sinal  $f_1+f_2$  em vermelho e sinal recuperado após filtragem em branco.

Fonte: Feito pelo autor.



### 4.9.3 *Análise do Experimento*

Este experimento encontra-se na aba Lab 14 e é indicado para uso nos tópicos finais da disciplina Análise de Sinais e Sistemas por desenvolver os conceitos de filtros digitais em tempo discreto. Neste caso, trabalha o filtro digital de tempo discreto com sistema FIR. Apresenta a parte de caracterização do filtro e depois trabalha o processo de filtragem propriamente dito, possibilitando, dentro do escopo da disciplina, a localização de zeros no plano Z. É um experimento pronto para uso, sofrendo modificações em termos de seus parâmetros de ganhos a título de variação dos resultados. A sugestão é que esta escolha fique a cargo do professor da disciplina.

### 4.10 Filtro em tempo discreto com sistema IIR

O experimento é composto de dois momentos. Inicialmente trabalha-se com um filtro IIR sem feedforward (controle antecipatório) cuja topologia apresenta apenas polos, sem zeros, para seu ajuste. É visualizada sua resposta e como os polos tem influência no processo. Num segundo momento a estrutura do filtro é modificada para uma estrutura com feedforward, ou seja, possui polos e zeros e segue-se para um estudo sobre como a mudança e ajustes dos coeficientes transformam o filtro em filtro passa-baixa, passa-alta e passa-faixa.

#### 4.10.1 *Fundamentação Teórica*

A principal diferença entre um filtro digital FIR e um tipo IIR pode ser descrita em termos da sua resposta ao impulso. Os filtros IIR são ditos recursivos e possuem uma equivalência entre a função de transferência de tempo contínuo e a função de transferência em tempo discreto. Segundo (HAYKIN. 2008), esta relação é feita por meio da transformada bilinear expressa por

$$s = \left(\frac{2}{T}\right) \left(\frac{z-1}{z+1}\right)$$

Essa relação resulta numa relação para a função de transferência em z dada por

$$\mathbf{H}(z) = \mathbf{H}_0(s) \Big|_{s=(z-1)/(z+1)}$$

Como  $z = \sigma + j\omega$ , as variáveis podem ser expressas em s e em z. Assim, segundo (HAYKIN. 2008), caso  $\mathbf{H}_0(s)$  seja estável e causal,  $\mathbf{H}(z)$  também será estável e causal. E se  $\mathbf{H}_0(s)$  possui coeficientes reais,  $\mathbf{H}(z)$  também terá e será um filtro fisicamente realizável.

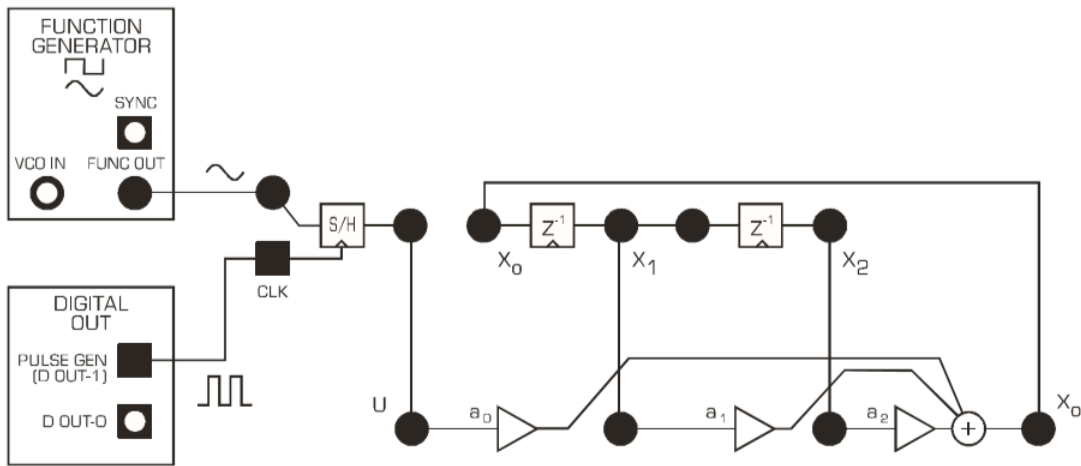
Assim, por ser recursivo, podemos dizer, com base na literatura disponível, que a

resposta de um filtro digital tipo IIR é função dos sinais de entrada atuais e anteriores e também dos sinais de saída anteriores.

4.10.2 Experimento

O modelo de montagem presente na Figura 149 apresenta o esquema de um filtro digital IIR. Os parâmetros utilizados para o estudo ditam ganhos  $b_0=1$ ,  $a_0=1$ ,  $a_1=+1.6$ ,  $a_2=-0.902$ , gerador de pulso em 20KHz com ciclo de trabalho de 0.5 (50%), gerador de função com frequência de 1KHz, 2V<sub>pp</sub>, onda senoidal, osciloscópio com base de tempo em 4 ms.

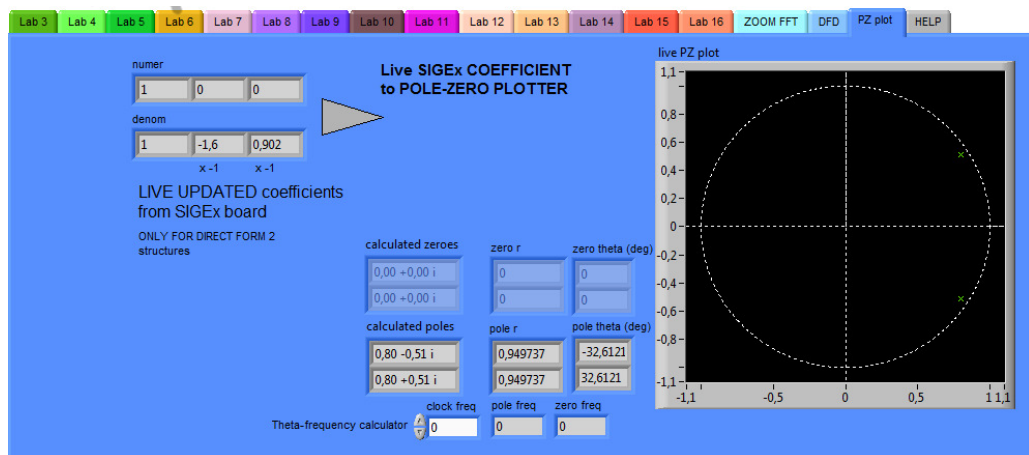
Figura 149-Filtro Digital IIR sem feedforward.



Fonte: adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1.

Os resultados obtidos, Figura 150, foram visualizados na aba nomeada de PZ plot. Esta aba permite o trabalho com polos e zeros e oferece visualização gráfica imediata do processo com base nos valores ajustados nos ganhos das linhas de somatório a e b.

Figura 150-Polos do filtro digital IIR.

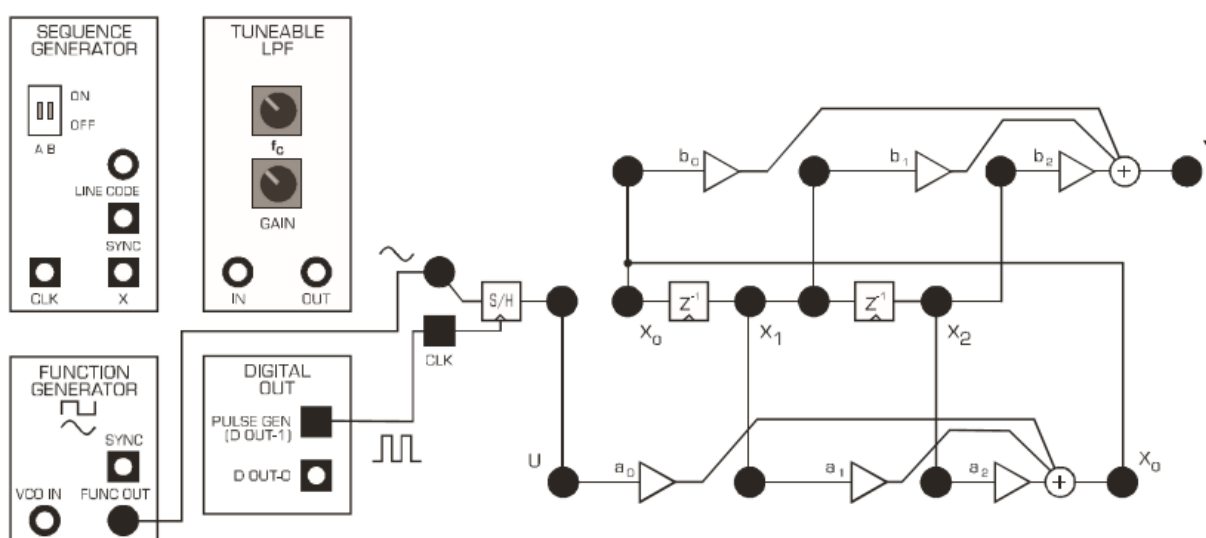


Fonte: Painel frontal Sigex.

Por meio da aba nomeada PZ plot, pode-se visualizar o efeito da mudança dos valores dos coeficientes e conseqüentemente a influencia na localização dos polos. A medida que, mantendo o valor de  $a_2 = -0,902$ , os valores de  $a_1$  são alterados para valores maiores ou menores da configuração inicial, a estabilidade do sistema é alterada e o ganho de amplitude também pois os polos se movem num círculo concêntrico ao círculo unitário. Já a variação dos valores de  $a_2$ , para  $a_1 = 1,6$ , os polos se deslocam para cima ou para baixo na vertical, se aproximando ou se afastando do eixo real. Isso reflete diretamente no ganho do sistema. Para valores de  $a_2 = -0.35$ , por exemplo, o sinal de saída assemelha-se a uma senoide retificada e filtrada. Para valores de  $a_2 = 1.03$ , os polos saem da parte interna do círculo unitário e o sistema perde totalmente a estabilidade, saturando para valores DC = 10 V de saída.

Após este processo, a montagem apresentada na Figura 151 foi realizada para trabalhar um modelo de filtro digital IIR com feedforward.

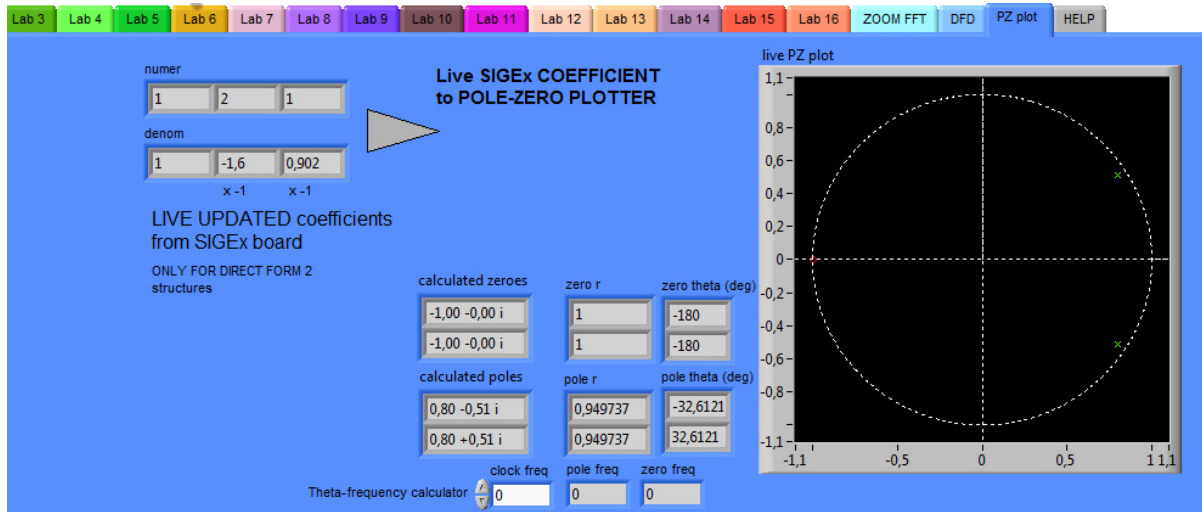
Figura 151-Filtro digital IRR com feedforward.



Fonte: adaptado de Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1

As configurações usadas foram  $a_0=1$ ,  $a_1=+1.6$ ,  $a_2=-0.902$ ,  $b_0=1$ ,  $b_1=2$ ,  $b_2=1$  gerador de pulso (*PULSE GEN*) em 20KHz com ciclo de trabalho (*DUTY CYCLE*) de 0.5 (50%), gerador de função (*FUNCTION GENERATOR*) com frequência de 1KHz, 1V<sub>pp</sub>, onda senoidal, osciloscópio com base de tempo (*TIME BASE*) em 4 ms. A Figura 152 apresenta os resultados em termos da localização dos polos e zeros.

Figura 152-Polos e zeros para filtro digital IRR.

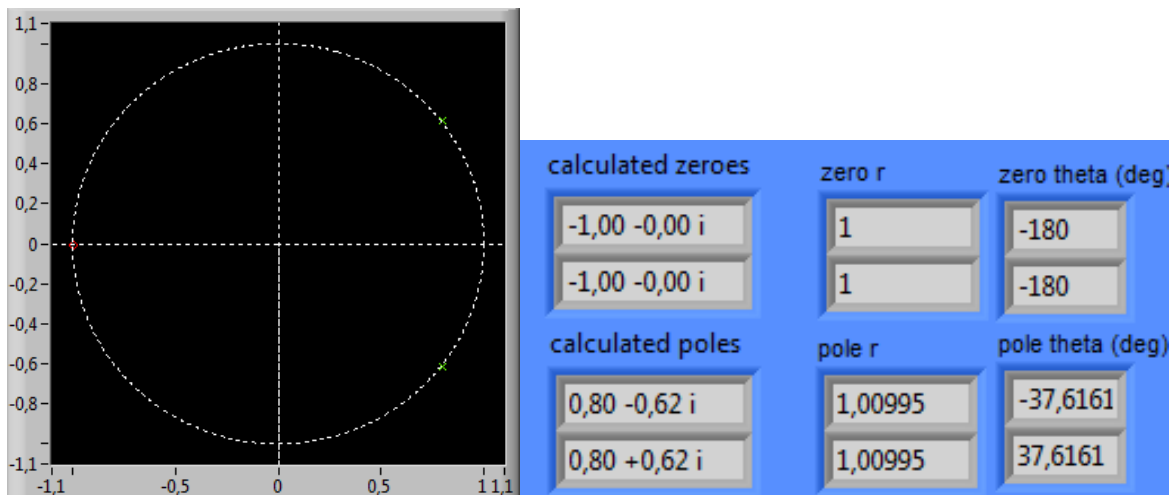


Fonte: Feito pelo autor.

Para os valores sugeridos obtém-se um ganho elevado. Isso pode ser comprovado observando a proximidade dos polos com a fronteira do círculo unitário. De fato, o raio do polo é de 0,95. Zeros também estão presentes em  $z = -1$ .

A variação dos coeficientes provoca variação imediata da localização dos polos e zero e isso pode ser visualizado diretamente por meio do SFP. As Figuras 153, 154 e 155 apresenta os polos e zeros para o filtro ajustado com passa baixa.

Figura 153-Polos e zeros para filtro digital IIR passa baixa.



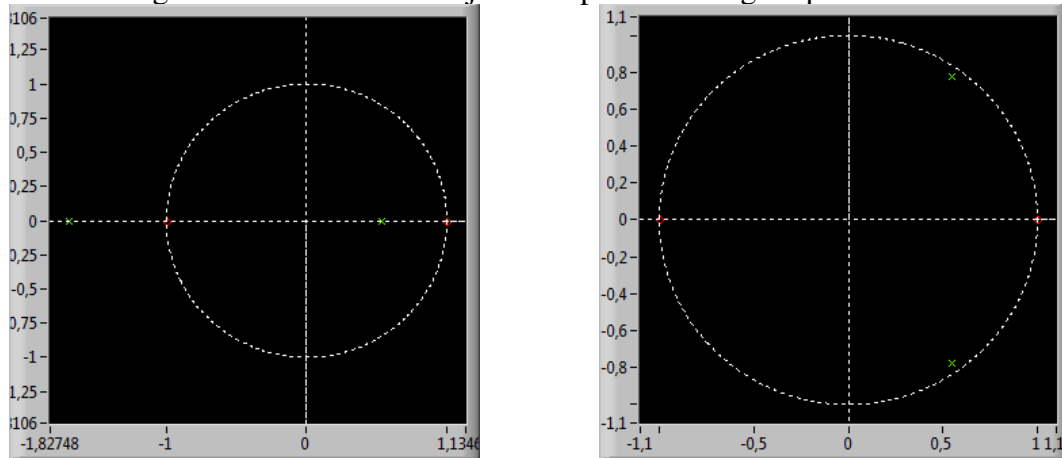
Fonte: Feito pelo autor.

Para  $a_2=1$ , tem-se polos sobre o limite do círculo unitário

Os valores dos ganhos  $a_1=1,6$  e  $a_2=-0,902$  geram polos instáveis. Ajustando os valores propostos para  $a_1=1,1$  e  $a_2=-0,9$  consegue-se estabilizar. A posição dos polos e zeros

caracteriza um filtro passa faixa.

Figura 154-Polos e zeros ajustados para filtro digital passa faixa.



Fonte: Feito pelo autor.

A proposta final gera polos e zeros puramente imaginários. O sinal passa todo com mesma amplitude do sinal de entrada.

Figura 155-Filtro digital descaracterizado.

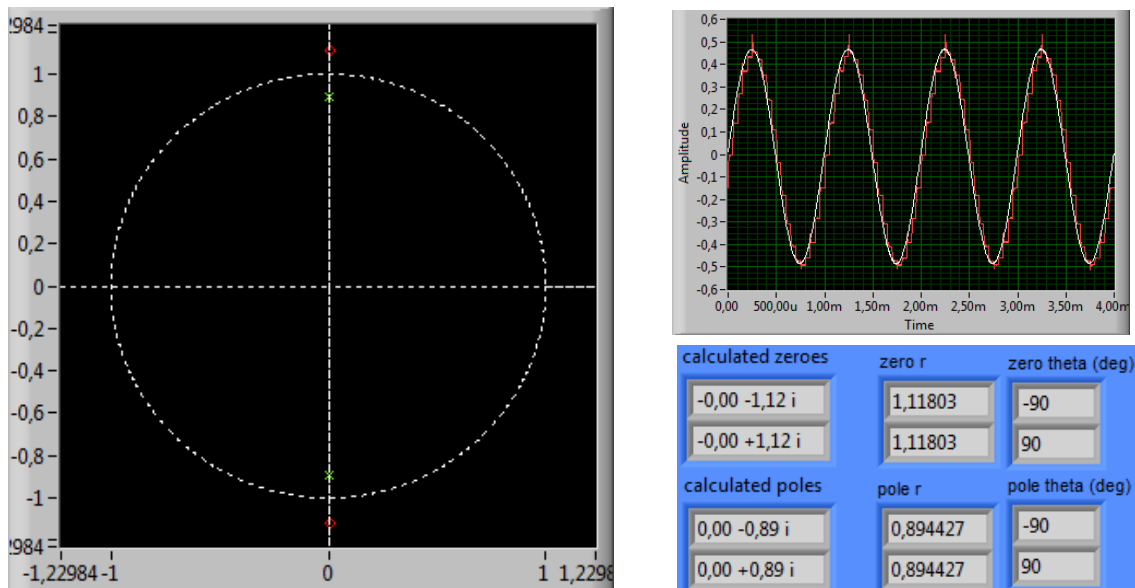
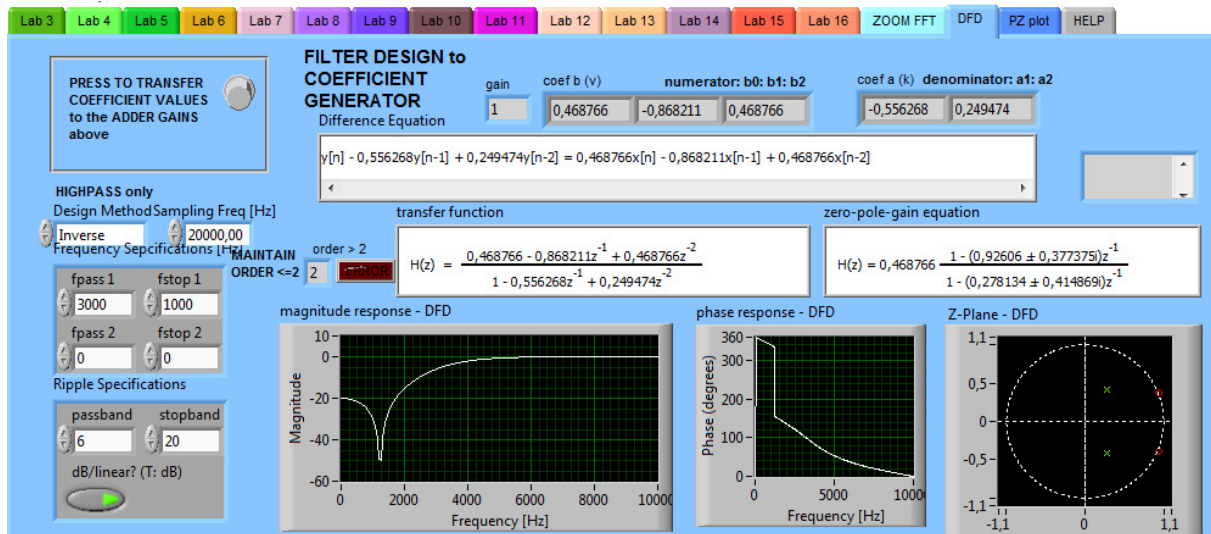
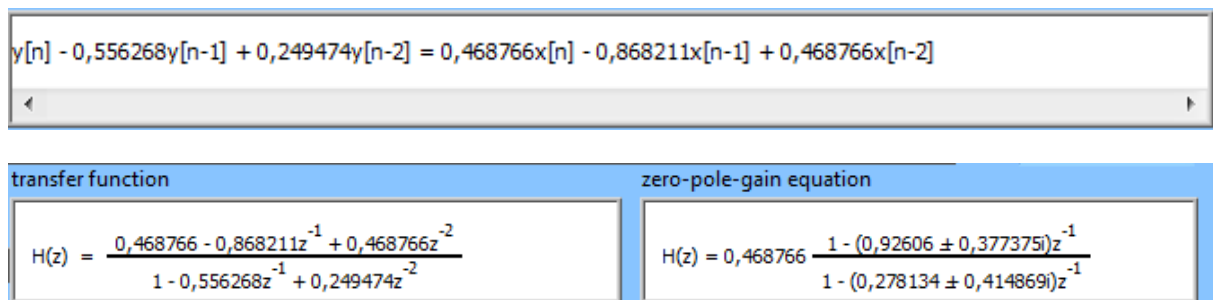


Figura 156-Aba DFD para filtro digital IIR passa alta.



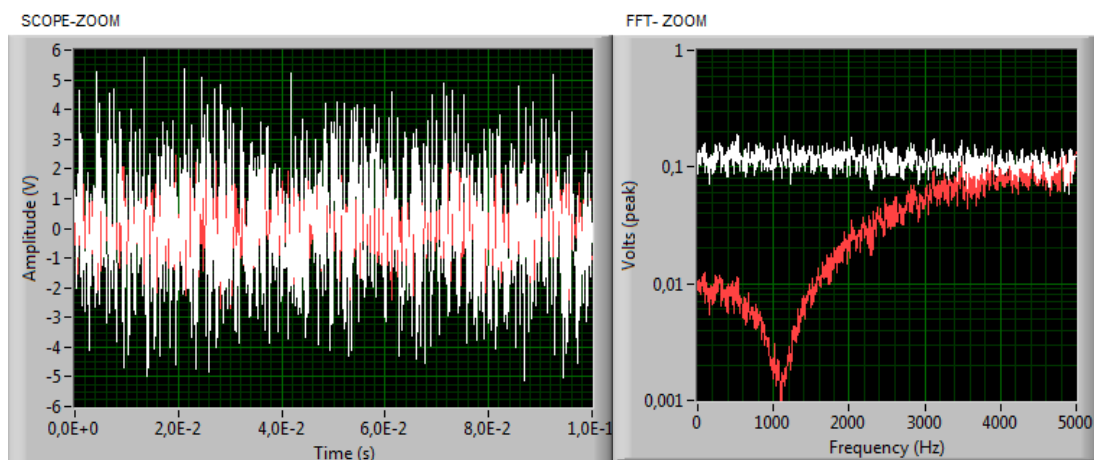
Fonte: Feito pelo autor.

Figura 157-Equações obtidas.



Fonte: Feito pelo autor.

Figura 158-Espectro de frequência.



Fonte: Feito pelo autor.

Sinal de ruído gerado para implementação do filtro passa alta. Em branco o sinal de entrada e em vermelho o sinal de saída do filtro.

### **4.10.3 *Análise do Experimento***

Completando o estudo de filtros digitais de tempo discreto, o experimento contido na aba Lab 15 possibilita o estudo de filtro tipo IIR e sua modelagem de forma a torna-lo um filtro passa baixa, passa alta ou passa faixa. Apresenta a topologia com e sem feedforward e ainda tem espaço para o desig de filtros. É um experimento completo e sem grandes complicações que responde bem a sua proposta.

### **4.11 Experimentos omitidos**

No início da seção 4 foi mencionado a omissão de alguns dos experimentos propostos pela fabricante da placa em estudo e neste item são apresentadas as justificativas.

O Lab 1 foi omitido deste trabalho por se tratar de uma apresentação da plataforma multidisciplinar de prototipagem NI ELVIS II/II+, tendo um caráter elucidativo, caso o(s) usuário(s) envolvido(s) não tenha conhecimento da mesma.

O Lab 2 faz um trabalho similar, porém, apresentando a placa SIGEx. Não há abordagem prática de montagem ou análise, trata-se apenas do fornecimento das informações pertinentes a organização da placa e dos módulos que a compõem bem como as orientações necessárias sobre localização de comandos e abas no SFP.

Segue a sugestão de uso destes dois laboratórios em uma aula introdutória.

No âmbito dos experimentos que envolvem montagem e análise, os Lab 7, 10, 11 e 16 completam a lista dos experimentos omitidos neste trabalho, cada um com suas próprias justificativas.

O propósito central da placa em estudo é a sua utilização como ferramenta prática para a disciplina Análise de Sinais e Sistemas nos cursos de Engenharia Elétrica e da Computação (RADZYNER e MANFREDINI, 2011).

Neste ponto de vista e tomando por base a literatura indicada para tal disciplina, a mesma usada de referência na produção dos guias de experimentos da fabricante, os experimentos sinalizados por Lab 7- Explorando Números Complexos e Exponenciais, Lab 10 – Análise no domínio do Tempo de um Circuito RC e Lab 11- Polos e zeros no domínio de Laplace, não se encaixam no cronograma previsto, não em termos de conteúdo, mas sim em termos da abordagem trabalhada. Vejamos:

Lab 7- Explorando Números Complexos e Exponenciais: Trabalha a visualização

imediate de fasores de forma gráfica, possibilitando uma abordagem visual dos conceitos teóricos sobre números complexos e operações com números complexos. Neste Lab é possível variar amplitude e ângulo de fase de dois sinais senoidais e realizar operações de soma e subtração. O mesmo é válido para o estudo de exponencial onde se estuda a taxa de decaimento. Na literatura da disciplina, tal tema aparece (quando aparece) a título de apêndice como em (HAYKIN,2001) ou num capítulo prévio como em (LATHI, 2007). O trabalho com números complexos é melhor explorado na disciplina de Cálculo Vetorial e Geometria Analítica, ministrada no primeiro período do curso, onde o cálculo de fasores é apresentado e, posteriormente, em Circuitos Elétricos quanto do dimensionamento de elementos capacitivos e indutivos no domínio do tempo e o termo fasor é explorado em termos de tensão e corrente elétrica.

Lab 10- Análise do domínio do tempo de um circuito RC: A abordagem adotada na composição deste Lab remete a análise realizada na disciplina de Controle I do curso de Engenharia Elétrica da UFMA. Aqui é feita a análise quanto a resposta de um circuito RC a entrada Degrau, Impulso, Senoide e pulso exponencial, além de trabalhar o conceito de função de transferência inerente a disciplina já mencionada. Assim, não se enquadra no conteúdo referente a Análise de Sinais e Sistemas. Além disso, no Lab 3 é realizado estudo sobre tempo de resposta de sistemas com estas mesmas entradas e um dos sistemas em teste é o circuito RC, tornando ainda mais optativo a execução deste Lab 10.

Lab 11- Polos e zeros no domínio de Laplace: Na disciplina Análise de Sinais e Sistemas o estudo da Transformada de Laplace é direcionado quanto a operar a transformada, na forma de cálculo analítico do conceito da transformada, e verificar suas propriedades. O experimento contido no Lab 11 trabalha os conceitos de Laplace dentro do estudo de localização de polos e zeros para estabilidade de sistemas e modelagem de filtros passa-baixa e passa faixa, aplicando diretamente as transformadas de funções já conhecidas, realizando um comparativo entre um prévio desenvolvimento analítico e os resultados práticos obtidos. Sem o chamada trabalho de pré requisito, o desenvolvimento da montagem torna-se sem sentido. Esta abordagem só é apresentada ao estudante na disciplina de Controle I, prevista para o 6º período do curso. Desta forma, este experimento é mais adequado à disciplina de Controle I.

Lab 16- Filtros de Tempo Discreto – aplicações práticas: Apesar do título dado a este experimento, o trabalho retorna ao realizado nos Lab 14 e 15 (Filtros FIR e IIR, respectivamente) como meio de reforçar os desenvolvidos à cerca de filtros de tempo discreto.



Como já haviam dois experimentos tratando deste assunto, o Lab 16 foi omitido dos resultados deste trabalho.

## **5. PARTE EXPERIMENTAL PROPOSTA PARA A DISCIPLINA ANÁLISE DE SINAIS E SISTEMAS NA UFMA**

Nesta Seção são apresentadas sugestões de guias de laboratório para a disciplina Análise de Sinais e Sistemas do curso de Engenharia Elétrica da UFMA, em função da teoria e dos experimentos realizados nas Seções anteriores. Evidentemente que podem ser feitas alterações nos guias propostos como também ser elaborados e acrescentados mais guias em função da metodologia adotada no ensino da disciplina.

### **5.1. Tempo de Resposta de Sistemas.**

Universidade Federal Do Maranhão

Centro De Ciências Exatas E Tecnologia

Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor(a):

1. TÍTULO: Caracterização de Tempo de Resposta de Sistemas
2. OBJETIVO

A proposta inicial para este experimento esta relacionado com os seguintes itens:

- a) Resposta ao degrau e ao impulso para a caracterização de inércia do sistema;
- b) Utilização de sinal senoidal para análise de sistemas e
- c) Recuperação de um sinal digital.

3. MATERIAL NECESSÁRIO

- a) Computador com Lab VIEW 2009 (ou superior) & "Digital Filter Design" kit-base instalado;
- b) NI ELVIS I, II ou II+ e cabo USB de ligação;
- c) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;
- d) cabos 2mm;
- e) Dois cabos BNC;

4. APRESENTAÇÃO

Este Laboratório tem foco no estudo dos sinais mais utilizados para teste e caracterização de sistemas. Os sinais que aqui serão estudados, a saber, função degrau, função impulso e função senoidal, são utilizados largamente no escopo da disciplina de Análise de Sinais e Sistemas e ao longo dos demais Laboratórios. Atenção neste ponto inicial é fundamental.

## 5. PROCEDIMENTOS PRÁTICO

### Parte 1: Resposta do sistema a entrada degrau e impulso

1. Após certificar-se que computador e plataforma estão se comunicando perfeitamente, faça a montagem apresentada na Figura 159.
2. Ligue o interruptor da plataforma para energizar a placa, inicie o SIGEx Front Panel (SFP), habilite a unidade de uso e selecione a aba sinalizada por Lab3. As configurações a serem usadas são:
  - a) Gerador de pulsos (*PULSE GEN*, localizado no SFP): frequência = 1000 Hz, ciclo de trabalho (*DUTY CYCLE*)= 0,50 (50%);
  - b) Gerador de sequência (*SEQUENCE GENERATOR*): Chaves DIP para *UP/UP* (gera uma sequência curta)
  - c) Osciloscópio: base de tempo (*TIME BASE*)=10ms, CH0: nível de disparo =1V
  - d) *TUNEABLE LPF*: botões de ajuste para as 12 horas.

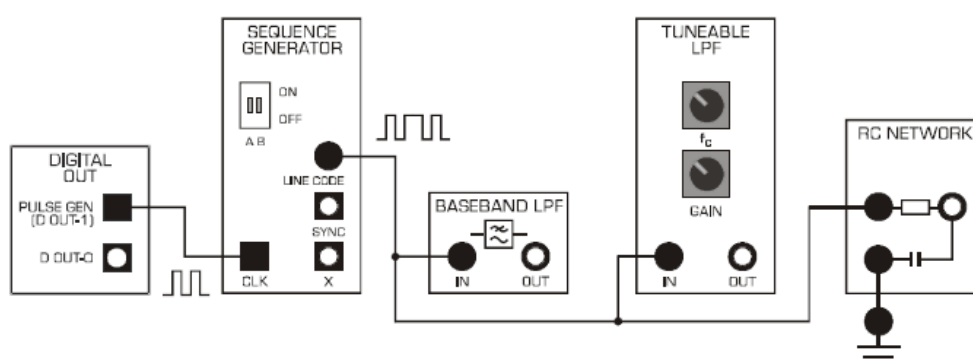


Figura 159-Montagem para investigação de tempo de resposta de um sistema.

3. Observe as saídas dos três módulos em uso e, fazendo uso dos cursores disponíveis na guia Lab3, meça o tempo de resposta para cada um dos sistemas em estudo. Se necessário, mude a base de tempo do osciloscópio e use o botão *RUN/STOP* para pausar o experimento. O tempo de resposta de um sistema diz respeito ao tempo que o sistema levará para ir de 10 a 90% do valor de regime permanente (Vide Figura 160). O sistema responderá a uma sequência de pulsos.
4. Teste para frequência de 2KHz e 3Kz e verifique o que ocorre em termo da resposta do sistema.



Figura 160-Localização de comandos na aba Lab3.

5. Em seguida, verifique a resposta ao degrau para os módulos *BASEBAND LPF* e *TURNEABLE LPF*. Para isso interligue a saída *PULSE GEN* diretamente nos módulos, dispensando o módulo gerador de sequência (*SEQUENCE GENERATOR*). Ajuste a frequência do *PULSE GEN* para 250Hz e o osciloscópio para uma base de tempo de 2ms. Desta forma, você visualizará o equivalente a resposta ao degrau do sistema. Meça o tempo de subida ao degrau e monte suas conclusões.
6. Mantendo a última conexão feita, reduza o ciclo de trabalho (*DUTY CYCLE*) no SFP gradativamente até que o sinal no osciloscópio não seja mais capaz de mudar o nível de oscilação, modificando apenas a amplitude de pico máximo, como no exemplo da Figura 161 abaixo. Esse valor determinará o ponto em que o sistema já não consegue responder às mudanças dos valores de entrada. Observando o osciloscópio agora, perceberá que o que se tem é a realização física do impulso unitário. Meça a largura do pulso que gera a resposta ao degrau.

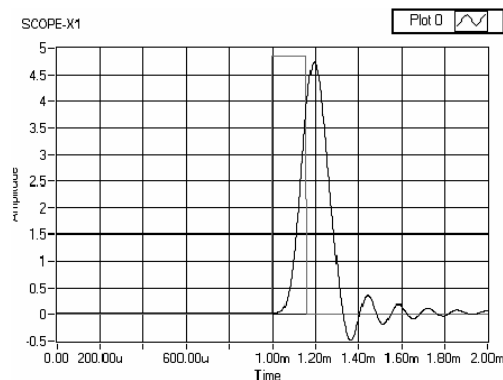


Figura 161-Resposta ao impulso.

- Compare os valores obtidos com a resposta ao degrau e com a resposta ao impulso.

### Parte 2: Onda senoidal

- Ligue a saída *FUNC OUT* do gerador de função (*FUNCTION GENERATOR*) para as entradas dos módulos estudados. Inicie o NI ELVIS *Instrument Launcher* e selecione o *FGEN*. Configure o gerador de função(*FGEN*) como segue:
  - onda senoidal com amplitude de 4 V pp e frequência de 100 Hz.
- Progressivamente aumente a frequência de 100 Hz a 10KHz e observe o efeito sobre a amplitude do sinal de saída. Registre os valores na tabela disponibilizada do lado direito da guia Lab3. O preenchimento desses valores vai gerar um gráfico de amplitude vs frequência.
- Para melhorar os resultados, passe a escala do eixo Y para escala logarítmica. Para isso, pare o programa SIGEx SFP, clique com o botão direito do mouse na área cinza do gráfico e siga o caminho indicado na Figura 162.

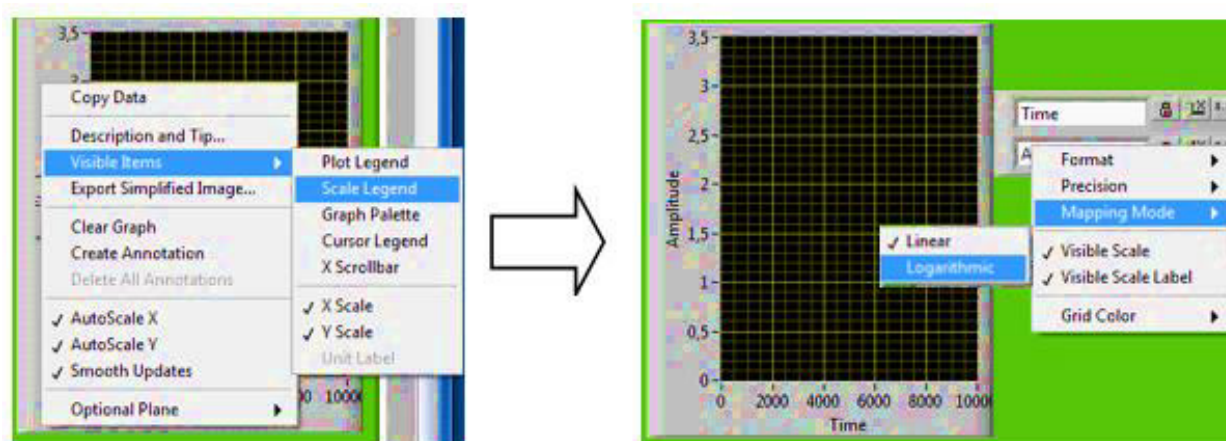


Figura 162-Mudança de escala.

- A coluna da esquerda plota os valores do eixo X e as demais colunas plotam os valores do eixo Y. Use uma coluna para cada sistema de modo a plotar os três gráficos num só. Tire suas conclusões.

### Parte 3: Reconstruindo um sinal digital

- Montar o sistema da Figura 159 novamente, acrescentando o módulo LIMITER para realizar a recuperação do sinal de entrada. Configure-o para chaves DIP's do módulo limitador (*LIMITER*) para *DOWN/DOWN*.
- Visualize a entrada e a saída do limitador e varie a frequência do *PULSE GEN* de modo a analisar cada um dos sistemas e descobrir o valor limite desta frequência que permite que o limitador (*LIMITER*) ainda seja capaz de recuperar o sinal de entrada.

3- Apresente suas conclusões a respeito, apresentando os valores recuperados e as frequências descobertas.

6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:

- a) CAPA
- b) OBJETIVOS
- c) ABORDAGEM TEÓRICA
- d) RESULTADOS OBTIDOS
- e) CONCLUSÃO
- f) REFERÊNCIAS

**5.2. Sistemas Lineares e não Lineares**

Universidade Federal Do Maranhão

Centro De Ciências Exatas E Tecnologia

Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor(a):

1. TÍTULO: Sistemas Lineares e não Lineares
2. OBJETIVO
  - a) Realizar testes de linearidade para classificação de sistemas;
  - b) Verificar a utilidade de senoides no estudo de sistemas.
3. MATERIAL NECESSÁRIO
  - a) Computador com Lab VIEW 2009 (ou superior) & "Digital Filter Design" kit-base instalado;
  - b) NI ELVIS I, II ou II+ e cabo USB de ligação;
  - c) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;
  - d) cabos 2mm;
  - e) Dois cabos BNC;
4. APRESENTAÇÃO

O trabalho desenvolvido no Laboratório anterior teve foco nos sinais utilizados para caracterização de sistemas. Por mais que o foco fosse em sinais, um sistema foi necessário para o estudo. Neste Laboratório trataremos do estudo do sistema envolvido, determinando, a partir da teoria de linearidade de sistemas, quais podem ser ditos lineares e quais podem ser ditos não lineares.

5. PROCEDIMENTOS PRÁTICO

### Parte 1: Teste de linearidade de um limitador e de um retificador

1. Após certifica-se que computador e plataforma estão se comunicando perfeitamente, faça as montagens apresentadas nas Figuras 163 e 164.
2. Ligue o interruptor da plataforma para energizar a placa, inicie o SIGEx Front Painel (SFP), habilite a unidade de uso e selecione a aba sinalizada por Lab4. As configurações a serem usadas são:
  - a) Gerador de Funções (*FUNCTION GENERATOR*) com frequência de 1000 Hz, amplitude inicial de 1 Vpp, senoide.
  - b) Limitador (*LIMITER*) com chaves DIP's na posição *DOWN/DOWN* e
  - c) osciloscópio com base de tempo (*TIME BASE*)=4 ms, disparado na borda de subida no canal zero, nível de disparo de 0 V.

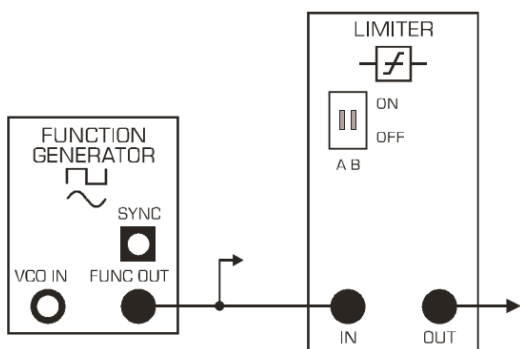


Figura 163- Circuito Limitador (LIMITER)

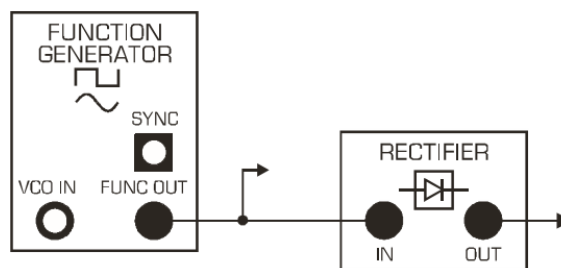


Figura 164- Circuito Retificador (RECTIFIER).

Varie a amplitude da senoide de entrada e verifique o valor na saída de cada sistema.

Colete os dados na Tabela 10. Avalie e defina a linearidade dos dois sistemas.

Tabela 10-Amplitudes dos Sinais de Saída.

Amplitude do sinal de entrada (Vpp)	Amplitude do sinal de saída do Limiter (Vpp)	Amplitude do sinal de saída do Retifier (Vpp)	Amplitude do sinal de saída do Multiplier

3. Na sequência, realize o teste de linearidade incremental por meio das montagens apresentadas nas Figuras 165 e 166.

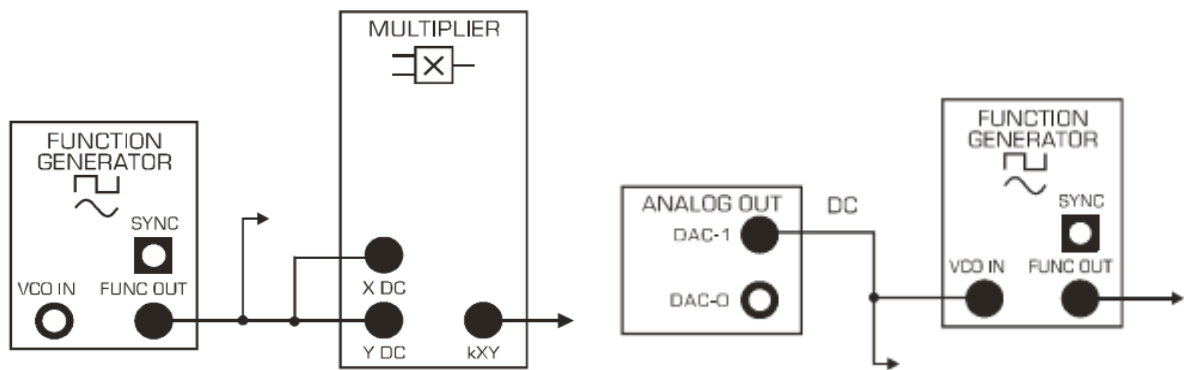


Figura 165-Circuito Multiplicador (MULTIPLIER). Figura 166-Circuito VCO.

4. Para o sistema da figura 165, varie o valor de amplitude do sinal de entrada por meio do Gerador de Função (*FGEN*) do *Instrument Launch* da NI ELVIS II até encontrar o valor de ceifamento. Colete alguns dos valores trabalhados e preencha a Tabela 10. Use como configuração inicial Gerador de função (*FUNCTION GENERATOR*) com frequência de 2000Hz, amplitude de 4 Vpp, forma de onda senoidal, modulação FM.

### Parte 2: Sistemas com realimentação

- 1- Conecte os módulos conforme Figura 167. Utilizar as seguintes configurações:

- Gerador de função (*FUNCTION GENERATOR*): frequência=500Hz, amplitude:24 V pp; onda quadrada.
- Chaves DIP's do Integrador (*INTEGRATIO RATE*) em UP: UP
- Osciloscópio: Time base(*TIME BASE*)=4 ms; disparador borda de subida em CH0; nível de disparo = 0V
- ganhos:  $b_1 = 1.0$  e  $b_2 = -1.0$ .

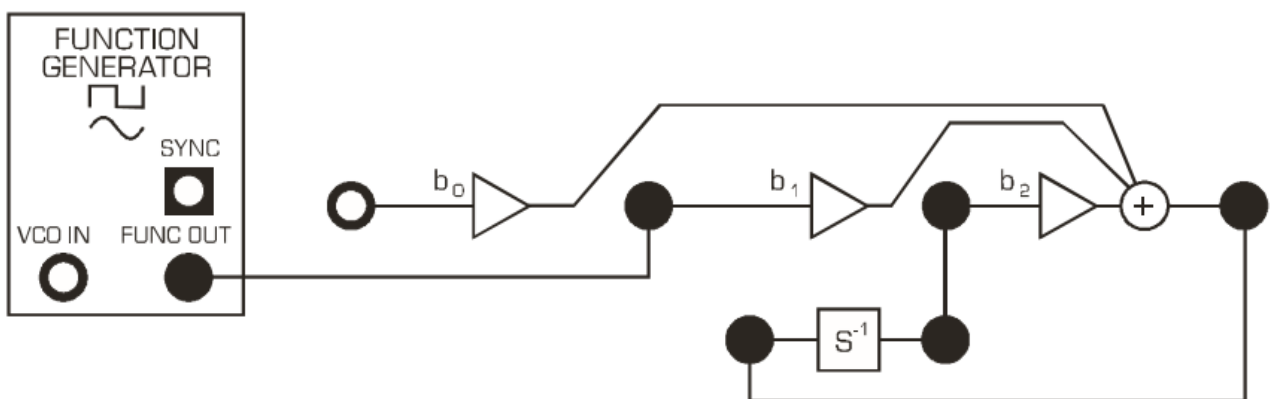


Figura 167-Sistema com Realimentação.

- 2- Verifique a saída e a entrada do sistema e apresente suas conclusões quanto ao efeito da realimentação no sistema.



### Parte 3: Teste de aditividade

1. Monte o esquema apresentado na Figura 168 abaixo e realize o comparativo entre as respostas adquiridas por meio do circuito superior, montado com os ganho “b” e as respostas adquiridas por meio do circuito inferior, montado para os ganhos “a”. Configure os ganhos para  $a_0 = a_1 = b_0 = b_1 = +1.0$  e  $a_2 = b_2 = 0$ . Demais configurações permanecem as mesmas da Parte 2.
2. A presente suas conclusões, evidenciando a propriedade de aditividade inerente ao teste de linearidade de sistemas.

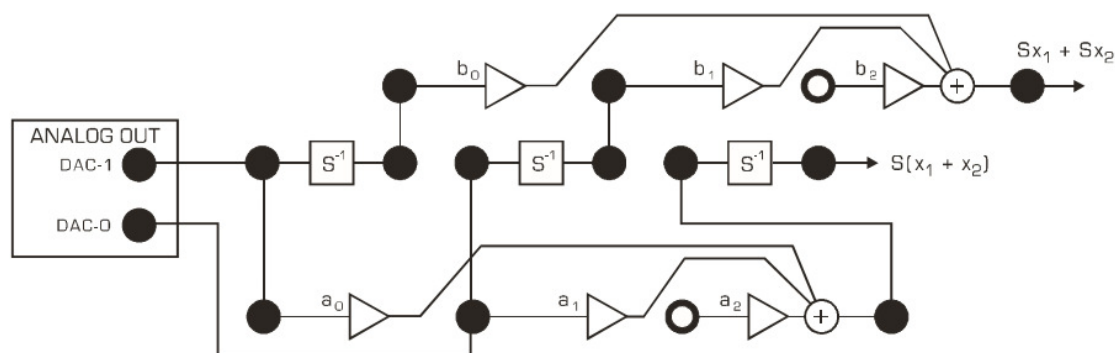


Figura 168-Sistema para Teste de Aditividade.

### Parte 4: Resposta em frequência

- 1- Para realizar este ponto, conecte a saída *FUNC OUT* do módulo *FUNCTION GENERATION* à entrada do módulo *BASEBAND*. Utilize onda senoidal e meça a resposta em frequência e depois compare esses valores com os obtidos com uma onda quadrada. O objetivo neste ponto é verificar se a dependência existente entre o nível de tensão da saída e o valor de frequência do sinal de entrada é válida para sinais que não sejam senoidais. Apresente os resultados graficamente por meio da aba Lab3.

De posse de todos os dados coletados, apresente suas conclusões a respeito dos testes de linearidade desenvolvidos, citando as características dos sistemas envolvidos, e indique quais dos sistemas possuem memória e quais não possuem.

6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:
  - a) CAPA
  - b) OBJETIVOS
  - c) ABORDAGEM TEÓRICA
  - d) RESULTADOS OBTIDOS
  - e) CONCLUSÃO
  - f) REFERÊNCIAS

### 5.3. Convolução

Universidade Federal Do Maranhão

Centro De Ciências Exatas E Tecnologia

Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor(a):

#### 1. TÍTULO: Convolução

#### 2. OBJETIVO

- a) Realizar a análise da operação de convolução em sistemas de tempo discreto e a sua visualização por meio do uso de sinais sucessivos em um sistema físico observável;
- b) Verificar a convolução aplicada a uma onda senoidal e
- c) Comprovar que um sistema físico pode ser caracterizado unicamente por sua resposta ao impulso.

#### 3. MATERIAL NECESSÁRIO

- a) Computador com Lab VIEW 2009 (ou superior) & "Digital Filter Design" kit-base instalado;
- b) NI ELVIS I, II ou II+ e cabo USB de ligação;
- c) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;
- d) cabos 2mm e dois cabos BNC;

#### 4. APRESENTAÇÃO

Os conceitos aplicados e desenvolvidos neste experimento são provenientes da teoria de soma de convolução aplicada à análise no domínio do tempo de sistemas em tempo discreto e resposta ao impulso para sistema LTI em tempo discreto.

#### 5. PROCEDIMENTOS PRÁTICO

##### **Parte 1:**

1. Após certifica-se que computador e plataforma estão se comunicando perfeitamente, faça a montagem apresentada na Figuras 169.
2. Ligue o interruptor da plataforma para energizar a placa, inicie o *SIGEx Front Painel* (SFP), habilite a unidade de uso e selecione a aba sinalizada por Lab5. As configurações a serem usadas são:

- Gerador do pulso (*PULSE GEN*): frequência=1KHz e ciclo de trabalho (*DUTY CICLE*)=0.5 (50%)
- gerador da seqüência (*SEQUENCE GENERATOR*): chaves DIP's em *UP/UP*
- Ganhos:  $b_0=b_1=b_2=1$ ;  $a_0=0,2$ ,  $a_1=1,6$  e  $a_2=-0,92$
- Osciloscópio: base de tempo (*TIME BASE*)=10ms, borda de gatilhamento no canal zero com nível de disparo=1V.

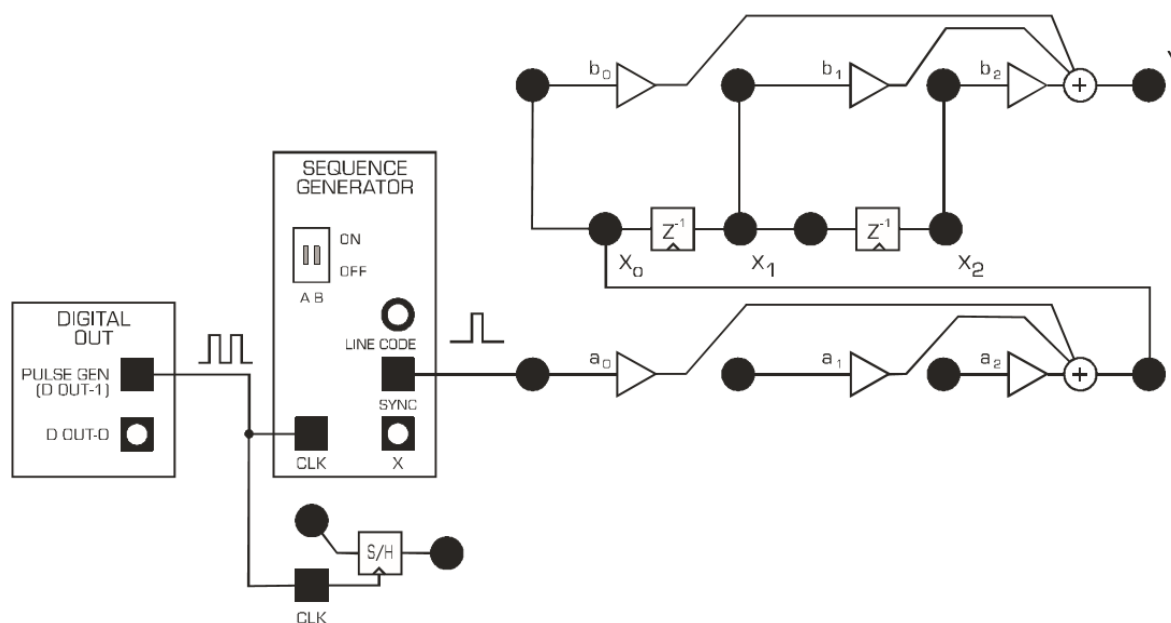


Figura 169-Modelo para Teste do Sistema.

- Compare o valor do sinal de entrada com o sinal de saída do bloco somador de ganho “b”.
- Altere os valores de ganhos “b” para  $b_0=0,3$ ,  $b_1=0,5$  e  $b_2=0,2$  para gerar uma seqüência de pulso de amplitudes diferentes. Visualize o resultado na saída do sistema e veja a ação da convolução. Estes pulsos representam uma entrada tipo impulso deslocada no tempo, resultando numa resposta do sistema gerada pela sobreposição desses efeitos.
- Altere a posição das chaves DIP's do módulo gerador de seqüência (*SEQUENCE GENERATOR*) para *UP/DOWN* para gerar um pulso duplo e confirme a validade da convolução.

### Parte 2: Onda senoidal.

- Realize a montagem apresentada na Figura 170 usando as seguintes configurações:
  - Gerador de pulso (*PULSE GEN*): frequência=800Hz, ciclo de trabalho (*DUTY CYCLE*)=0.5 (50%)
  - Osciloscópio: base de tempo(*TIME BASE*)=10ms, borda de gatilhamento no canal zero e nível de disparo=1V.

c) Ganhos:  $a_0=0,2$ ,  $b_0=0,3$ ,  $b_1=0,5$  e  $b_2=0,2$ .

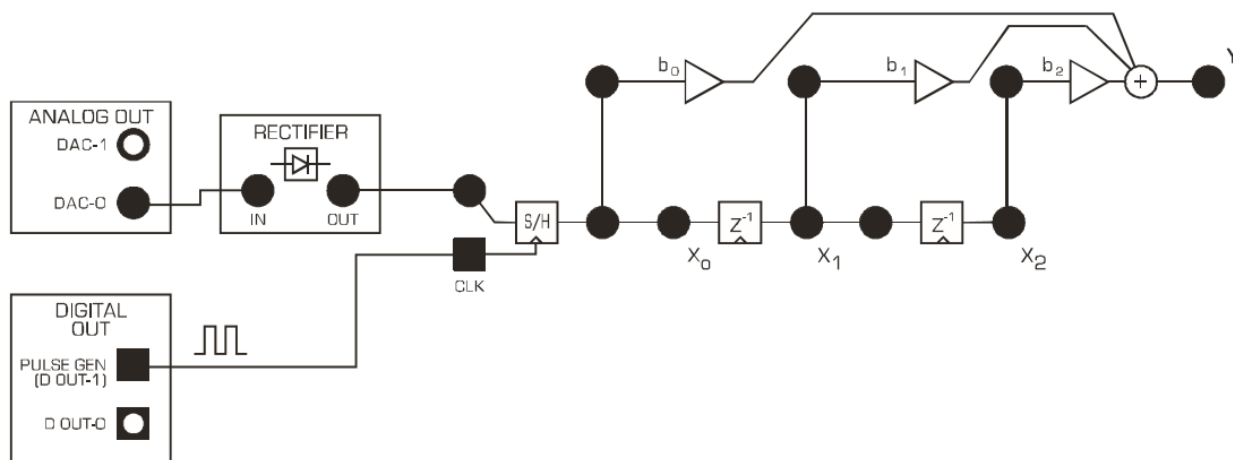


Figura 170-Modelo para Discretização e Convolução de onda senoidal.

2. Apresente as entradas e saída do sistema e a contribuição de cada estágio de atraso  $z^{-1}$  de modo a evidenciar o efeito da convolução no sistema.
3. Apresente as equações de cada etapa de ganho e a equação final com o efeito convolutivo. Em seguida, verifique se esses princípios são válidos também para uma senoide completa.

### Parte 3: Aplicando a convolução

1. Utilizando o esquema da Figura 170 mas sem o módulo retificador (*RETIFIER*), verifique o efeito causado pelos valores de ganhos  $b_0 = 0.3$ ,  $b_1 = 0.424$ ,  $b_2 = 0.3$  depois  $b_0 = -0.3$ ,  $b_1 = 0.424$ ,  $b_2 = -0.3$ .
2. Por fim, varie o valor da frequência para valores entre 100Hz e 1,8KHz e veja o efeito causado na atenuação do sinal. Indique suas conclusões no relatório.
6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:

- a) CAPA
- b) OBJETIVOS
- c) ABORDAGEM TEÓRICA
- d) RESULTADOS OBTIDOS
- e) CONCLUSÃO
- f) REFERÊNCIAS

### 5.4. Integração, Convolução, Correlação E Filtros Combinados

Universidade Federal Do Maranhão  
 Centro De Ciências Exatas E Tecnologia  
 Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor(a):

1. TÍTULO: Integração, Convolução, Correlação E Filtros Combinados

2. OBJETIVO

a) Visualização intuitiva dos processos de integração, convolução, correlação e filtros combinados.

3. MATERIAL NECESSÁRIO

a) Computador com Lab VIEW 2009 (ou superior) & "*Digital Filter Design*" kit-base instalado;

b) NI ELVIS I, II ou II+ e cabo *USB* de ligação;

c) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;

g. cabos 2mm e dois cabos BNC;

4. APRESENTAÇÃO

A função de autocorrelação mostra o grau de singularidade e similaridade de um sinal particular. A convolução de um sistema possibilita sua total caracterização por meio da resposta ao impulso. Já o processo de integração funciona como filtro que permite, com auxilia da correlação, a recuperação de um sinal imerso em ruído.

5. PROCEDIMENTOS PRÁTICO

**Parte 1:**

1. Após certificar se que computador e plataforma estão se comunicando perfeitamente, faça a montagem apresentada na Figura 171. As configurações a serem usadas são:

a) Gerador de pulso (*PULSE GEN*)=3KHz e ciclo de trabalho (*DUTY CYCLE*)= 0.5 (50%);

b) Osciloscópio com base de tempo (*TIME BASE*)= 40ms, *TRIGGER RISING EDGE* e *TRIG LEVEL* =0,0V.

c) Gerador de sequência (*SEQUENCE GENERATOR*) com chaves DIPS em *UP:UP*.

2. Ligue o interruptor da plataforma para energizar a placa, inicie o *SIGEx Front Panel* (SFP), habilite a unidade de uso e selecione a aba sinalizada por Lab 6.

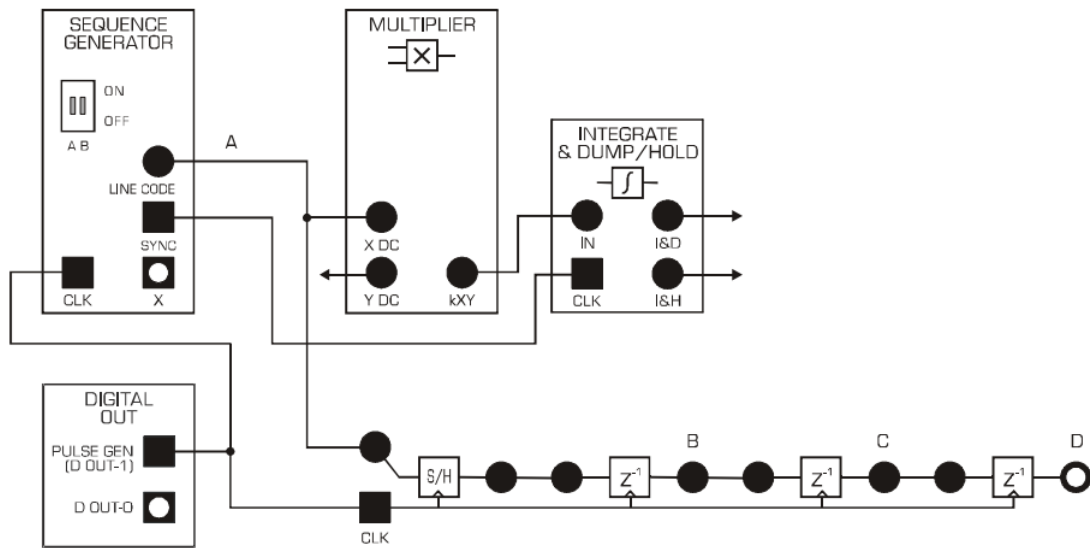


Figura 171-Montagem para esquema de autocorrelação.

3. Os blocos que na Figura 171 aparecem designados por  $z^{-1}$  são blocos de atraso responsáveis por realizar o deslocamento temporal e consequente atraso na sequência de pulso. Verifique e avalie, do ponto de vista da autocorrelação, o atraso que ocorre nos pontos sinalizados por B, C e D com relação ao sinal entregue no ponto A.
4. Apresente o sinal multiplicado por A, B, C e D, para verificar a correlação, bem como os níveis de saída do módulo integrador (*INTEGRATE DUMP/HOLD*). Normalmente, estas conclusões são tiradas a partir do cálculo utilizando a seguinte equação  $r_{xx}(\tau) = \int_0^{\tau} x(t) \cdot x(t + \tau) dt$  que refere-se a função de convolução.
5. Outra possibilidade de estudo de correlação é por meio da utilização do botão “SG PRBS”, Figura 172, no SFP. Esse botão possibilita a disponibilidade da mesma sequência de pulsos nas duas saídas DAC’s, sendo possível realizar o deslocamento de até 31 posições na sequência copiada para DAC-0. A montagem ficaria reduzida ao exposto na Figura 173.

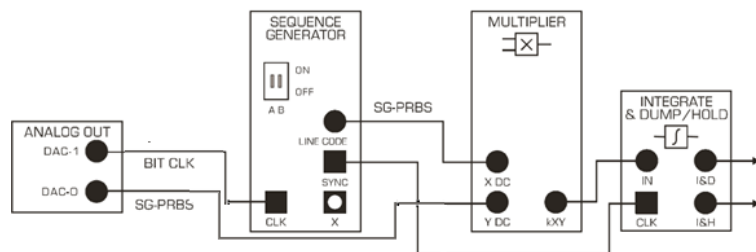
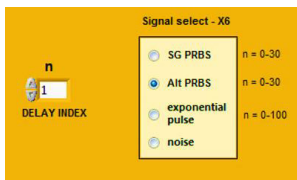


Figura 172-Ponto seletor e *DELAY INDEX.n* Figura 173-Montagem simplificada para correlação e autocorrelação.

**Parte 2: Autocorrelação de Filtros Combinados**

1. Selecione o botão *exponential pulse* (Vide Figura 171) para selecionar um pulso exponencial e disponibilizar uma cópia do mesmo na saída DAC-0 que pode ser deslocada no tempo por meio dos valores da janela *DELAY INDEX*. A faixa de variação é de 0 a 100. Apresenta constante de tempo para este sinal.
2. Monte o exposto na Figura 174, depois varie o índice “n” em saltos de 10 e verifique o que ocorre na saída do sistema. Meça esses valores e plote um gráfico com eles de modo a montar a função de autocorrelação para um sinal exponencial. Confirme seu resultado passando o sinal pelo circuito da Figura 175.

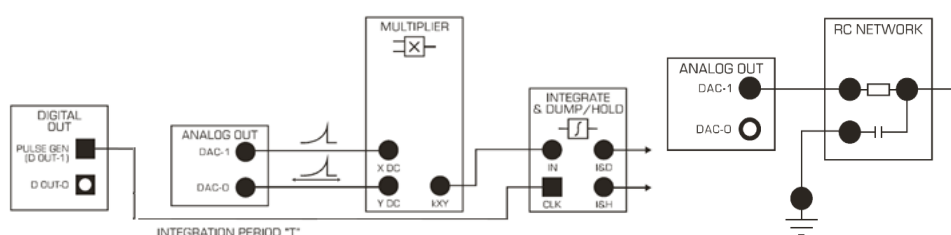


Figura 174-Autocorrelação para função exponencial. Figura 175-Filtro passa baixa RC.

3. Aqui trabalha-se o resultado da resposta ao impulso  $h(t)$  de um sistema cuja a entrada é um sinal exponencial  $x(t)$  que pode ser deslocado no tempo. O resultado da saída do sistema,  $y(t)$  é uma operação de convolução.
4. Indique a relação de filtro combinado existente.

### Parte 3: Correlação e Sinal com Ruído.

É possível realizar a filtragem de um sinal digital a partir do uso do processo de correlação e de convolução. A saída do filtro será dada pela convolução do sinal de entrada e a resposta do filtro ao impulso, dada pela integração do produto desses dois sinais durante um período. Um esquema para estudo do tratamento e filtragem de ruído aparece na Figura 176. Para tal, usar as configurações:

- a) O gerador de pulso (*PULSE GEN*): frequência=500 Hz e ciclo de trabalho (*DUTY CYCLE*)=0.5 (50%).
- b) Na aba 6 SFP, selecione o botão relacional “noise” (ruído), para uma saída de um sinal uniforme branco no DAC-1 e
- c) Ganhos:  $b_0 = 1.0$  (ganho do sinal a ser filtrado) e  $b_1 = 1.0$  (ganho do sinal de ruído).

Realize as observações necessárias sobre o processo de filtragem e modifique o ganho do sinal de entrada para 0.5 para ver o que ocorre. Evidencie a relação sinal-ruído.

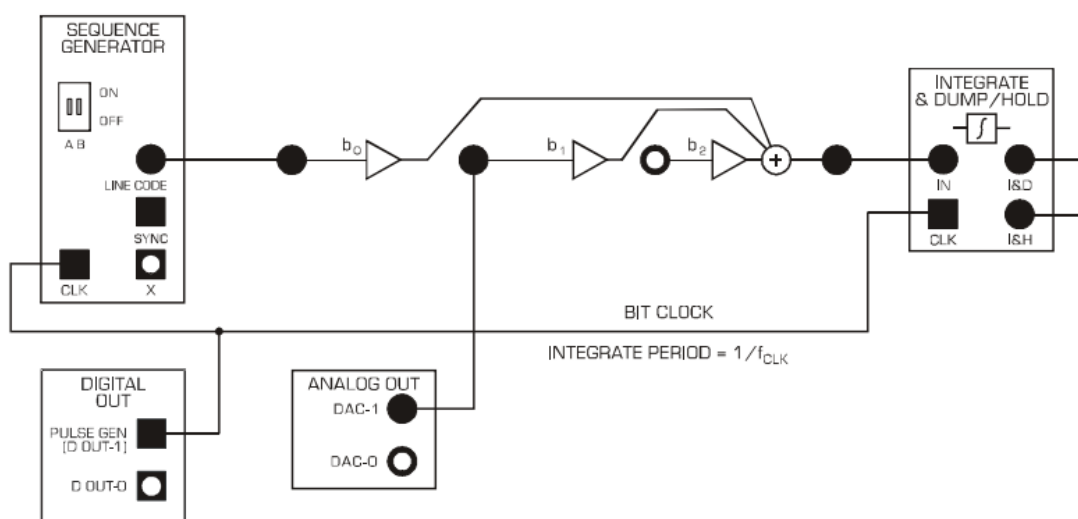


Figura 176-Modelo para filtro ótimo.

## 6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:

- a) CAPA
- b) OBJETIVOS
- c) ABORDAGEM TEÓRICA
- d) RESULTADOS OBTIDOS
- e) CONCLUSÃO
- f) REFERÊNCIAS

### 5.5. Série de Fourier

Universidade Federal Do Maranhão

Centro De Ciências Exatas E Tecnologia

Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor(a):

1. TÍTULO: Série de Fourier
2. OBJETIVO
  - a) Visualização de forma direta dos harmônicos presente em um sinal e como um sinal LTI pode ser expresso em termos de soma de senos e cossenos.
3. MATERIAL NECESSÁRIO
  - a) Computador com Lab VIEW 2009 (ou superior) & "Digital Filter Design" kit-base instalado;
  - b) NI ELVIS I, II ou II+ e cabo *USB* de ligação;
  - c) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;



d) cabos 2mm e Dois cabos BNC;

#### 4. APRESENTAÇÃO

Dada uma função periódica  $f(t)$  com frequência  $\omega_0$  tal que esta função não seja bem definida dentro do seu período, a mesma função  $f(t)$  pode ser representada da seguinte forma  $\overline{f(t)} = a_0 + \sum_{n=1}^{\infty} a_n \sin n\omega_0 t + b_n \cos n\omega_0 t$ . Aqui será trabalhada a visualização deste processo e como identifica-lo num ponto de vista prático.

#### 5. PROCEDIMENTOS PRÁTICO

##### Parte 1: Construção de forma de onda com seno e cosseno

1. Após certifica-se que computador e plataforma estão se comunicando perfeitamente, ligue o interruptor da plataforma para energizar a placa, inicie o *SIGEx Front Paine* (SFP), habilite a unidade de uso e selecione a aba sinalizada por Lab 8.

A aba do Lab-8 apresenta, do lado direito, uma área nomeada *HARMONIC SUMMER* constituída de um visor na parte superior e de uma caixa numérica reservada a inclusão de valores numéricos na parte superior. Por meio de seu uso, é possível visualizar a construção de formas de onda com base em valores diferentes de seno e cosseno. A estrutura permite a inclusão de até dez valores, sendo um o valor de amplitude da primeira harmônica ( a componente fundamental) e nove múltiplos diferentes da primeira. Coloque alguns valores e teste a construção de formas de ondas para se familiarizar com o processo.

##### Parte 2: Trabalhando as relações entre seno e cosseno.

1. Após certifica-se que computador e plataforma estão se comunicando perfeitamente, faça a montagem apresentada na Figura 177. As configurações a serem usadas são:
  - a) Osciloscópio: base de tempo (*TIMEBASE*) = 4 ms, seleção em Ch0; nível = 1 V.
  - b) Gerador de função (*FUNCTION GENERATOR*): onda senoidal, depois onda triangular, amplitude = 4 Vp, frequência = 1 kHz.

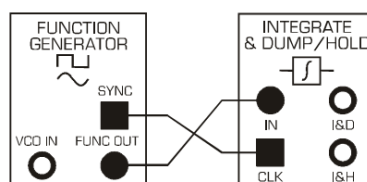


Figura 177-Montagem para integração.

2. Visualize as duas formas de onda sugeridas e confirme que, um sinal simétrico e periódico no tempo terá nível DC=0V. Basta visualizar a saída I&D do módulo integrador (*INTEGRATE & DUMO/HOLD*). Isto caracteriza um processo de filtragem.
3. Usando o lado inferior esquerdo da aba Lab8, selecione uma onda senoidal, 1º harmônico. O Sinal será disponibilizado na saída DAC-1. Use esse sinal na entrada do módulo *TURNEABLE* para realizar a mesma filtragem e ajuste a frequência de corte, botão  $f_c$ , de modo a ajustar a frequência do filtro para o valor DC disponível. Para este caso, 0V. Em seguida, altere o valor “*seno harmônico*” para filtrar valores de harmônica com amplitudes diferentes.
4. Realize a multiplicação entre senos e cosseno utilizando a montagem da Figura 178. A saída DAC-0 apresenta uma onda cosseno e a saída DAC-1 pode ser modificada, tanto para seno quanto para cosseno, por meio da caixa numérica “*sine phase*”, bastando colocar 90 na referida caixa. Deixe a amplitude igual a 1 (*sine harmonic=1*).

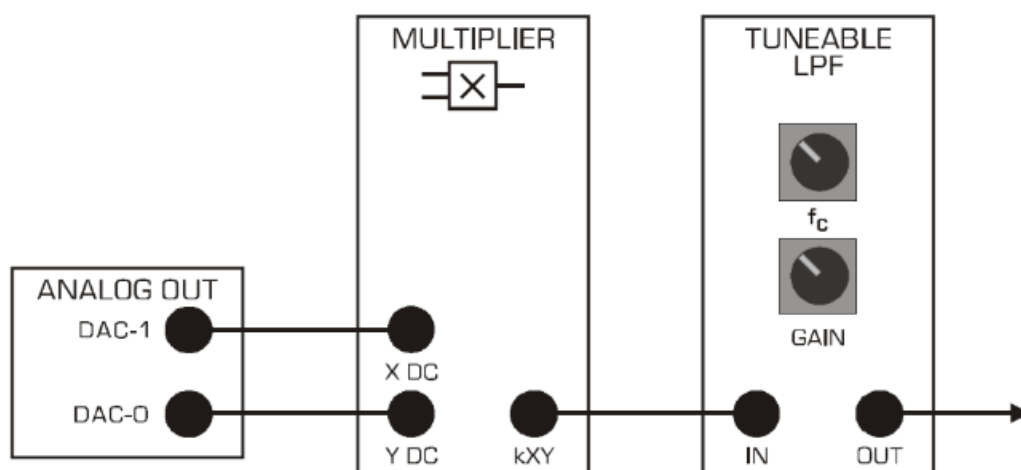


Figura 178-Montagem para multiplicação de senos e cossenos.

2. Multiplique seno por cosseno e filtre sinal. Depois testes para segundo e terceira harmônica da senoide. Qual o valor encontrado e quais suas conclusões?
3. Mude o valor de *sine phase* para 90 e multiplique agora duas ondas cosseno e filtre o sinal. Qual o valor encontrado? E para segunda e terceira harmônica?

O processo anterior permite sondar um sinal e verificar para quais valores de harmônica o nível DC é diferente de zero. Testemos agora para uma onda arbitrária criada no *HARMONIC SUMMER*.

4. Conecte DAC-1 as duas entradas do módulo multiplicador (*MULTIPLIER*) e sua saída ao *TURNEABLE*. Conecte o osciloscópio para comparar entrada e saída do filtro e

ajuste o botão  $f_c$  de modo a deixar os dois sinais o mais similar possível. Isso garantirá ganho unitário para o filtro.

5. Monte a Figura 178 e configure *HARMONIC SUMMER* da seguinte forma:
  - a) Amplitudes: Cosseno: 1, 0, 0,5,0,0,1,0,0,0,0; Seno: 0,0,3,1,0,0,0,2,0,0,0, nível DC: 0,5
  - b) Mude o botão DAC-0 abaixo da janela *HARMONIC SUMMER* para modo ON. Isso disponibiliza a onda criada em DAC-0
  - c) Defina "*sine harmonic*"=1 e "*sine phase*"=0. Este sinal é emitido para DAC-1.

A saída do filtro apresentará a filtragem para primeira harmônica, basta ajustar a frequência do filtro para isolar o nível DC correspondente a amplitude dada a primeira harmônica. Isso pode ser repetido para os demais valores de harmônica adotado e para valores de onda cosseno sendo usado como multiplicador (fica a critério do professo(a) realizar esta repetição de confirmação). Apresente os valores trabalhados em uma tabela.

### **Parte 3: Analisador de espectro com varredura manual.**

As ondas utilizadas até aqui são de sinais sincronizados. Este ponto trabalhará com sinais sem sincronismo. A onda senoidal de varredura agora será controlada a partir do gerador de função (FGEN) do NI ELVISmx *Instrument Launcher*.

1. Mova a entrada do multiplicador (*MULTIPLIER*) de DAC-1 para a saída FUNC OUT do módulo gerador de função (*FUNCTION GENERATOR*). Configure-o para forma de onda senoidal, amplitude de 4 V<sub>pp</sub> e frequência de 100 Hz. As demais ligações e configurações permanecem as mesmas.
2. Mova cuidadosamente o botão  $f_c$  do módulo *TURNEABLE* de modo a isolar o valor DC da onda sondada. (a onda "varrida" é a onda arbitrária criada no *HARMONIC SUMMER* e a senoide gerada pelo FGEN é o sinal que realiza a varredura).
3. Depois varie a frequência de 100 Hz a 700 Hz, observe e anote os níveis DC que ocorrem. Em seguida, faça a mesma varredura para uma onda quadrada, usando a montagem da Figura 179. Use gerador de pulso (*PULSE GEN*) com  $f = 100$  Hz, ciclo de trabalho (*DUTY CYCLE*) = 0.5 (50%). Amplitude da senoide de 2 V<sub>pp</sub>

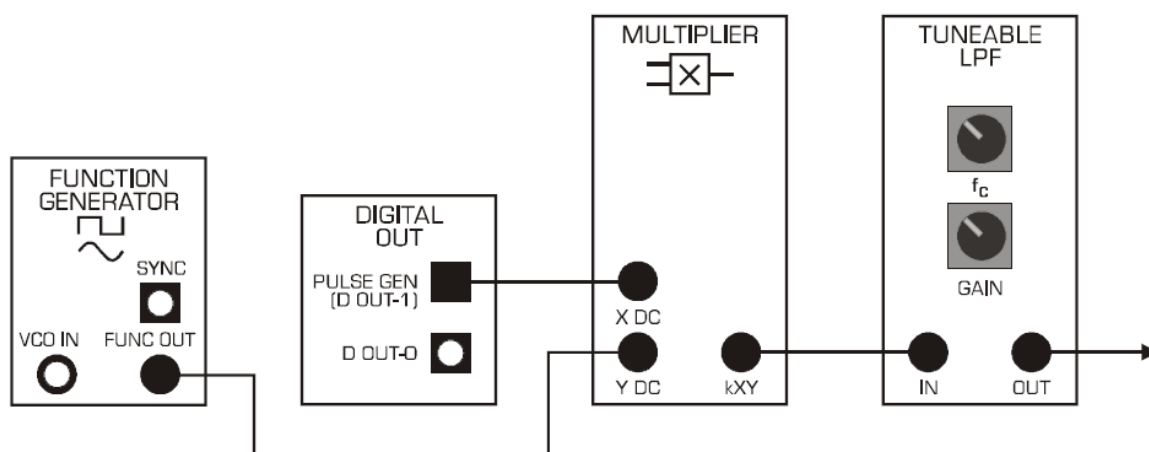


Figura 179-Montagem para varredura de onda quadrada.

## 6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:

- a) CAPA
- b) OBJETIVOS
- c) ABORDAGEM TEÓRICA
- d) RESULTADOS OBTIDOS
- e) CONCLUSÃO
- f) REFERÊNCIAS

### 5.6. Analisador de Espectro de vários sinais

Universidade Federal Do Maranhão

Centro De Ciências Exatas E Tecnologia

Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor(a):

1. TÍTULO: Analisador de Espectro de vários sinais
2. OBJETIVO
  - a) Usar um analisador de espectro para observar sinais reais no domínio da frequência.
  - b) Relacionar características do domínio do tempo com o domínio da frequência.
3. MATERIAL NECESSÁRIO
  - a) Computador com Lab VIEW 2009 (ou superior) & "Digital Filter Design" kit-base instalado;
  - b) NI ELVIS I, II ou II+ e cabo *USB* de ligação;
  - c) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;

- d) cabos 2mm;
- e) Dois cabos BNC;

#### 4. APRESENTAÇÃO

O uso de um analisador de espectro é o foco deste experimento com o intuito de esclarecer os conceitos trabalhados em teoria. A informação é apresentada diretamente, sem carga matemática e permite assimilação imediata.

#### 5. PROCEDIMENTOS PRÁTICO

##### Parte 1: Espectro de trem de pulsos

1. Após certifica-se que computador e plataforma estão se comunicando perfeitamente, ligue o interruptor da plataforma para energizar a placa, inicie o *SIGEx Front Panel* (SFP), habilite a unidade de uso e selecione a aba sinalizada por Lab 9.
2. Interligue os módulos conforme Figura 180. Configurações:
  - a) Gerador de pulso (*PULSE GEN*): frequência= 500Hz e ciclo de trabalho (DUTY CYCLE)=0,1(10%)
  - b) Osciloscópio: base de tempo (*TIME BASE*)= 40ms, gatilho borda de subida em CH1, o nível de disparo = 1V
3. Gerar um trem pulsos e passar através do módulo *BASEBAND LPF* e exibir o espectro antes e após a filtração. Meça a largura e intervalo de repetição e relacione com o espectro do sinal. O analisador de espectro deve está configurado para escala de frequência linear. No Lab 3 há instruções quanto a isso.

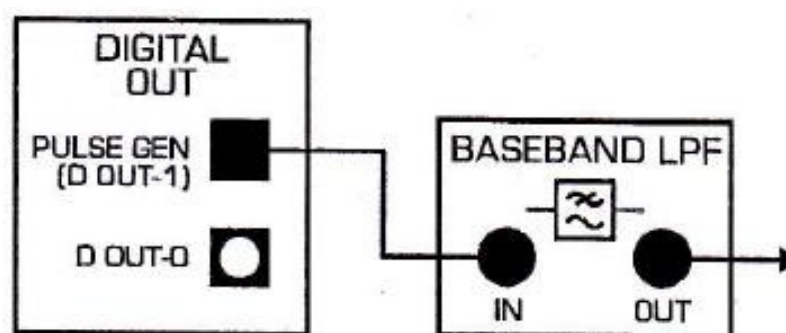


Figura 180-Espectro para trem de pulso.

4. Aumente o ciclo de trabalho para 20% e verifique o efeito causado no espectro do sinal. Em seguida, estabeleça uma relação entre a ocorrência de zeros no espectro e a frequência do sinal de entrada bem como as harmônicas.

##### Parte 2: Função sinc(x)

Na saída DAC-1 há um trem de função sinc(x) disponível. Ela é o envelope do trem

de pulso usada até aqui. Analise esta função no domínio do tempo e no domínio da frequência, antes e depois de filtrada pelo módulo *BASEBAND*. Ajuste o osciloscópio adequadamente para 10ms e Trig nível = 0.5V.

### Parte 3: Espectro de sequência de pulso pseudoradômica.

- Realize a montagem indicada na Figura 181, verifique a relação entre a sequência gerada e o pulso SYNC. Configure para:
  - Gerador de pulso (*PULSE GENERATOR*): Frequência=2KHz, ciclo de trabalho (*DUTY CICLO*) = 0,5 (50%)
  - Osciloscópio: base de tempo (*TIME BASE*) = 100ms, *TRIG* definido para CH1, nível de disparo de borda de 1V no CH0.
- Colete o espectro de sinal para cada uma das quatro combinações de chaves DIP's do gerador de sequência (*SEQUENCE GENERATOR*)

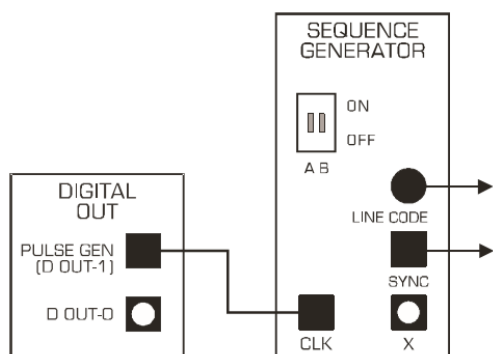


Figura 181-Montagem para sequência pseudorandômica.

### Parte 4: Processos não lineares

- Realise a montagem apresentada na Figura 182 e configure para:
  - Gerador de função: onda senoidal de frequência=1 kKz, amplitude = 4 Vpp
  - Osciloscópio: base de tempo (*TIMEBASE*) = 10 ms.
- Observe o espectro do sinal da entrada e da saída do módulo limitador (*LIMITER*) para as quatro posições possíveis das chaves DIP's e para valores diferentes de frequência da senoide de entrada. Apresente suas conclusões.

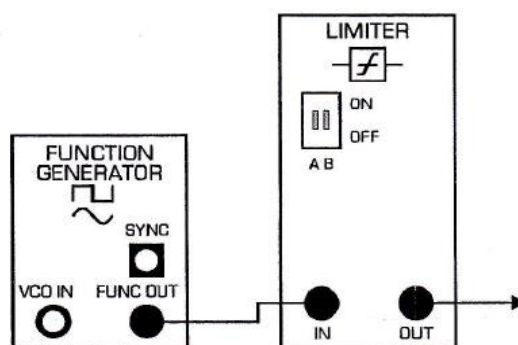


Figura 182-Montagem para análise de espectro do bloco LIMITER.

3. Faça a verificação do que ocorre com o espectro para uma onda senoidal retificada. Utilize o módulo retificador (*RETIFIER*) para isso.
6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:
  - a) CAPA
  - b) OBJETIVOS
  - c) ABORDAGEM TEÓRICA
  - d) RESULTADOS OBTIDOS
  - e) CONCLUSÃO
  - f) REFERÊNCIAS

### 5.7. Amostragem e *aliasing*

Universidade Federal Do Maranhão

Centro De Ciências Exatas E Tecnologia

Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor(a):

1. TÍTULO: Amostragem e *Aliasing*
2. OBJETIVO
  - a) Realizar a amostragem de um sinal por meio dos dois principais métodos conhecidos: amostragem natural e retentor de ordem zero (*sample&hold*).
  - b) Analisar intuitivamente a ocorrência de *aliasing*.
3. MATERIAL NECESSÁRIO
  - a) Computador com Lab VIEW 2009 (ou superior) & "*Digital Filter Design*" kit-base instalado;
  - b) NI ELVIS I, II ou II+ e cabo *USB* de ligação;

- c) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;
- d) cabos 2mm e Dois cabos BNC;

#### 4. APRESENTAÇÃO DOS MÓDULOS

O método de amostragem natural realiza-se por meio da multiplicação de um trem de impulso de largura determinada e amplitude unitária com o sinal original, de modo que, quando o sinal do trem de pulso tiver amplitude diferente de zero, a saída do sistema apresentará o valor do sinal original, do contrário, a saída será zero. No método retentor de ordem zero, o circuito S/H coleta um dado e o guarda até o próximo ponto de coleta da amostra. O resultado é um “topo plano” entre os pontos de amostra.

#### 5. PROCEDIMENTOS PRÁTICO

**Parte 1: Amostragem de sinal contínuo no tempo e aliasing no domínio da frequência para sinal simples.**

- a. Após certifica-se que computador e plataforma estão se comunicando perfeitamente, faça as montagens apresentadas nas Figuras 183 e 184.

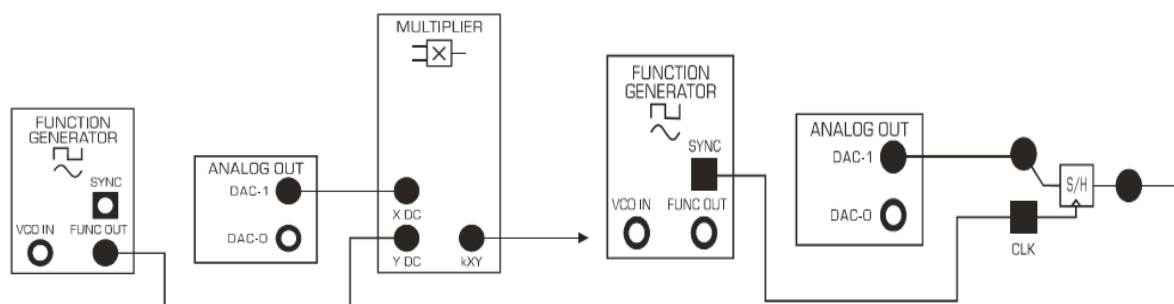
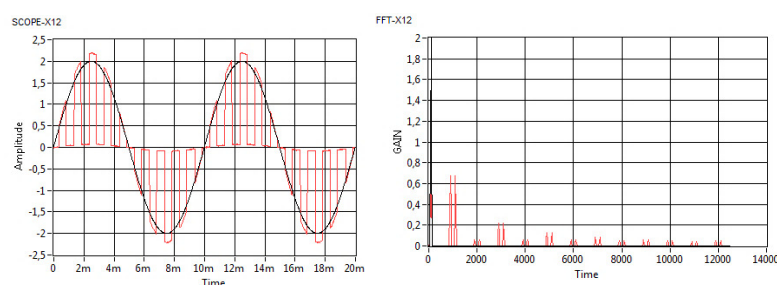


Figura 183-Montagem para amostragem natural. Figura 184-Montagem para amostragem com retentor de ordem zero.

- 2- Ligue o interruptor da plataforma para energizar a placa, inicie o *SIGEx Front Panel* (SFP), habilite a unidade de uso e selecione a aba sinalizada por Lab12. As configurações a serem usadas são:
  - a) Gerador de Função (*FUNCTION GENERATOR*) do *Instrument Lautcher* (plataforma NI ELVIS II): onda quadrada, 1 KHz, 1 V<sub>pp</sub>, ciclo de trabalho = 0.5
  - b) Osciloscópio: Time Base (*TIME BASE*)= 20 ms, *TRIGGER Rising Edge* e *TRIG LEVEL* = 0,0 V.
- 3- *ANALOGIC OUT* (DAC-1): amplitude = 4 V<sub>pp</sub>, frequência = 100 Hz, onda senoidal.
- 4- Colete os dados de amostragem para os dois processos desenvolvidos, tanto no domínio do tempo quanto no domínio da frequência. Utilize a variação de taxa de amostragem indicada na Tabela 11. Os resultados de amostragem no domínio do tempo e da frequência parecerão com o exposto na Figura 185.





Em preto, o sinal original, e em cinza o sinal amostrado.

Figura 185-Exemplo de amostragem e espectro de sinal.

- 5- Na sequência, utilize o módulo *TURNEABLE* para realizar a recuperação do sinal. Deixe o botão  $f_c$  totalmente em sentido horário e o botão de ganho na posição de 12 horas. Como não há qualquer tipo de marcação neste módulo, utilize uma marcação referente as horas de um relógio analógico.
- 6- Conecte a saída do módulo multiplicador (*MULTIPLIER*) ao módulo *TURNEABLE* e, com auxílio do osciloscópio, compare o sinal de entrada e o sinal de saída. Ajuste a frequência do módulo *TURNEABLE* delicadamente de modo a conseguir afinar a filtragem e recuperar a forma original do sinal.
- 7- Apresente os resultados na Tabela 11 abaixo. Repita o processo para o módulo S/H.

Tabela 11-Recuperação do sinal com filtro passa baixa.

Frequência de amostragem (Hz)	Posição $f_c$ (aproximadamente)	Amplitude sinal reconstruído (V) Módulo TURNEABLE	Amplitude sinal reconstruído (V) Módulo S/H
100			
150			
1000			
2000			

De acordo com a taxa de amostragem do critério de *Nyquist* estudado, pode-se determinar qual o valor mínimo de taxa de amostragem necessária para a reconstrução do sinal. Isso pode ser observado diretamente pela análise dos espectros dos sinais estudados. À medida que a frequência diminui, o sinal amostrado fica com pouca informação para ser reconstruído e sua forma se perde. Determine o valor mínimo da taxa de *Nyquist* para este experimento e verifique o *aliasing* ocorrido para valores menores que essa taxa.

**Parte 2: Amostragem de sinal contínuo no tempo e *aliasing* no domínio da frequência para sinal composto por mais de uma frequência.**

A saída DAC-1 deste experimento disponibiliza um sinal composto por mais de uma

frequência. Realize o processo de amostragem, verifique *aliasing* e faça a reconstrução para este sinal para verificar se os conceitos estudados são válidos para esse tipo de sinal. Utilize as configurações iniciais para as taxas de amostragem e compare com um valor abaixo da taxa de *Nyquist*. Apresente os resultados graficamente.

6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:

- a) CAPA
- b) OBJETIVOS
- c) ABORDAGEM TEÓRICA
- d) RESULTADOS OBTIDOS
- e) CONCLUSÃO
- f) REFERÊNCIAS

**5.8. Conversão Analógico-Digital**

Conversão Analógico-Digital

Universidade Federal Do Maranhão

Centro De Ciências Exatas E Tecnologia

Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor(a):

1. TÍTULO: Conversão Analógico-Digital

2. OBJETIVO

- d) Abordar conversão de sinais analógicos para digitais.
- e) Fazer uso dos conceitos provenientes da teoria de amostragem, quantização e reconstrução de sinais.

3. MATERIAL NECESSÁRIO

- e) Computador com Lab VIEW 2009 (ou superior) & "Digital Filter Design" kit-base instalado;
- f) NI ELVIS I, II ou II+ e cabo *USB* de ligação;
- g) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;
- h) cabos 2mm e dois cabos BNC;

4. APRESENTAÇÃO DOS MÓDULOS

O sinal de entrada analógico a ser codificado é amostrado periodicamente. A taxa de amostragem é determinado pelo clock externo, ajustado por meio do módulo saída digital

(*DIGITAL OUTI*), saída gerador de pulso (*PULSE GEN*). A codificação *PCM* (Modulação por Código de Pulso, traduzido do inglês) é realizada por comparação de cada amostra de amplitude com um conjunto finito de níveis de amplitude. Estes são distribuídos (uniformemente, para amostragem linear) dentro do intervalo de  $\pm 2,5$  volts. Estes são os níveis de quantificação do sistema. O filtro necessário para reconstrução do sinal não é fornecido no módulo de modo que o sinal recuperado não será idêntico ao original devido a quantização. As entradas e saídas do módulo *PCM ENCODER* e do módulo *PCM DECODER* são apresentadas nas Figuras 186 e 187.

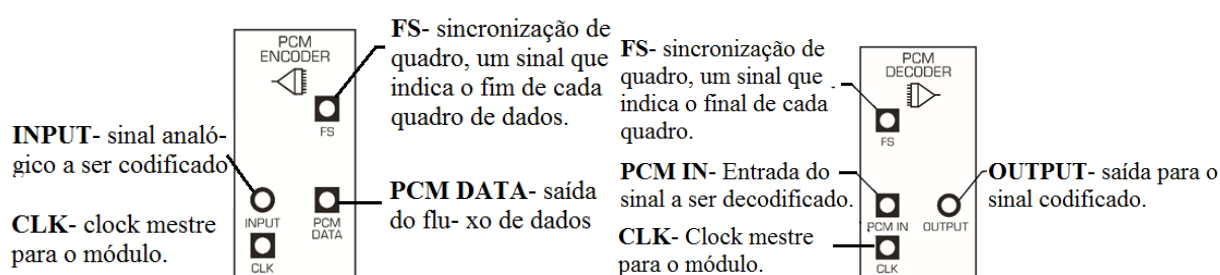


Figura 186-Modulo PCM ENCODER. Figura 187.Modulo PCM DENCODER.

## 5. PROCEDIMENTOS PRÁTICO

### Parte 1: Codificação e quantização

- Após certifica-se que computador e plataforma estão se comunicando perfeitamente, faça a montagem apresentada na Figura 188. As configurações a serem usadas são:
  - Gerador de pulso (*PULSE GEN*)=10KHz e ciclo de trabalho (*DUTY CYCLE*)= 0.5 (50%);
  - Osciloscópio com base de tempo (*TIME BASE*)= 2ms, *TRIGGER RISING EDGE* e *TRIG LEVEL* =0,0V.
- Ligue o interruptor da plataforma para energizar a placa, inicie o *SIGEx Front Painel* (SFP), habilite a unidade de uso, como indicado na Figura 189, e selecione a aba sinalizada por Lab13.

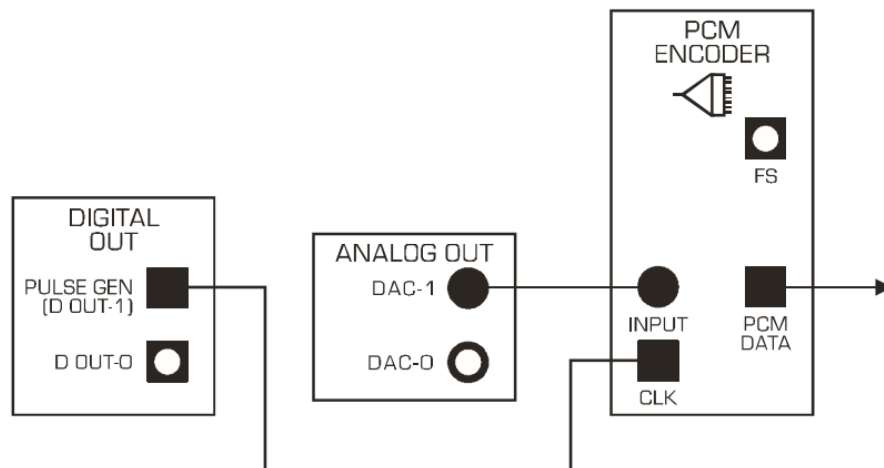


Figura 188-Montagem para codificação e quantização.

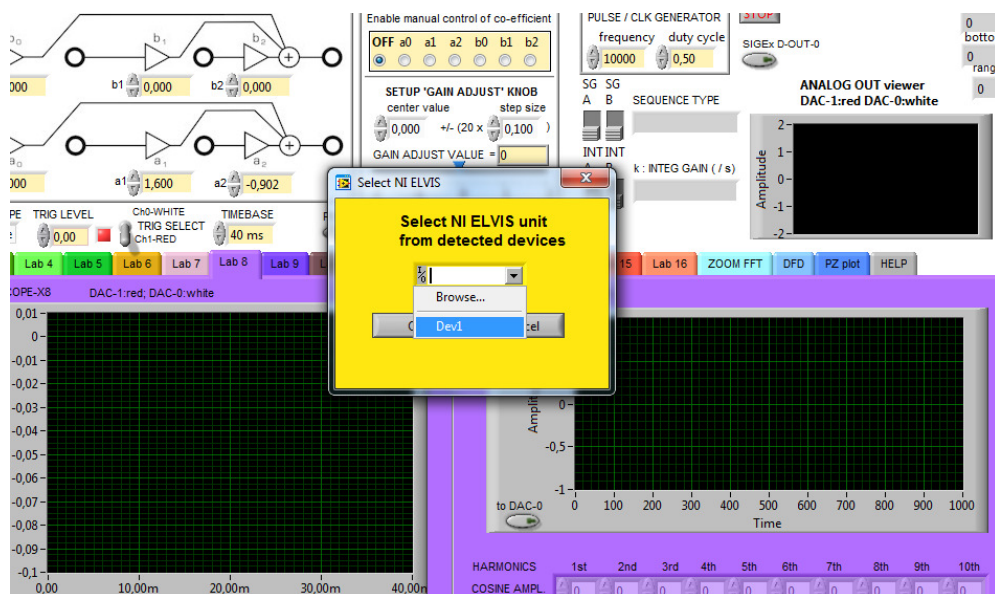


Figura 189-Habilitação da placa.

3. Retire a conexão DAC-1 e conecte uma das entradas *GND* da placa na entrada *IN* do módulo *PCM ENCODER*. Com o osciloscópio, canal *CH0*, visualize a saída *FS* do módulo. Esta saída indica o fim do marcador de quadro, ou seja, o ponto final do código a ser gerado. Isso facilitará a leitura dos códigos. Registre o número de variação do clock por quadro, isso dará o tamanho da palavra-código gerada, ou seja, a quantidade de bits trabalhada.
4. Reconecte o esquema conforme Figura 186 e varie o nível DC de entrada e verifique a mudança nos bits da palavra código para alguns valores DC. Utilize o botão *VAR-DC\_X13* e registre os valores binários trabalhados numa tabela. Apresente os valores visualizados no osciloscópio.

5. Troque a entrada de dados de DAC-0 para DAC-1 para usar um sinal senoidal disponibilizado pela placa. Verifique sua codificação.

Apresente em seu relatório, com base em suas observações e nos dados disponíveis, a taxa de amostragem, a largura da palavra-código e os níveis de quantização existentes. Para o sinal senoidal, lembre-se de verificar sua frequência e atentar se a taxa de amostragem está de acordo com o critério de *Nyquist* estudado.

### Parte 2: Decodificação e Reconstrução

Para o processo de decodificação e reconstrução do sinal, é utilizado o módulo PCM DECODER e o filtro TUNEABLE LPF conforme ilustrado da Figura 190. As configurações são:

- Gerador de pulso (*PULSE GEN*)=10KHz e ciclo de trabalho (*DUTY CYCLE*) = 0.5 (50%);
- Osciloscópio com base de tempo (*TIME BASE*) = 20ms, *TRIGGER Rising Edge* e *TRIG LEVEL* =1,0V.
- TUNEABLE LPF*: botão  $f_c$  e botão *GAIN* totalmente girados no sentido horário.

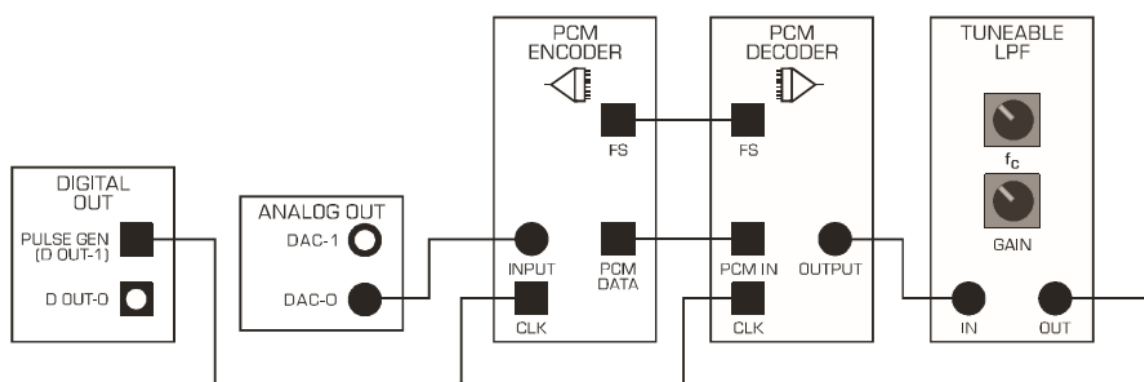


Figura 190-Montagem para decodificação e reconstrução do sinal.

- Apresente as etapas de decodificação e reconstrução do sinal senoidal visualizadas com auxílio do osciloscópio e comente a respeito da distorção de amostragem ocorrida e da necessidade do módulo de filtragem.
  - Altere a taxa de amostragem para 20KHz (valor máximo suportado pelos módulos PCM) e reavalie a distorção de amostragem e a filtragem.
6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:
- CAPA
  - OBJETIVOS
  - ABORDAGEM TEÓRICA
  - RESULTADOS OBTIDOS

- e) CONCLUSÃO
- f) REFERÊNCIAS

### 5.9. Filtros FIR

Universidade Federal Do Maranhão

Centro De Ciências Exatas E Tecnologia

Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor (a):

1. TÍTULO: Filtros FIR
2. OBJETIVO
  - a) Abordar os conceitos gerais a respeito de filtro digitais com resposta ao impulso finito (FIR).
3. MATERIAL NECESSÁRIO
  - a) Computador com Lab VIEW 2009 (ou superior) & "*Digital Filter Design*" kit-base instalado;
  - b) NI ELVIS I, II ou II+ e cabo *USB* de ligação;
  - c) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;
  - d) cabos 2mm e dois cabos BNC;

#### 4. APRESENTAÇÃO DOS MÓDULOS

O objetivo principal de um filtro FIR é remover interferência e/ou ruído de um sinal que esta sendo transmitido. Uma de suas características é que sua função de transferência só possui zeros. Tem memória finita e são BIBO estáveis.

#### 5. PROCEDIMENTOS PRÁTICO

##### Parte 1: Filtro FIR

- 1- Após certifica-se que computador e plataforma estão se comunicando perfeitamente, faça a montagem apresentada na Figura 191. As configurações a serem usadas são:
  - a) Gerador de pulso (*PULSE GEN*) = 10 KHz e ciclo de trabalho (*DUTY CYCLE*) = 0.5 (50%);
  - b) Ganhos:  $b_0 = 1,0$ ,  $b_2 = -1,3$  e  $b_2 = 0,902$
  - c) Gerador de função (*FUNCTION GENERATOR*): onda senoidal de 4 V<sub>pp</sub> com 1 KHz

- 2- Ligue o interruptor da plataforma para energizar a placa, inicie o *SIGEx Front Painel* (SFP), habilite a unidade de uso e selecione a aba sinalizada por Lab14.
- 3- Visualize, utilizando a aba PZ plot, a localização e os valores dos zeros da função de transferência deste filtro. Compare o sinal amostrado na saída do módulo S&H com o sinal filtrado, tanto no domínio do tempo quanto no domínio da frequência para diferentes valores dentro da faixa de 300 Hz a 3 KHz.

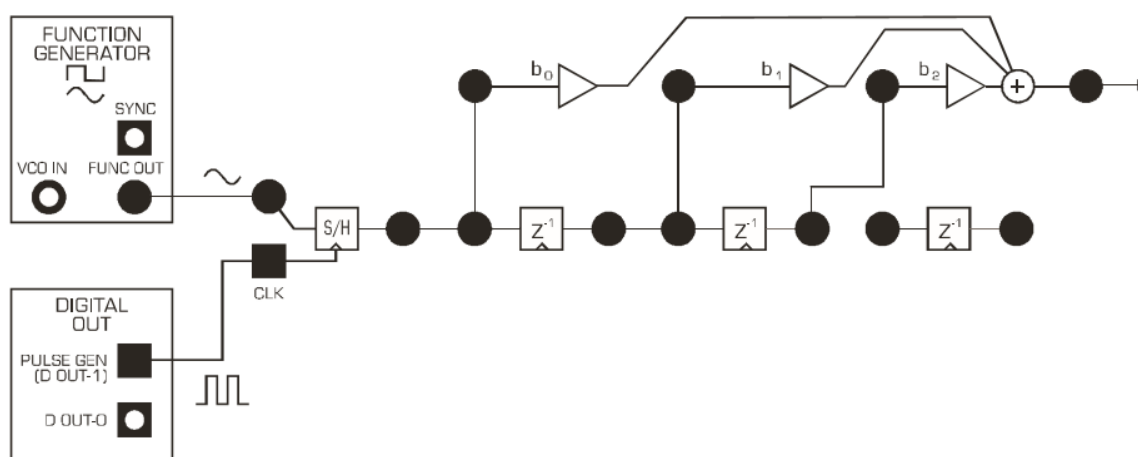


Figura 191-Montagem de filtro tipo FIR.

### Parte 2: Usando filtro para elimina interferencia

- 1- Verificar o conceito de filtragem de interferência por meio do uso dos sinais disponibilizados nas saídas DAC-0e DAC-1. A montagem necessária está representada na Figura 192. As configurações são permanecem as mesmas da parte inicial da Parte 1.

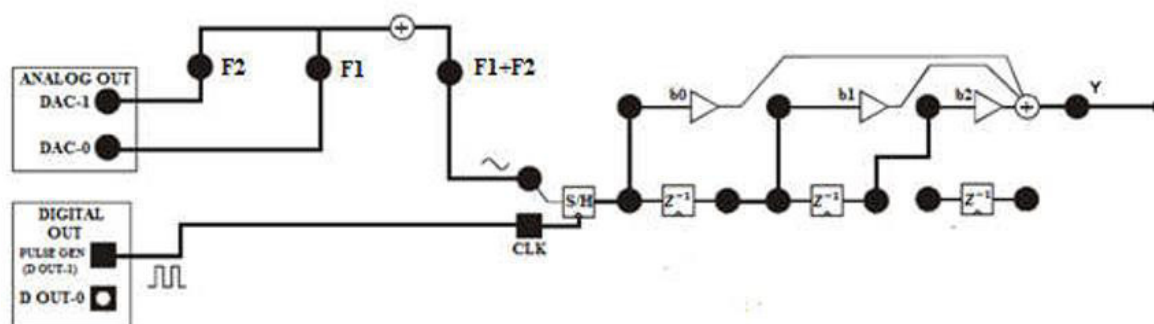


Figura 192-Montagem para filtragem de sinal.

- 2- Verifique as características dos sinais em DAC-0 e DAC-1, bem como o sinal resultante de sua soma. Com base nas características do filtro, defina qual dos sinais será filtrado.

3- Compare o sinal no ponto  $F1+F2$  com o seu equivalente filtrado. Para uma reconstrução mais fiel, passe o sinal filtrado pelo módulo *TURNEABLE* para reconstruir o sinal.

6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:

- a) CAPA
- b) OBJETIVOS
- c) ABORDAGEM TEÓRICA
- d) RESULTADOS OBTIDOS
- e) CONCLUSÃO
- f) REFERÊNCIAS

### 5.10. Filtros IIR

Universidade Federal Do Maranhão

Centro De Ciências Exatas E Tecnologia

Curso De Engenharia Elétrica

Disciplina: Laboratório de Análise de Sinais e Sistemas

Professor (a):

1. TÍTULO: Filtros IIR

2. OBJETIVO

- a) Abordar os conceitos gerais a respeito de filtro digitais com resposta ao impulso infinito (IIR).

3. MATERIAL NECESSÁRIO

- a) Computador com Lab VIEW 2009 (ou superior) & "*Digital Filter Design*" kit-base instalado;
- b) NI ELVIS I, II ou II+ e cabo *USB* de ligação;
- c) Placa Emona SIGEx ETT 311 adicionado na plataforma NI ELVIS I, II ou II+;
- d) cabos 2mm e dois cabos BNC;

4. APRESENTAÇÃO DOS MÓDULOS

Trabalha com um processo de amostragem na saída do sistema para só então realizar a convolução. São filtro recursivos. Pode ser implementado com ou sem controle antecipatório (feedforward).

5. PROCEDIMENTOS PRÁTICO

**Parte 1: Filtro IIR sem *feedforward***



- 4- Após certifica-se que computador e plataforma estão se comunicando perfeitamente, faça a montagem apresentada na Figura 193. As configurações a serem usadas são:
  - a) Gerador de pulso (*PULSE GEN*) = 20KHz e ciclo de trabalho (*DUTY CYCLE*) = 0.5 (50%);
  - b) Ganhos:  $b_0=1$ ,  $a_0=1$ ,  $a_1=+1.6$ ,  $a_2=-0.902$
  - c) Gerador de função (*FUNCTION GENERATOR*): onda senoidal de  $2V_{pp}$  com 1KHz
- 5- Ligue o interruptor da plataforma para energizar a placa, inicie o *SIGEx Front Painel* (SFP), habilite a unidade de uso e selecione a aba sinalizada por Lab15.
- 6- Visualize a aba PZ plot para obter os polos da função de transferência do filtro IIR.
- 7- Varie o valor de  $a_1$  e verifique o efeito causado na estabilidade do filtro. Depois, volte ao valor original de  $a_1$  e passe a variar o valor de  $a_2$  e faça nova análise.
- 8- Continue variando os valores de  $a_1$  e  $a_2$  até perder a estabilidade do sistema. Calcule e trace as posições dos polos.

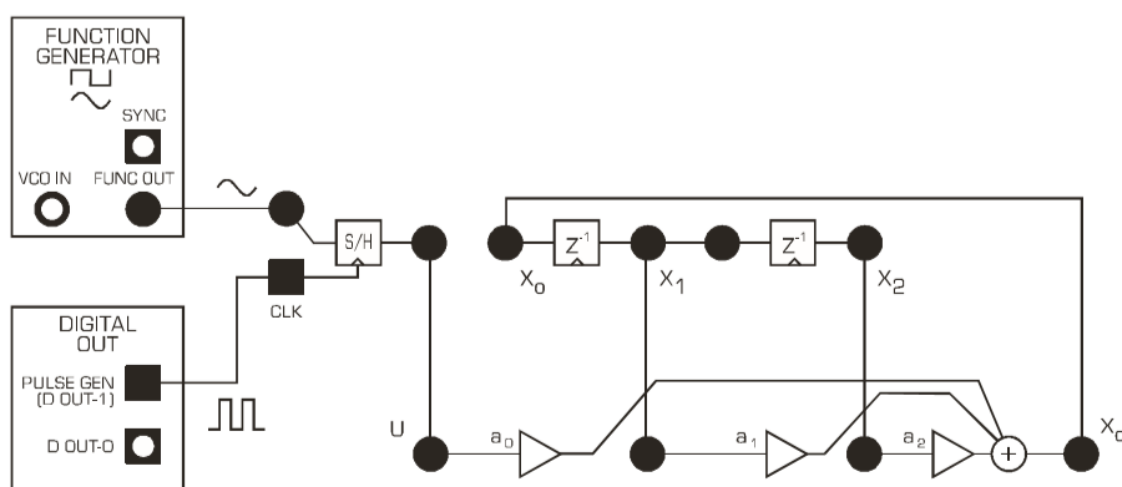


Figura 193-Montagem de filtro tipo IIR sem feedforward.

### Parte 2: Filtro IIR com *feedforward*

- 2- Configurações para a montagem da Figura 194:
  - a) Gerador de pulso (*PULSE GEN*) = 20KHz e ciclo de trabalho (*DUTY CYCLE*) = 0.5 (50%);
  - b) Ganhos:  $a_0=1$ ,  $a_1=+1.6$ ,  $a_2=-0.902$ ,  $b_0=1$ ,  $b_2=2$ ,  $b_2=1$
  - c) Gerador de função (*FUNCTION GENERATOR*): onda senoidal de  $1V_{pp}$  com 1KHz

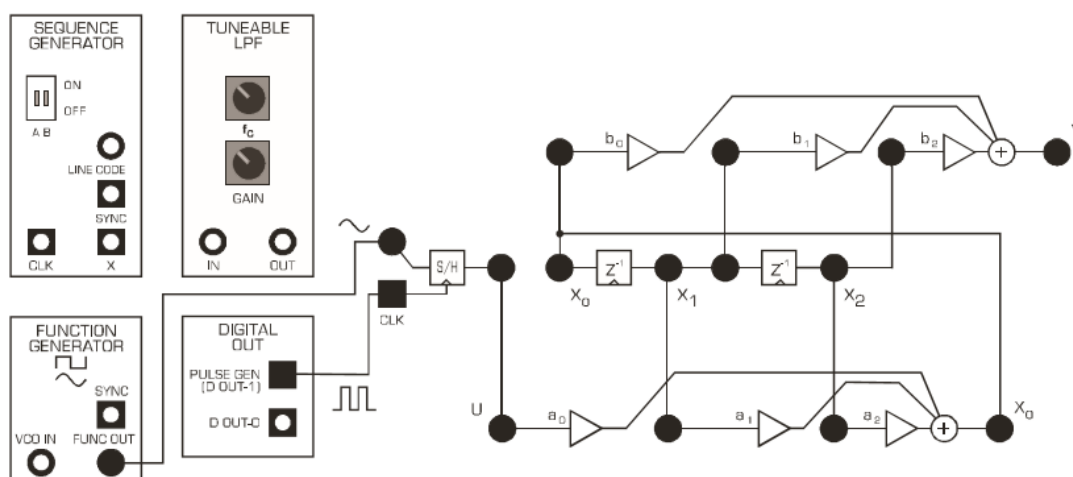


Figura 194-Montagem de filtro tipo IIR com *feedforward*.

- 4- Visualize a aba PZ plot para obter os polos e os zeros da função de transferência do filtro IIR e analise o ganho obtido.
- 5- Defina os valores de ganhos que transformam o filtro IIR em estudo num filtro passa baixa, passa faixa e os valores que o fazem perder a estabilidade.

### Parte 3: filtro IIR passa alta

Para a montagem usada anteriormente, utilize a aba DFD para carregar o projeto de filtro passa alta determinado diretamente pelo software da placa. Basta mudar o curso indicado por *Desing Method Sampling Freq.* para *Inverse* e clicar no botão de transferência. Os coeficientes, função de transferência, polo e zeros são todos calculados automaticamente e as respostas plotadas. Apresente esses resultados e compare-os com resultados calculados por você para um filtro com as mesmas características.

6. RELATÓRIO PARA ENTREGAR NA PRÓXIMA AULA. INCLUIR:
  - a) CAPA
  - b) OBJETIVOS
  - c) ABORDAGEM TEÓRICA
  - d) RESULTADOS OBTIDOS
  - e) CONCLUSÃO
  - f) REFERÊNCIAS



## 6 CONCLUSÕES

A placa de prototipagem analisada neste trabalho é uma proposta apresentada ao meio acadêmico que tem por objetivo tornar o ensino e o estudo de Análise de Sinais e Sistemas mais dinâmico e intuitivo, tornando prático os conceitos trabalhados na disciplina de mesmo nome. Numa visão geral tomada após a utilização completa da placa e do uso do manual disponibilizado pela fabricante, pode-se afirmar que ela corresponde as expectativas e pode ser assimilada ao escopo da disciplina, porém com algumas ressalvas. A primeira dela diz respeito a forma como o guia de experimentos foi montado e como as especificações da placa foram dispostas. Os guias de experimentos não são claros, tem texto redundante e, por vezes, confuso no que diz respeito as instruções para desenvolvimento dos experimentos o que dificulta a utilização do mesmo em um ambiente real de sala de aula cujo tempo disponível para o desenvolvimento prático é limitado. Aqui faz-se necessário a elaboração de guias próprios e mais direcionados, adaptados à realidade de cada instituição que se disponha a agregar esta metodologia de ensino. Todos os experimentos, a partir do experimento 4 do manual do fabricante, apresentam um conteúdo teórico intitulado de trabalho de pré-requisito que, basicamente, retoma o estudo já realizado numa disciplina teórica e que se espera que o aluno já tenha adquirido conhecimento. Isso não seria inconveniente se no decorrer do trabalho prático não fosse pedido inúmeras vezes a comparação com a preparação e caso essa mesma preparação não envolvesse um volume teórico compatível com o volume da própria disciplina. Neste ponto a sugestão é reduzir esse processo para informações diretas a respeito do que será desenvolvido. Se a proposta é a realização prática para dinamizar uma disciplina até então puramente teórica, o foco deve ser os resultados práticos. Com relação as especificações da placa, há uma carência de informações a respeito dos módulos propriamente ditos. O manual limita-se a informar seu nome e sua aparência para reconhecimento da placa. Não há informação no manual a respeito das limitações eletroeletrônicas, por exemplo, ou como são compostos, nem mesmo como realizar uma simples mudança de escala na tela, como necessário no experimento 3 do manual do fabricante quando é solicitado a mudança da escala linear para a logarítmica do eixo X. Isso dificulta muito o andamento do trabalho pois o usuário fica obrigado a interromper o experimento para entender o que de fato precisa ser feito ou como tem que ser feito para conseguir as leituras adequadas num processo de tentativa e erro.

Outro problema inerente a placa é a saturação da saída *PULSE GEN* do módulo *DIGITAL OUT*, como descrito no item 4.1.3 deste trabalho. A saturação deste módulo pode

atrasar o desenvolvimento do experimento e as instruções dadas pela fabricante não se mostraram suficiente para resolver o problema. Há no manual apenas uma pequena menção a ocorrência desse problema em um dos experimentos iniciais e a orientação é desligar somente a placa por alguns instantes, o que provou não ser suficiente. Esse problema ocorreu nos experimentos 6, 12 e 15 do manual do fabricante, pelo menos. Isso, em ambiente de sala de aula representa uma perda de tempo lastimável para o aluno que está trabalhando com o equipamento uma primeira vez.

Como apresentado no item 3.3.1, existem ao todo 16 experimentos propostos. Destes apenas 10 foram apresentados neste trabalho e encontram-se dispostos entre os itens 4.1 até o item 4.10 deste trabalho. Os dois referem-se a uma introdução ao uso da placa, limitado a apresentação dos módulos componentes da mesma. Além disso, faz-se uma espécie de revisão sobre a plataforma multidisciplinar de prototipagem. Por ser de caráter introdutório, foram omitidos neste trabalho. Os experimentos 7 e 10, números complexos e Análise no domínio do tempo de circuito RC respectivamente, também foram descartados deste trabalho pois se tratam de conteúdo introdutório do curso de Engenharia Elétrica, sendo mais uteis de serem aproveitados em outras disciplinas. O experimento 11, também omitido, apresenta uma proposta voltada para estudo de polos e zeros no domínio de Laplace, com uma abordagem que, nesta instituição (UFMA), é inerente à disciplina de Controle I. O estudo no campo de Laplace na disciplina de Análise de Sinais e Sistemas no curso de Engenharia Elétrica da Universidade Federal do Maranhão, está focado no desenvolvimento da Transformada de Laplace de tempo contínuo e em tempo discreto e não no estudo de estabilidade por meio da localização de polos e zeros da função. Por fim, o experimento 16 não aparece neste trabalho pois trata-se de um trabalho extra referente a utilização de filtros. Como os experimentos 14 e 15 trabalham, respectivamente, com Filtros Digitais FIR e Filtros Digitais IIR, apresentar mais um item tratando desses filtros se mostrou desnecessário. Todas as especificações e justificativas para a omissão destes experimentos podem ser encontradas no item 4.11 deste trabalho.

Os demais experimentos a saber os de número 3,4,5,6,8,9,12,13,14 e 15 se enquadram para uso na disciplina de Análise de Sinais e Sistemas, necessitando apenas de um guia adaptado a realidade da instituição. Os resultados apresentados neste trabalho refletem os resultados esperados no desenvolvimento dos experimentos já mencionados, com as informações e análises que podem ser inferidas em ambiente de sala de aula. Quanto ao já mencionado trabalho de pré-requisito proposto, fica a cargo do professor que estiver a frente da disciplina

decidir a inclusão ou não dos exercícios para sua turma. Como um trabalho preparatório seria de grande peso para a rotina acadêmica atual, porém se reduzida sua extensão, talvez possa ser aproveitado como trabalho extra para nota de reposição ou mesmo substituir uma prova final. Os laboratórios mais bem adaptados para a realidade da disciplina dizem respeito ao 3, 4, 12, 13 e 14, aqui apresentados nos itens 4.1, 4.2, 4.7, 4.8 e 4.9 respectivamente. Isso se deve ao fato de respeitarem mais fielmente a proposta prática da placa e apresentarem resultados diretamente relacionados ao estudo teórico.

Em resumo, como toda nova tecnologia desenvolvida para o âmbito acadêmico que visa a utilização de novas metodologias de ensino em sintonia com o perfil atual do aluno, mais dinâmico e imediatista, a placa de prototipagem estudada e analisada mostrou-se uma ferramenta robusta e adaptável ao ambiente de sala de aula que responde bem a proposta apresentada em seu desenvolvimento, com as ressalvas já mencionada. Com a adaptação correta para a realidade de cada instituição que se disponha a adquirir exemplares da placa para uso em laboratório, este equipamento se torna um ótimo aliado no ensino superior.

### **6.1. Trabalhos futuros**

Para trabalhos futuros em termo de continuação deste projeto, proponho a revisão dos guias a título de decidir, junto ao professor responsável pela disciplina, quanto a inclusão ou não de questões referentes a cada conteúdo.

Para tornar o compendio de guias completo, sugiro incluir os experimentos que aqui foram omitidos ou mesmo relacioná-los com algum dos experimentos para um melhor aproveitamento. Além disso, proponho testar os guias e este trabalho com alguns estudantes que tenham concluído, com aproveitamento, a disciplina de Análise de Sinais e Sistemas para fim de verificar a aplicabilidade e eficiência do método proposto.

## REFERÊNCIAS

- ADDLINK SOFTWARE CIENTÍFICO. **NI ELVIS II**. Disponível em <https://www.addlink.es/productos/software/ni-elvis-ii#recursos>. Acessado em 27 de junho de 2016.
- BONFIM, Marlio. **Analizador de espectro**. Universidade Federal do Paraná: UFPR, 2003.
- COSTA NETO, M. L. da; PEÑA, J. R. Quezada; MARTINS, Francimary M.; SALES, Roberto A. Q. **Inserção de novas metodologias e tecnologias nos laboratórios do Curso de Engenharia Elétrica da Universidade Federal do Maranhão**. Anais: XL Congresso Brasileiro de Ensino de Engenharia. Belém: UFPA, 2012.
- FETTER LAGES, Walter. **Descrição de Sinais Aleatório**. Tópicos Especiais de Automação e Controle II, 2004, 18p. Programa de Pós-Graduação em Engenharia Elétrica. Universidade Federal do Rio Grande do Sul, Escola de Engenharia., RS. Disponível em <http://www.ece.ufrgs.br/~fetter/ele00071/dec/signals.pdf>. Acessado em 07/07/2017.
- GUASTI LIMA, Fabiano. SILVA FILHO, Antonio Carlos da. **A função de autocorrelação e a escolha do passo da reconstrução**. UNIFACEF, 2007. 10p. Disponível em <http://legacy.unifacef.com.br/novo/publicacoes/IIforum/Textos%20EP/Antonio%20Carlos%20e%20Fabiano.pdf>. Acessado em 08/07/2017.
- HAYKIN, S. **Sinais e Sistemas**. Porto Alegre. Bookman, 2001.
- HSU, Hwei P. **Sinais e Sistemas**. Porto Alegre: Bookman, 2004.
- LATHI. B.P. **Sinais e Sistemas Lineares**. Porto Alegre: Bookman, 2007.
- NATIONAL INSTRUMENTS. **Material didático para o NI ELVIS**. Disponível em <http://www.ni.com/ni-elvis/courseware/pt/>. Acessado em 14 de junho de 2016.
- NATIONAL INSTRUMENTS. **Ambiente gráfico de desenvolvimento de sistemas labview**. Disponível em <http://sine.ni.com/np/app/main/p/docid/nav-104/lang/pt/>. Acessado em 17 de maio de 2017.
- NATIONAL INSTRUMENTS. **NI DAYS 09**, Conferencia Tecnológica sobre projeto gráfico de sistemas. Disponível em: [http://ftp://ftp.ni.com/pub/branches/latam/brazil/revolucionando\\_o\\_ensino\\_de\\_eletronica.pdf](http://ftp://ftp.ni.com/pub/branches/latam/brazil/revolucionando_o_ensino_de_eletronica.pdf). Acessado em: 14 de junho de 2016.
- NATIONAL INSTRUMENTS. **NI Educational Laboratory Virtual Instrumentation Suite II (NI ELVIS™ II) User Manual**- 2008. Texas, USA, 2008. 33p.
- NATIONAL INSTRUMENTS. **O que é o NI ELVIS?** Publicado em dez. 2011. Disponível em: <http://www.ni.com/white-paper/8599/pt/>. Acesso em: 27 março 2015.
- NATIONAL INSTRUMENTS. **Sobre a National Instruments**. Disponível em: <http://brasil.ni.com/empresa>. Acesso em: 27 março 2015.
- OPPENHEIM.A.V.,WILISKY.A.S. **Sinais e Sistemas**. 2.ed. São Paulo: Pearson Education do Brasil Ltda, 2010.
- RADZYNER, R; MANFREDINI, C. **Fundamentals of Signal & Systems: Emona SIGEx Lab Manual. v.1**. Austrália: Emona TIMS Pty Ltda, 2011.
- RENÉ, Mônica Patricia. **Manual del estudiante ni elvis ii.**, Cancun, México, 2013.
- RESOLUÇÃO CNE/CES 11/02 - <http://portal.mec.gov.br/cne/arquivos/pdf/CES112002.pdf>.
- ROBERTS.M.J. **Fundamentos de Sinais e Sistemas**. 1ªed. McGraw Hill Brasil,2009.

TORRES FERNADES, Vitor Hugo. **Bancada On-line para ensino de Microprocessadores**. 2008. 78f. Dissertação (Mestrado Integrado em Engenharia Electrotécnica e de Computadores Major Automação) - Faculdade de Engenharia da Universidade do Porto, Porto. Disponível em <https://repositorio-aberto.up.pt/bitstream/10216/60325/2/Texto%20integral.pdf>. Acessado em: 14/06/2016.